

カラー液晶パネル用ドライバ/タイミングジェネレータ

概要

CXA3268ARはカラー液晶パネルACX300, ACX301, ACX302, ACX703駆動用ICです。

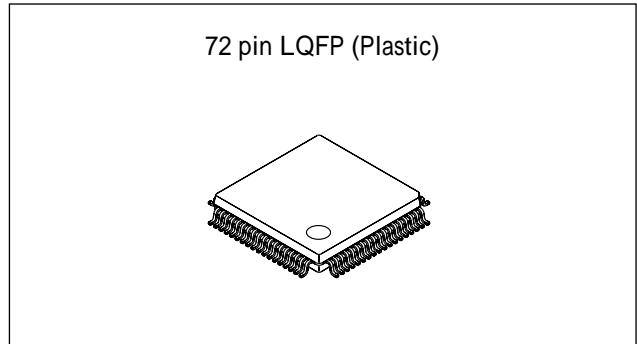
ビデオ信号のRGBドライバ/タイミングジェネレータを1チップに収め、周辺回路部品を大幅に削減しています。シリアルインタフェース回路、電子ボリュームの内蔵で、マイコン制御等による各種設定が可能です。

特長

- カラー液晶パネルACX300, ACX301, ACX302, ACX703 駆動用回路内蔵
- NTSC, PAL 方式対応
- 16:9ワイド表示対応 (レターボックス, 間引き表示)
- Y / 色差, RGB入力対応
- OSD入力対応 (デジタル入力)
- パワーセーブ機能内蔵
- シリアルインタフェース回路内蔵
- 電子ボリューム (D/Aコンバータ) 内蔵
- TRAP, LPF内蔵 (f0, fc可変)
- COMMON, PSIG用出力回路内蔵
- シャープネス機能内蔵
- 2点 補正回路内蔵
- R, G, B信号のディレイ量補正用回路内蔵
- D/A出力端子内蔵 (0~3V, 8レベル出力)
- 出力極性反転回路内蔵
- 無信号時の液晶パネルに対する交流駆動対応

用途

小型液晶モニタ 他



絶対最大定格 (Ta = 25)

• 電源電圧	Vcc1	6	V
	Vcc2	15	V
	Vcc3	15	V
	VDD	5.5	V
• アナログ入力端子電圧			
	VINA (57, 58, 59 PIN)	GND - 0.3 ~ Vcc1 + 0.3	V
	VINA (3, 69 PIN)	Vcc1	V
	VINA (30 PIN)	1.5 ~ Vcc2 - 4	V
	VINA (71 PIN)	0.9	Vp-p
	VINA (70, 72 PIN)	0.8	Vp-p
• デジタル入力端子電圧			
	VIND (5, 10, 14, 15, 16 PIN以外)	Vss - 0.3 ~ VDD + 0.3	V
	VIND (5, 10 PIN)	Vss - 0.3 ~ + 5.5	V
• 共通入力端子電圧			
	VINAD (14, 15, 16 PIN)	GND, Vss - 0.3 ~ + 5.5	V
• 動作温度	Topr	- 15 ~ + 75	
• 保存温度	Tstg	- 55 ~ + 150	
• 許容損失	Pd (Ta = 25)	737	mW

動作条件

• 電源電圧	Vcc1 - GND1	2.7 ~ 3.6	V
	Vcc2 - GND2	11.0 ~ 14.0	V
	Vcc3 - GND3	11.0 ~ 14.0	V
	VDD - Vss	2.7 ~ 3.6	V
• 入力電圧			
	SIG.C電圧 VSIG.C	5.0 ~ 6.5	V
	RGB入力信号電圧 (70, 71, 72 PIN)*1		
	VRGB	0 ~ 0.7 (標準0.5)	Vp-p
	Y入力信号電圧 (71 PIN)*2		
	VY	0 ~ 0.5 (標準0.35)	Vp-p
	R-Y入力電圧 (72 PIN)*2		
	VR-Y	0 ~ 0.49 (標準0.245)	Vp-p
	B-Y入力電圧 (70 PIN)*2		
	VB-Y	0 ~ 0.622 (標準0.311)	Vp-p

*1 RGB入力時

*2 Y / 色差入力時

本資料に記載されております規格等は、改良のため予告なく変更することがありますので、ご了承ください。
 また本資料によって、記載内容に関する工業所有権の実施許諾や、その他の権利に対する保証を認めたものではありません。
 なお資料中に、回路例が記載されている場合、これらは使用上の参考として、代表的な応用例を示したものですので、これら回路の使用に起因する損害について、当社は一切責任を負いません。

端子説明

端子番号	端子記号	I/O	端子説明	入力処理
1	V _{SS}	-	デジタル3.0V系接地端子	
2	FIL OUT	O	H FILTER出力端子（内部同期分離使用時用）	
3	SYNC IN	I	同期分離回路入力端子（内部同期分離使用時用）	
4	SYNC OUT	O	同期分離回路出力端子（内部同期分離使用時用）	
5	CSYNC / HD	I	CSYNC / 水平同期信号入力端子	
6	DA OUT	O	DAC出力端子	
7	REF	O	LCDパネル用レベルシフト回路REF電圧出力端子	
8	F ADJ	O	TRAPのf0調整抵抗接続端子	
9	GND1	-	アナログ3.0V系接地端子	
10	VD	I	垂直同期信号入力端子	L
11	DWN	O	上下反転切り換え信号出力端子	
12	WIDE	O	16:9ワイド表示切り換えパルス出力端子	
13	TST1	-	TEST端子（OPENで使用して下さい）	
14	SCK	I	シリアルクロック入力端子	
15	SEN	I	シリアルロード入力端子	
16	SDAT	I	シリアルデータ入力端子	
17	R INJECT	O	シリアルブロック電流制御用抵抗接続端子	
18	V _{SS}	-	デジタル3.0V系接地端子	
19	V _{DD}	-	デジタル3.0V系電源	
20	V _{DD}	-	デジタル3.0V系電源	
21	CKO	O	発振セル出力端子	
22	CKI	I	発振セル入力端子	
23	V _{SS}	-	デジタル3.0V系接地端子	
24	RPD	O	位相比較出力端子	
25	XCLR	I	パワーオンリセット用コンデンサ接続端子（タイミング出力系）	H
26	VDO	O	VDOパルス出力端子	
27	HDO	O	HDOパルス出力端子	
28	TST2	-	TEST端子（GNDに接続して使用して下さい）	
29	GND2	-	アナログ12.0V系接地端子	
30	SIG.C	I	R, G, B, PSIG出力直流電圧調整用端子	
31	B DC DET	O	B信号のDC電圧帰還回路のコンデンサ接続端子	
32	B OUT	O	B信号出力端子	
33	R DC DET	O	R信号のDC電圧帰還回路のコンデンサ接続端子	
34	R OUT	O	R信号出力端子	
35	G DC DET	O	G信号のDC電圧帰還回路のコンデンサ接続端子	
36	G OUT	O	G信号出力端子	

端子番号	端子記号	I/O	端子説明	入力処理
37	Vcc2	-	アナログ12.0V系電源	
38	PSIG DC DET	O	G信号のDC電圧帰還回路のコンデンサ接続端子	
39	PSIG OUT	O	PSIG出力端子	
40	TST3	-	TEST端子 (OPENで使用して下さい)	
41	Vcc3	-	アナログ12.0V系COM (CS) 用電源	
42	COM	O	LCDパネル用共通電極電圧出力端子 (CS)	
43	GND3	-	アナログ12.0V系COM (CS) 用接地端子	
44	TST4	-	TEST端子 (OPENで使用して下さい)	
45	POF	O	LCDパネル電源ON / OFF用端子 (本機能を使用しない場合はOPENで使用して下さい)	
46	NC			
47	TST5	-	TEST端子 (GNDに接続して使用して下さい)	
48	TST6	-	TEST端子 (GNDに接続して使用して下さい)	
49	TST7	-	TEST端子 (オープンで使用して下さい)	
50	TST8	-	TEST端子 (オープンで使用して下さい)	
51	TST9	-	TEST端子 (オープンで使用して下さい)	
52	TST10	-	TEST端子 (オープンで使用して下さい)	
53	Vss	-	デジタル3.0V系接地端子	
54	Vss	-	デジタル3.0V系接地端子	
55	VDD	-	デジタル3.0V系電源	
56	TST11	-	TEST端子 (GNDに接続して使用して下さい)	
57	OSD B	I	OSD B入力端子	
58	OSD R	I	OSD R入力端子	
59	OSD G	I	OSD G入力端子	
60	NC			
61	HCK1	O	Hクロックパルス1出力端子	
62	HCK2	O	Hクロックパルス2出力端子	
63	Vcc1	-	アナログ3.0V系電源	
64	HST	O	Hスタートパルス出力端子	
65	EN	O	ENパルス出力端子	
66	VCK	O	Vクロックパルス出力端子	
67	VST	O	Vスタートパルス出力端子	
68	RGT	O	左右反転切り換え信号出力端子	
69	FIL IN	I	H FILTER入力端子 (内部同期分離使用時用)	
70	B / B-Y	I	B / B-Y信号入力端子	
71	G / Y	I	G / Y信号入力端子	
72	R / R-Y	I	R / R-Y信号入力端子	

* DWN : DOWN SCAN and UP SCAN RGT : RIGHT SCAN and LEFT SCAN

H : Pull Up処理 L : Pull Down処理

アナログ部端子説明

端子番号	端子記号	端子電圧	等価回路	端子説明
2	FIL OUT	2.15V		FIL IN (69 PIN) に入力された映像信号の同期部を増幅して出力します。
3	SYNC IN	1.1V		同期分離回路入力です。FIL OUT (2 PIN) の出力信号をコンデンサを介して入力します。
4	SYNC OUT	-		同期分離出力です。出力形式はオープンコレクタで正極性出力です。
6	DA OUT	-		DA 出力端子です。シリアルデータを直流電圧に変換して出力します。電流駆動能力は最大±1.0mAです。
7	REF	-		REF 出力端子です。シリアルデータを直流電圧に変換して出力します。電流駆動能力(シンク)は最大1.5mAです。

端子番号	端子記号	端子電圧	等価回路	端子説明
8	F ADJ	1.1V		<p>内蔵のLPF, TRAPの周波数制御用の抵抗を対GND1で接続します。</p> <p>33k (許容差 ±2%, 温度特性 ±200ppm以内) を接続して下さい。</p> <p>外部の影響を受けやすいため, 端子と外部抵抗の間の接続および外部抵抗のGND側とGND1端子はできるだけ近接させて下さい。</p>
9	GND1	-		アナログ3.0V系の接地端子です。
14 15 16	SCK SEN SDAT	-		シリアル通信用のシリアルクロック, シリアルロード, シリアルデータ入力端子です。
17	R INJECT	0.7V		<p>IILロジック回路のインジェクタ電流設定用抵抗の接続端子です。</p> <p>本端子とGND1の間に15k を接続して下さい。抵抗は偏差 ±2%, 温度特性 ±200ppm以下を使用して下さい。</p>
29	GND2	-		アナログ12.0V系の接地端子です。(RGB / PSIG出力回路用)
30	SIG.C	プリセット $V_{cc2} / 2$ 可変範囲 5.0 ~ 6.5V		<p>R / G / B / PSIG出力の直流電圧を設定する端子です。</p> <p>本端子とGND1間にコンデンサ 0.01 μF を接続して下さい。</p> <p>SIG.CをVcc2 / 2以外で使用する場合は外部よりSIG.C電圧を入力します。</p>

端子番号	端子記号	端子電圧	等価回路	端子説明
31 33 35 38	B DC DET R DC DET G DC DET PSIG DC DET	1.8V		R / G / B / PSIG出力信号DCレベル制御用フィードバック回路の平滑用コンデンサ接続端子です。 リークの少ないコンデンサを接続して下さい。
32 34 36 39	B OUT R OUT G OUT PSIG OUT	SIG.Cは プリセット $V_{cc2} / 2$		R / G / B / PSIG信号の出力端子です。 直流レベルはSIG.C端子電圧に一致するように制御されます。 POWER SAVE時はL出力となります。 プリセット時は $V_{cc2} / 2V$ 出力です。
37	V_{cc2}	12.0V		アナログ12.0V系の電源端子です。 (RGB / PSIG出力回路用)
41	V_{cc3}	12.0V		アナログ12.0V系の電源端子です。 (COM (CS) 出力専用)
42	COM	-		COMMON用電圧出力端子です。 シリアル通信により出力電圧を制御します。
43	GND3	-		アナログ12.0V系の接地端子です。 (COM (CS) 出力用)
57 58 59	OSD B OSD R OSD G	$V_{th1} = V_{cc1} \times 1 / 3$ $V_{th2} = V_{cc1} \times 2 / 3$		OSD用パルス入力端子です。 入力端子のいずれかが V_{th1} レベルを超えると全ての出力は黒リミッタレベルになり、 V_{th2} レベルを超えた端子のみ出力が白リミッタレベルとなります。

端子番号	端子記号	端子電圧	等価回路	端子説明
63	Vcc1	-		アナログ3.0V系の電源端子です。
69	FIL IN	1.2V		H FILTERの入力端子です。コンデンサを介して映像信号を入力して下さい。
70 71 72	B / B-Y G / Y R / R-Y	G / Y 1.8V R / R-Y, B / B-Y RGB時 1.8V Y / 色差時 2.0V		Y / 色差入力モード時は71番端子にY, 70 PINにB-Y, 72 PINにR-Yを入力します。 RGB入力モード時は70 PINにB, 71 PINにG, 72 PINにRを入力します。 外付けカップリングコンデンサでペDESTALクランプをしています。

デジタル部端子説明

端子番号	端子記号	端子電圧	等価回路	端子説明
1 18 23 53 54	V _{SS}	-		デジタル3.0V系の接地端子です。
19 20 55	V _{DD}	-		デジタル3.0V系の電源端子です。
5 14 15 16	CSYNC / HD SCK SEN SDAT	-		コンポジットシンク / 水平同期信号入力およびシリアル通信用のシリアルクロック, シリアルロード, シリアルデータ入力端子です。
10	VD	-		垂直同期信号入力端子です。
21	CKO	-		発振回路用出力端子です。
22	CKI	-		発振回路用入力端子です。
24	RPD	-		位相比較用出力端子です。
25	XCLR	-		デジタル部のシステムリセット端子です。
11 12 26 27 45 61 62 64 65 66 67 68	DWN WIDE VDO HDO POF HCK1 HCK2 HST EN VCK VST RGT	-		デジタル部出力端子です。

テスト端子説明

端子番号	端子記号	端子電圧	等価回路	端子説明
13 40 44 49 50 51 52	TST1 TST3 TST4 TST7 TST8 TST9 TST10	-		テスト端子です。 オープンで使用して下さい。
28 47 48 56	TST2 TST5 TST6 TST11	-		テスト端子です。 GNDに接続して使用して下さい。

電气的特性測定のための設定条件について

電气的特性の測定はP.22の電气的特性測定回路図において行います。
測定においては、下記設定1, 2を実施してデジタル部の初期化、パワーセーブの解除および下記シリアルデータ初期設定が必要です。

設定1. 水平AFC調整

信号を入力しTP24出力波形のWLとWHが同じになるようにV22でVCO調整します。

設定2. パワーセーブ解除

電源投入時はデフォルトでPOWER SAVEモードになっているため、シリアルデータPS0, 1, 2, 4およびSYNC GENを解除 (ALL 0設定) して使用して下さい。

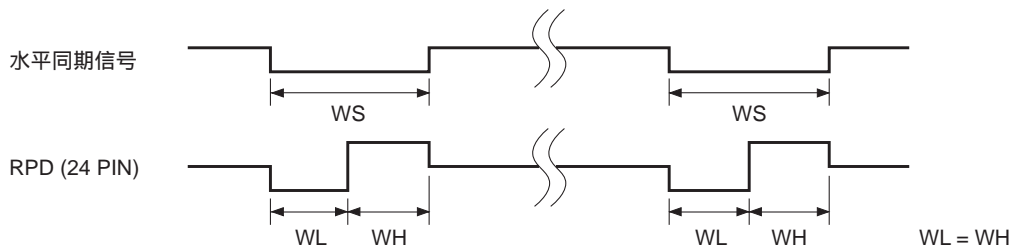


図1 . 水平AFC調整

シリアルデータ初期設定

ADDRESS								DATA								
MSB				LSB				MSB				LSB				
D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	
0	0	0	0	0	0	0	0	USER-BRIGHT (01000110 / LSB)								
0	0	0	0	0	0	0	1	SUB-BRIGHT R (10001010 / LSB)								
0	0	0	0	0	0	1	0	SUB-BRIGHT B (10001010 / LSB)								
0	0	0	0	0	0	1	1	CONTRAST (00111111 / LSB)								
0	0	0	0	0	1	0	0	SUB-CONTRAST R (10011111 / LSB)								
0	0	0	0	0	1	0	1	SUB-CONTRAST B (10011111 / LSB)								
0	0	0	0	0	1	1	0	-2 (11111111 / LSB)								
0	0	0	0	0	1	1	1	-1 (11111111 / LSB)								
0	0	0	0	1	0	0	0	0	PSIG-BRIGHT (10111111 / LSB)							
0	0	0	0	1	0	0	1	COM-DC (10000000 / LSB)								
0	0	0	0	1	0	1	0	COLOR (00000000 / LSB)								
0	0	0	0	1	0	1	1	HUE (10000000 / LSB)								
0	0	0	0	1	1	0	0	0	WHITE-LIMITER (00 / LSB)	BLACK-LIMITER (11111 / LSB)						
0	0	0	0	1	1	0	1	FILTER (00 / LSB)		REF (000 / LSB)		LPF (000 / LSB)				
0	0	0	0	1	1	1	0	PICTURE-GAIN (00000 / LSB)						0	PICTURE-F0 (00 / LSB)	
0	0	0	0	1	1	1	1	0	0	0	0	MODE (1)		DA (000 / LSB)		
0	0	0	1	0	0	0	0	0	0	SYNC GEN (0)	PS 4 (0)	0	PS 2 (0)	PS 1 (0)	PS 0 (0)	
0	0	1	0	0	0	0	0	SLSYP (1)	SLEXVD (0)	SLDWN (0)	SLRGT (0)	SLSH2 (1)	SLSH1 (1)	SLWD (0)	SLPL (0)	
0	0	1	0	0	0	0	1	0	SLFL (0)	SLFR (0)	SL4096 (0)	SLCLP2 (0)	SLCLP1 (0)	SLVDP (0)	SLHDP (0)	
0	0	1	0	0	0	1	0	0	0	SLTST4 (0)	SLTST3 (0)	SLSH0 (1)	SLTST2 (0)	SLTST1 (0)	SLTST0 (0)	
0	0	1	0	0	0	1	1	0	0	0	H-POSITION (10000)					
0	0	1	0	0	1	0	0	0	0	0	HD-POSITION (00000)					

注) 上記以外のアドレスでデータ設定する可能性がある場合はデータ0を設定して下さい。

電氣的特性 DC特性

アナログ系

指定なき場合は, $T_a = 25$, $V_{CC1} = V_{DD} = 3.0V$, $V_{CC2} / V_{CC3} = 12.0V$, 消費電流測定時はSW4 = OFF, DACは11ページ参照。

項目	記号	測定条件	最小値	標準値	最大値	単位
消費電流1 (Y / 色差入力時)	I1	63 PINへの流入電流を測定		27.0	37.0	mA
消費電流2 (Y / 色差入力時)	I2	37 PINへの流入電流を測定		3.8	5.0	mA
消費電流3 (Y / 色差入力時)	I3	41 PINへの流入電流を測定		0.90	1.3	mA
消費電流1 (RGB入力時)	IRGB1	63 PINへの流入電流を測定		23.0	30.0	mA
消費電流2 (RGB入力時)	IRGB2	37 PINへの流入電流を測定		3.8	5.0	mA
消費電流3 (RGB入力時)	IRGB3	41 PINへの流入電流を測定		0.90	1.3	mA
消費電流1 (PS0 = 1設定時)	IPS01	63 PINへの流入電流を測定		7.5	10.0	mA
消費電流2 (PS0 = 1設定時)	IPS02	37 PINへの流入電流を測定		0.18	0.35	mA
消費電流3 (PS0 = 1設定時)	IPS03	41 PINへの流入電流を測定			1.00	μA
消費電流1 (PS2 = 1設定時)	IPS21	63 PINへの流入電流を測定		26.5	36.5	mA
消費電流1 (PS4 = 1設定時)	IPS41	63 PINへの流入電流を測定		26.5	36.5	mA
消費電流1 (SYNC GEN = 1設定時)	ISG1	63 PINへの流入電流を測定		7.0	9.5	mA
消費電流2 (SYNC GEN = 1設定時)	ISG2	37 PINへの流入電流を測定		0.18	0.35	mA
消費電流3 (SYNC GEN = 1設定時)	ISG3	41 PINへの流入電流を測定			1.00	μA
FIL OUT端子電圧	V2	無入力時	1.8	2.1	2.4	V
SYNC IN端子電圧	V3	無入力時	1.8	1.1	1.4	V
SYNC OUT端子電圧	V4	無入力時		0.2	0.4	V
F ADJ端子電圧	V8		0.8	1.1	1.4	V
R INJECT端子電圧	V17		0.4	0.7	1.0	V
SIG.C端子電圧	V30		5.8	6.0	6.2	V
B DC DET端子電圧	V31		1.5	1.8	2.1	V
R DC DET端子電圧	V33		1.5	1.8	2.1	V
G DC DET端子電圧	V35		1.5	1.8	2.1	V
PSIG DC DET端子電圧	V38		1.5	1.8	2.1	V
FIL IN端子電圧	V69		0.9	1.2	1.5	V
B / B-Y端子電圧1	V70	Y / 色差入力時	1.7	2.0	2.3	V
B / B-Y端子電圧2	V70	RGB入力時	1.5	1.8	2.1	V
G / Y端子電圧	V71		1.5	1.8	2.1	V
R / R-Y端子電圧1	V70	Y / 色差入力時	1.7	2.0	2.3	V
R / R-Y端子電圧2	V70	RGB入力時	1.5	1.8	2.1	V
REF端子電圧 (POWER SAVE時)	V7	I7 = 1.5mA			0.3	V
OSD入力抵抗	V57 V58 V59		80	100	120	k

デジタル系（一部アナログ系を含む）

（ $T_a = -15 \sim +75$, $V_{DD} = V_{CC1} = 3.7 \sim 3.6V$ ）

項目	記号	測定条件	最小値	最小値	最小値	単位	適応端子	
Hレベル入力電圧	V_{IH}		$V_{DD} \times 0.7$			V	*1	
Lレベル入力電圧	V_{IL}				$V_{DD} \times 0.3$	V		
Hレベルしきい値電圧	V_{T+1}	シュミットバッファ			2.6	V	*2	
Lレベルしきい値電圧	V_{T-1}		0.6			V		
ヒステリシス電圧	$V_{T+1} - V_{T-1}$		0.4			V		
Hレベルしきい値電圧	V_{T+2}				2.6	V	*3	
Lレベルしきい値電圧	V_{T-2}		0.6			V		
ヒステリシス電圧	$V_{T+2} - V_{T-2}$		0.2			V		
Hレベル入力電流	$ I_{IH1} $		$V_I = V_{DD}$			1.0	μA	*4
Lレベル入力電流	$ I_{IL1} $		$V_I = 0V$			1.0	μA	
Hレベル入力電流	$ I_{IH2} $	$V_I = V_{DD}$			3.0	μA	*5	
Lレベル入力電流	$ I_{IL2} $	$V_I = 0V$	10	40	100	μA		
Hレベル入力電流	$ I_{IH3} $	$V_I = V_{DD}$	10	40	100	μA	*6	
Lレベル入力電流	$ I_{IL3} $	$V_I = 0V$			3.0	μA		
Hレベル入力電流	$ I_{IH4} $	$V_I = V_{DD}$			1.0	μA	*7	
Lレベル入力電流	$ I_{IL4} $	$V_I = 0V$			2.0	μA		
Lレベル出力電圧	V_{OL1}	$I_{OL} = 1mA$			0.3	V	*8	
Hレベル出力電圧	V_{OH1}	$I_{OH} = -0.25mA$	2.6			V		
Lレベル出力電圧	V_{OL2}	$I_{OL} = 2mA$			0.3	V	*9	
Hレベル出力電圧	V_{OH2}	$I_{OH} = -0.5mA$	2.6			V		
Lレベル出力電圧	V_{OL3}	$I_{OL} = 4mA$			0.3	V	*10	
Hレベル出力電圧	V_{OH3}	$I_{OH} = -1mA$	2.6			V		
Lレベル出力電圧	V_{OL4}	$I_{OL} = 1.5mA$			0.4	V	*11	
Hレベル出力電圧	V_{OH4}	$I_{OH} = -1.25mA$	$V_{DD} - 0.5$			V		
出力リーク電流	$ I_{OZ} $	ハイインピーダンス状態			1.0	μA	*12	

*1 XCLR (25 PIN), CKI (22 PIN)

*2 CSYNC / HD (5 PIN), VD (10 PIN)

*3 SCK (14 PIN), SEN (15 PIN), SDAT (16 PIN)

*4 CSYNC / HD (5 PIN), CKI (22 PIN)

*5 XCLR (25 PIN)

*6 VD (10 PIN)

*7 SCK (14 PIN), SEN (15 PIN), SDAT (16 PIN)

*8 DWN (11 PIN), WIDE (12 PIN), VCK (66 PIN), VST (67 PIN), RGT (68 PIN)

*9 RPD (24 PIN), VDO (26 PIN), HDO (27 PIN), POF (45 PIN), HST (64 PIN), EN (65 PIN)

*10 HCK1 (61 PIN), HCK2 (62 PIN)

*11 CKO (21 PIN)。ただし出力端子 (CKO) 測定時は入力端子 (CKI) の入力レベルを0Vまたは V_{DD} 。

*12 RPD (24 PIN)

電気的特性

AC特性

指定なき場合は設定1, 2およびシリアルデータ初期設定と下記条件設定が必要です。

Ta = 25 , Vcc1 = 3.0V, Vcc2 = Vcc3 = 12V, GND1 / 2 / 3 = 0V, Vss = 0V, SW2 = ON, SW4 = ON, SW32 / 34 / 36 = OFF, 映像無入力, TP5にSG1を入力する。

注) 表中のシリアルデータ値は, HEXで表記されています。

項目	記号	シリアルデータ設定 (HEX)	測定条件	最小値	標準値	最大値	単位
入出力間最大利得 Y / 色差時	G _{MAX}	CONT FFh	TP71にSG2 (50mVp-p) を入力し, TP36の出力振幅を測定する。	29	32	34	dB
入出力間最大利得 RGB時	G _{RGBMAX}	CONT FFh MODE 00h	TP71にSG2 (50mVp-p) を入力し, TP36の出力振幅を測定する。	26	29	31	dB
コントラスト減衰量	G _{con}	CONT 00h	TP71にSG2 (0.5Vp-p) を入力し, TP36の出力振幅を測定しG _{MIN} とする。 g _{con} = G _{MAX} - G _{MIN}	25	30		dB
反転・非反転利得差	G _{INV}	CONT 2Fh	TP71にSG2 (0.35Vp-p) を入力し, TP36の反転出力振幅V _{inv} と非反転出力振幅V _{ninv} を測定する。 g _{inv} = 20 log (V _{ninv} / V _{inv})			± 0.3	dB
RGB間利得差	G _{RGB1}	CONT 2Fh	TP71 (TP70, 72) にSG2 (0.35Vp-p) を入力し, TP32, 34, 36の非反転出力の振幅を測定し, その最大と最小の差を測定する。			0.6	dB
	G _{RGB2}	MODE 00h CONT 2Fh				0.6	
サブコントラスト可変量	G _{sc1}	SUB-CONT 00h	CONT = 26h, TP71にSG2 (0.35Vp-p) を入力し, SUB-CONT R, Bが9Ah, 00h, FFhそれぞれのTP32, 34の非反転出力振幅をV ₁ , V ₂ , V ₃ とする。 G _{sc1} = 20 log (V ₃ / V ₁) G _{sc2} = 20 log (V ₂ / V ₁)		- 5.5	- 4.5	dB
	G _{sc2}	SUB-CONT FFh		2.0	2.7		
サブブライト可変量	V _{sb1}	SUB-BRT R, B 00h	U-BRT = 1Ah, SUB-BRT R, BをFFh, 00hにした時のTP36の非反転黒レベルに対するTP32, TP34の非反転レベルを測定する。		- 1.5	- 1.0	V
	V _{sb2}	SUB-BRT R, B FFh		0.8	1.2		
BLACK LIM可変量	V _{bl1}	BLK-LIM 00h	U-BRT = FFh, BLK-LIMを00h, 1Fhにした時のTP36の反転, 非反転黒リミットレベルを測定し, 出力直流電圧との差をV _{bl1} , V _{bl2} とする。	± 1.6	± 2.1	± 2.7	V
	V _{bl2}	BLK-LIM 1Fh		± 4.7	± 5.1	± 5.4	
WHITE LIM可変量	V _{wl1}	WHITE-LIM 00h	CONT = FFh, TP71にSG2 (0.35Vp-p) を入力し, WHITE-LIMが00h, 03hの時の反転, 非反転白リミットレベルを測定し, 出力電流電圧との差をV _{wl1} , V _{wl2} とする。	± 1.2	± 0.6	± 0	V
	V _{wl2}	WHITE-LIM 03h		± 0.6	± 1.2	± 1.8	
RGB間黒レベル差	V _B		TP32, 34, 36の非反転黒レベルを測定し, その最大と最小の差を測定する。			300	mV

項目	記号	シリアルデータ 設定 (HEX)	測定条件	最小値	標準値	最大値	単位
RGB, PSIG 出力直流電圧	Vc		TP32, 34, 36, 39の出力直流レベル (平均電圧) を測定する。	5.8	6.0	6.2	V
RGB, PSIG間 直流電圧差	Vc		TP36の出力平均電圧に対するTP32, 34, 39の出力平均電圧差を測定する。			± 200	mV
PSIG-BRT 可変量	VPB1	PSIG-BRT 01h	PSIG-BRT = 01h, 7Fhにした時の反転, 非反転黒レベルを測定し直流平均電圧Vcとの差をそれぞれVPB1, BPB2とする。			± 0.7	V
	VPB2	PSIG-BRT 7Fh		± 4.2			
USER-BRT 可変量	UB1	U-BRT 00h	U-BRT = 00h, 7Ahとした時のTP36の反転, 非反転黒レベルの平均電圧との差をそれぞれ UB1, UB2とする。		± 0.8	± 1.5	V
	UB2	U-BRT 7Ah		± 4.5	± 4.9		
PSIG-BLK - BLK-LIMレベル差	VBB	SLWD 1	BLK-LIM = 00h, TP36とTP39の反転, 非反転黒レベルの差を測定する。			350	mV
HUE可変量	1	HUE 00h	U-BRT = 23h, CONT = 80h, COLOR = 40h, TP72にSG4 (56mVp-p) を入力し, TP32の振幅を測定しV1とする。同様にTP70にSG4 (100mVp-p) を入力し, TP34の振幅を測定しV2とする。 = tan ⁻¹ (V1 / V2) HUE = 00h, 80h, FFhの をそれぞれ a, b, cとする。 1 = a - b, 2 = c - b	- 20	- 25		deg
	2	HUE FFh		20	25		deg
PICTURE 可変量	GP1	PIC-G 01h	CONT = 2Fh, TP71にSG3を入力し, TP36の100kHz時の振幅に対するf0時の振幅をPIC-G = 01h, 1Fh時それぞれについて測定する。f0はPIC-f0 00h = 2MHz, 01h = 2.2MHz, 02h = 2.6MHz, 03h = 2.9MHz	- 1.5	0	1.5	dB
	GP2	PIC-G 1Fh		10	12		
COLOR可変量	GC1	COLOR 00h	TP70, 72にSG4 (50mVp-p) を入力し, COLOR = 00h, 80h, FFh時のTP32, 34の出力振幅を測定してそれぞれV1, V2, V3とする。 GC1 = 20 log (V1 / V2) GC2 = 20 log (V3 / V2)		- 30	- 20	dB
	GC2	COLOR FFh		5.0	6.0		
マトリクス 振幅比	B-Y / R-Y	CONT 63h COLOR 6Fh	SG4 (0.1Vp-p) をTP72に入力した時のTP34の出力をRR, 同様にSG4 (0.1Vp-p) をTP70に入力した時のTP32の振幅をBB, SG5 (0.1Vp-p) をTP72に入力した時のTP34の振幅をRG, SG5 (0.1Vp-p) をTP70に入力した時のTP32の振幅をBGとする。 B-Y / R-Y = RR / BB, G-Y / R-Y = RG / RR, G-Y / B-Y = BG / BB	0.85	1.00	1.15	
	G-Y / R-Y			0.41	0.51	0.61	
	G-Y / B-Y			0.15	0.19	0.23	
LPF特性	fc1	LPF 01h MODE 00h	SG3をTP71に入力し, TP36の100kHz時の振幅に対して - 3dBとなる周波数をLPFが01h, 07hについて測定する。		2.0	2.5	MHz
	fc2	LPF 07h MODE 00h		5.0	6.4		

項目	記号	シリアルデータ 設定 (HEX)	測定条件		最小値	標準値	最大値	単位
TRAP特性	fo1	MODE 00h	U-BRT = 30h, CONT = DFh, SG7 (13.5MHz) をTP70, 71, 72に 入力し, FILTER = 00h時に対する FILTER = 01h時の出力の減衰量を 測定する。 同様にSG7 (14.5MHz) 入力時の FILTER = 00hに対するFILTER = 02h 時の出力の減衰量を測定する。		- 20	- 27		dB
	fo2	MODE 00h			- 20	- 27		
周波数特性	f RGB	MODE 00h	SW32, 34, 36 = ON, SG3をTP70, 71, 72 に <input/> し, TP32, 34, 36の100kHz時の 振幅に対して - 3dBとなる周波数を 測定する。		5.5			MHz
REF調整範囲	VREF1	REF 00h	REF = 00h, 07hの時の REF端子出力電圧を 測定する。	出力電流 1.5mA シンクのみ	1.20	1.35	1.50	V
	VREF2	REF 07h			1.90	2.05	2.20	
DA調整範囲	VDA1	DA 00h	DA = 00h, 07hの時の DA出力電圧を測定 する。	出力電流 1.0mA			0.3	V
	VDA2	DA 07h		出力電流 - 1.0mA	2.7			
内蔵DAC 微分非直線性誤差	SDL		各調整範囲の測定条件で測定する。		- 1.5		1.5	LSB
内蔵DAC 非直線性誤差	SL		各調整範囲の測定条件で測定する。		- 2.0		2.0	LSB
ガンマ特性	1	CONT 41h	TP71にSG2 (0.35mVp-p) を <input/> 入力し, TP32, 34, 36の振幅を測定する。 GAMMA1 = FFhの時の出力振幅をV1, 同様にGAMMA1 = 3Fhの時をV2, GAMMA1 = GAMMA2 = 3Fhの時をV3 とする。 1 = 20 log (V1 / V2) 2 = 20 log (V3 / V2)		12	14	16	dB
	2				12	14	16	
H FIL利得	Ghfil		SG6をTP69に <input/> 入力し, TP2の出力振幅 を測定する。		15.0	17.0		dB
COMMON制御範囲	COMDC		COM-DC = 00h, FFhにした時のCOM 出力DC電圧を測定し, COM-DC = 80hの時のCOM出力DC電圧との差を 測定する。		± 1.0	± 1.3		V
SYNC IN感度電流	I SYNC		SYNC INから流し出す電流を増加さ せていきSYNC OUTがHighに切り換 わる電流を測定する。		20	31		μ A
SYNC OUT ON電圧	VOsync		SYNC IN無入力時のSYNC OUTの端 子電圧を測定する。			0.2	0.4	V

項目	記号	シリアルデータ 設定 (HEX)	測定条件	最小値	標準値	最大値	単位
OSDしきい値	Vth1 OSD		TP57, 58, 59にSG4を入力し, Highレベルを0Vから上げていき, 出力のレベルがBLK-LIMレベルになるHighレベル電圧をVth1OSD, 出力がWHITE-LIMレベルになるHighレベル電圧をVth2OSDとする。	0.8	1.0	1.2	V
	Vth2 OSD			1.8	2.0	2.2	
入出力間伝搬遅延 時間 Y/色差1	tLH1		SW32, 34, 36 = ON, TP71にSG4 (0.35Vp-p) を入力し, TP32, 34, 36の非反転出力の立ち上がり, 立ち下がりのTP71からの伝搬遅延時間を測定する。	70	120	170	ns
	tHL1			80	130	180	
入出力間伝搬遅延 時間 RGB入力時	tLH2	MODE 00h	SW32, 34, 36 = ON, TP70, 71, 72にSG4 (0.35Vp-p) を入力し, TP32, 34, 36の非反転出力の立ち上がり, 立ち下がりのTP70, 71, 72からの伝搬遅延時間を測定する。	70	110	160	ns
	tHL2			60	110	160	
入出力間伝搬遅延 時間 Y/色差2	tLH3	PIC-G 01h	SW32, 34, 36 = ON, TP71にSG4 (0.35Vp-p) を入力し, TP32, 34, 36の非反転出力の立ち上がり, 立ち下がりのTP71からの伝搬遅延時間を測定する。	270	330	390	ns
	tHL3			270	330	390	
OSD入出力伝搬 遅延時間	tLH4		SW32, 34, 36 = ON, TP57, 58, 59にSG4 (3Vp-p) を入力し, TP70, 71, 72の非反転の立ち上がり, 立ち下がりのTP57, 58, 59からの伝搬遅延時間を測定する。	90	130	170	ns
	tHL4			170	210	250	
H FIL-FIL OUT間 伝搬遅延時間	tLH7		TP69にSG6を入力し, TP2の立ち上がり, 立ち下がりのTP69からの伝搬遅延時間を測定する。	500	700	900	ns
	tHL7			100	300	500	
SYNC IN - SYNC OUT間 伝搬遅延時間	tLH8		SW2 = OFF, TP3にSG8を入力し, TP4の立ち上がり, 立ち下がりのTP3からの伝搬遅延時間を測定する。	140	200	260	ns
	tHL8			40	100	160	

項目	記号	シリアルデータ 設定 (HEX)	測定条件	最小値	標準値	最大値	単位
データセット アップ時間	ts0		SCKの立ち上がりに対するSENの セットアップ時間。(図4参照)	150			ns
	ts1		SCKの立ち上がりに対するSDATの セットアップ時間。(図4参照)	150			
データホールド 時間	th0		SCKの立ち上がりに対するSENの ホールド時間。(図4参照)	150			ns
	th1		SCKの立ち上がりに対するSDATの ホールド時間。(図4参照)	150			
最小パルス幅	tw1L		SCKのパルス幅。(図4参照)	210			ns
	tw1H		SCKのパルス幅。(図4参照)	210			ns
	tw2		SENのパルス幅。(図4参照)	1			μs
出力遷移時間	tTLH		各出力の遷移時間を測定します。 負荷30pF : RPD, VDO, HDO, POF 出力端子 負荷40pF : EN, HST出力端子 負荷120pF : HCK1, HCK2出力端子 (図2参照)			30	ns
	tTHL					30	
	tTLH		各出力の遷移時間を測定します。 負荷40pF : DWN, WIDE, VCK, VST, RGT出力端子 (図2参照)			50	ns
	tTHL					50	
クロスポイント 時間差	T		HCK1 / HCK2を測定します。 負荷120pF。 (図3参照)			10	ns
HCKデューティ	DTYHC		HCK1 / HCK2でのデューティを測定 します。 負荷120pF。	47	50	53	%

電気的特性測定方法説明図

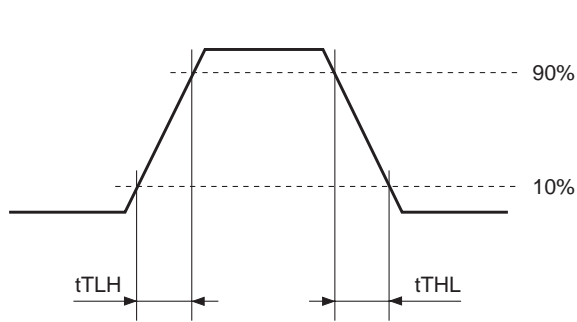


図2．出力遷移時間測定条件

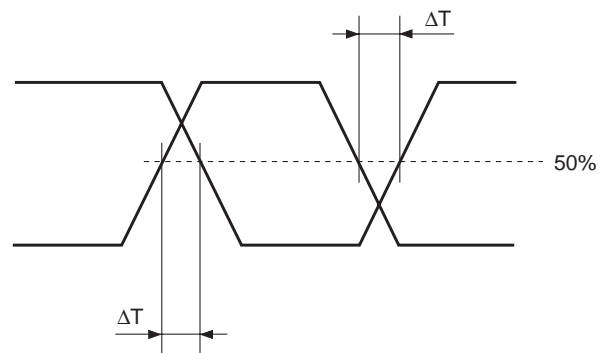


図3．クロスポイント時間差測定条件

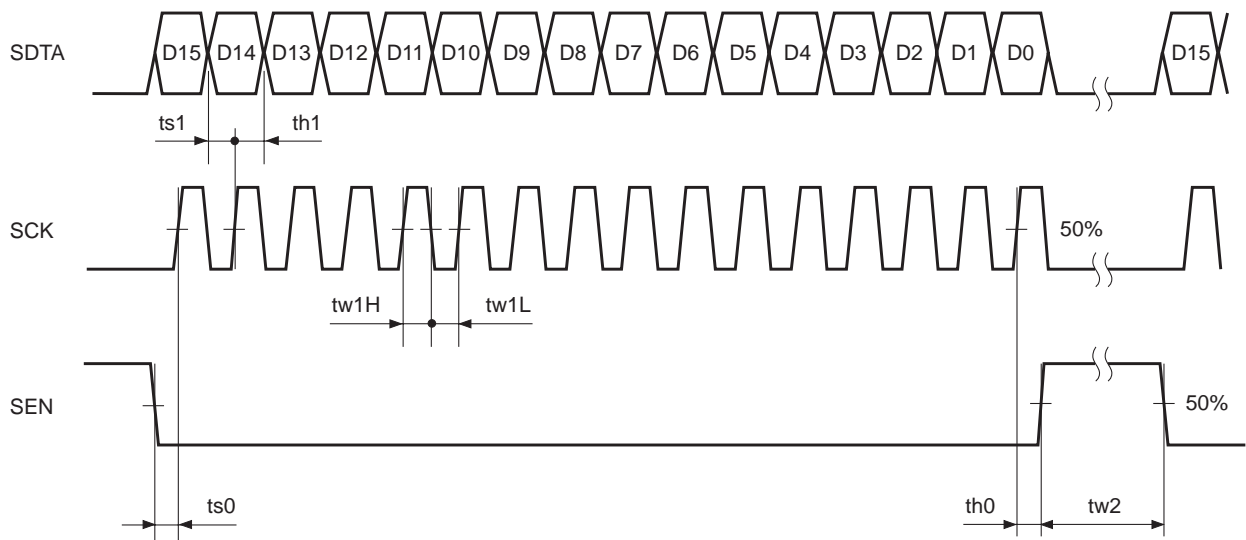
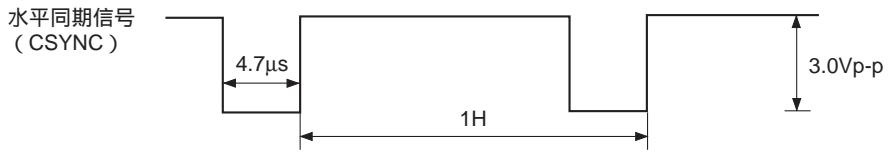
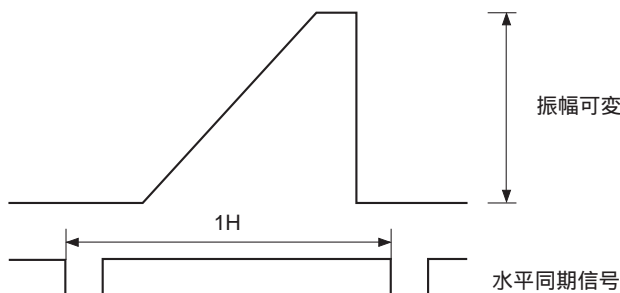
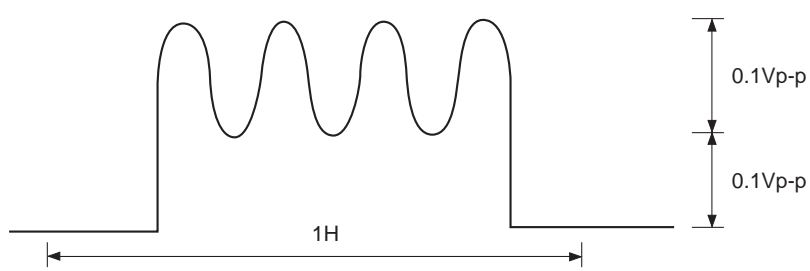
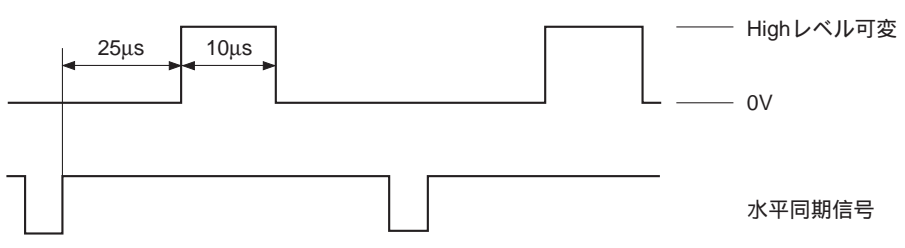
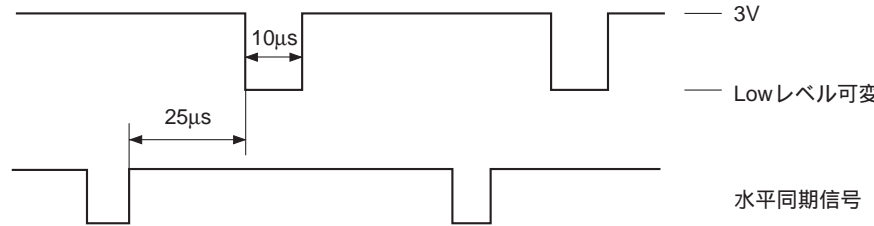
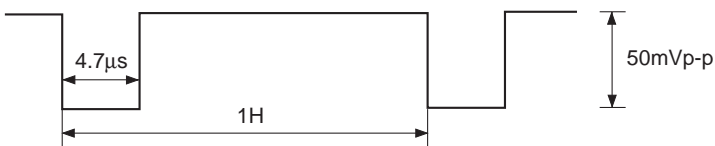
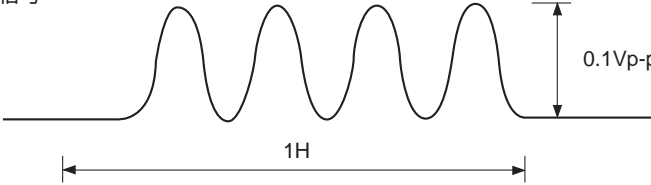
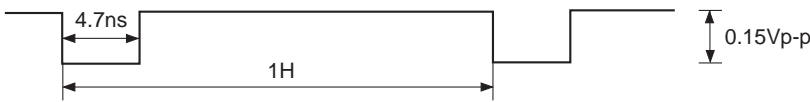


図4．シリアル転送部測定条件

SG No.	波 形
SG1	<p>水平同期信号 (CSYNC)</p>  <p>4.7µs</p> <p>1H</p> <p>3.0Vp-p</p>
SG2	 <p>振幅可変</p> <p>1H</p> <p>水平同期信号</p>
SG3	<p>正弦波ビデオ信号。周波数, 振幅可変</p>  <p>0.1Vp-p</p> <p>0.1Vp-p</p> <p>1H</p>
SG4	 <p>25µs</p> <p>10µs</p> <p>Highレベル可変</p> <p>0V</p> <p>水平同期信号</p>
SG5	 <p>10µs</p> <p>25µs</p> <p>3V</p> <p>Lowレベル可変</p> <p>水平同期信号</p>

SG No.	波 形
SG6	<p data-bbox="419 338 549 389">水平同期信号 (CSYNC)</p>  <p data-bbox="1203 383 1294 412">50mVp-p</p>
SG7	<p data-bbox="384 613 557 642">正弦波ビデオ信号</p>  <p data-bbox="1099 680 1171 710">0.1Vp-p</p>
SG8	<p data-bbox="371 965 501 1016">水平同期信号 (CSYNC)</p>  <p data-bbox="1251 987 1342 1016">0.15Vp-p</p>

動作説明

1) RGB, Y / 色差信号処理部

信号処理はPICTURE回路, HUE回路, MATRIX回路, LPF / TRAP, CONTRAST回路, OSD回路, サンプルホールド回路, 補正回路, BRIGHT回路, SUB-BRIGHT回路, SUB-CONTRAST回路, 出力回路から構成されます。

• 入力信号モード切り換え

シリアル通信設定により入力モード (RGB入力, Y / 色差入力) 切り換えを行います。

(内部同期分離信号入力時)

RGB入力時 : 71, 69 PINにG信号, 70 PINにB信号, 72 PINにR-Y信号を入力。

Y/色差入力時 : 71, 69 PINにY信号, 70 PINにB-Y信号, 72 PINにR-Y信号を入力。

(外部同期信号入力時)

RGB入力時 : 71 PINにG信号, 70 PINにB信号, 72 PINにR信号, 5 PINにCSYNC / HD, 10 PINにVDを入力。

Y / 色差入力時 : 71 PINにY信号, 70 PINにB-Y信号, 72 PINにR-Y信号, 5 PINにCSYNC / HD, 10 PINにVDを入力。

• NTSC / PAL 切り換え

シリアル通信設定により入力システム (NTSC / PAL) 切り換えを行います。

• PICTURE回路

Y信号の輪郭補正を行います。補正する中心周波数と補正量はシリアル通信により制御します。また, PICTUREを使用しない場合はシリアル通信によりOFFすることが可能です。

• HUE回路

色差信号の色相調整回路です。シリアル通信により制御します。

• MATRIX回路

Y, R-Y, B-Y信号から, RGB信号に変換する回路です。

• LPF回路

RGB信号の帯域制限用フィルタです。本ICより前段で発生するノイズ成分を除去するためのものです。カットオフ周波数はシリアル通信で制御できます。また, LPFを使用しない場合はシリアル通信によりLPFのみをOFFすることができます。

• TRAP回路

本ICより前段で発生するDSPクロックやRGBデコーダのキャリアークを除去するためのものです。中心周波数はシリアル通信により13.5MHzと14.3MHzに切り換えることができます。また, TRAPを使用しない場合はシリアル通信によりTRAPのみをOFFすることができます。

• CONTRAST調整回路

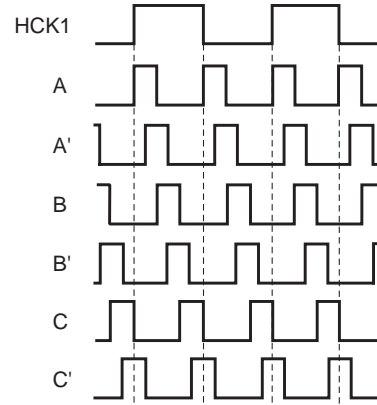
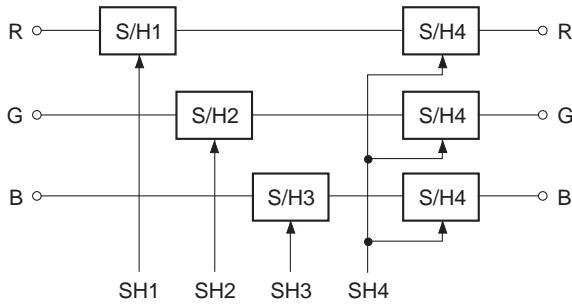
入力されたRGB信号を適切な出力レベルにするため, 白黒振幅を調整します。

• OSD

OSD用のパルスを入力します。入力のしきい値は V_{th1} ($V_{cc1} \times 1/3$) と V_{th2} ($V_{cc1} \times 2/3$) の2値があり, 入力が V_{th1} を超えると出力はBLACK-LIMITERで規定されるレベルに下がり, V_{th2} を超えるとWHITE-LIMITERで規定されるレベルに上がります。また, RGBいずれかの入力が V_{th1} を超えると, V_{th1} を超えていない信号出力もBLACK-LIMITERで規定されたレベルに下がります。

• サンプルホールド回路

LCDパネルのRGB同時サンプリングシステムに対応するため、RGB出力信号の時間軸補正を行います。



RGT = H (ノーマル)

	SHS1	SHS2	SHS3	SHS4	SHS5	SHS6
SH1	B	A'	A	C'	C	B'
SH2	スルー	スルー	スルー	スルー	スルー	スルー
SH3	A	C'	C	B'	B	A'
SH4	C	B'	B	A'	A	C'

SH1 : R信号用SHパルス
 SH2 : G信号用SHパルス
 SH3 : B信号用SHパルス
 SH4 : RGB信号用SHパルス

RGT = L (左右反転)

	SHS1	SHS2	SHS3	SHS4	SHS5	SHS6
SH1	B	A'	A	C'	C	B'
SH2	A	C'	C	B'	B	A'
SH3	スルー	スルー	スルー	スルー	スルー	スルー
SH4	C	B'	B	A'	A	C'

SHS1, 2, 3, 4, 5, 6 : シリアルデータ設定

サンプルホールド回路はTG部よりSH1～SH4のパルスを受けてサンプルホールドを行います。LCDパネルはRGBデルタ配列によるカラーコーディングを行っているため1H毎に1.5ドットの補正が必要です。また、左右反転時はこの関係が反転します。デジタル部にてこれらの補正も含めタイミング生成しています。サンプルホールドタイミングはHCKパルスとの位相関係により変化するため実際の基板に合わせてSHS1～SHS6ポジションの中から設定して下さい。

• 補正

液晶パネルの特性に対応するため、入出力特性を図1のようにしています。シリアルバスの 1の調整により図2のように 1ゲインの変化点Aの電圧が変化します。また、 2の調整により図3のように 2ゲインの変化点Bが変化します。

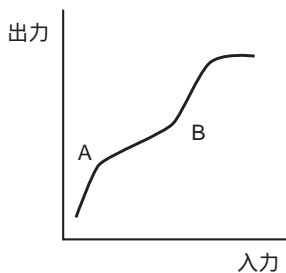


図1

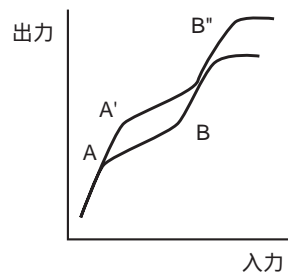


図2

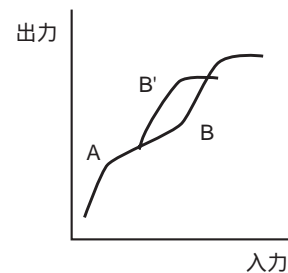


図3

- BRIGHT回路

極性反転後の RGB出力信号黒 - 黒振幅を調整するためのものです。 の各変曲点は連動しません。

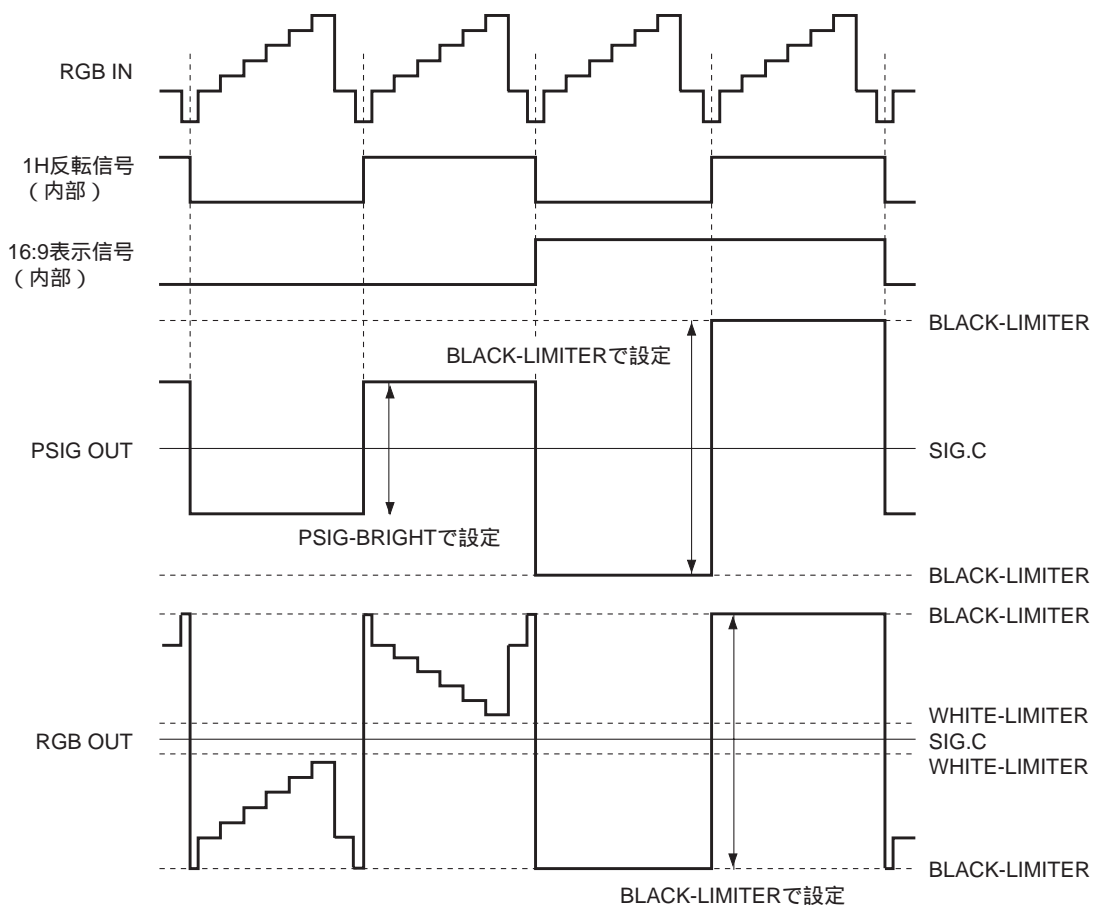
- ホワイトバランス調整回路

ホワイトバランスを調整するためのものです。黒レベルの調整はSUB-BRIGHT, 黒 - 白の振幅調整はSUB-CONTRASTで行います。

- 出力回路

TG部より供給されるFRPパルス（内部パルス）によりRGB出力（70, 71, 72 PIN）信号は下図のように1H毎に反転させます。出力信号のセンタ電圧（SIG.C）が基準電圧（ $V_{CC2} + GND2$ ）/ 2（またはSIG.C（30 PIN）に入力した電圧）に一致するように帰還をかけています。また、白レベル出力はシリアル通信WHITE-LIMITERで設定されるリミッタ動作点で、黒レベル出力はシリアル通信BLACK-LIMITERで設定されるリミッタ動作点でクリップされます。

出力PSIG信号のレベルは通常PSIG-BRIGHTで調整しますが、16:9表示の場合は、一部タイミングでBLACK-LIMITERレベルで規定されます。また、RGB出力も同時にBLACK-LIMITERレベル出力となります。



2) COMMON電圧発生回路部

COMMON電圧回路はLCDパネルに対して共通電極電圧を生成，供給する回路です。SIG.C電圧を基準にシリアル通信でオフセットを付けて出力します。

3) DAC出力回路

DAC出力回路は2系統あります。DA OUT出力回路はDC 3.0Vを均等分割で出力します。REF出力回路はLCDパネルに対してパネルレベルシフト回路用のREF電圧を生成，供給する回路です。共にシリアル通信で制御します。

4) 同期系

• H FIL

入力された映像信号の同期信号を増幅し，内蔵LPFでノイズを除去します。入力で同期信号をクランプするので，必ずコンデンサを介して入力して下さい。

• SYNC SEP

FIL OUT (2 PIN) の出力を入力し同期分離を行います。出力はSYNC OUT (4 PIN) から正極性パルスで出力されます。

5) POWER SAVE 回路 (PS回路)

各出力ブロック動作を独立に制御 (シリアル通信) することで，LCDパネルと組み合わせたパワーセーブシステムを実現しています。この他に本システムは電源ON / OFF時の画品質向上にも有効です。

本ICの使用にあたっては，必ずシリアルデータのPS0, PS1, PS2, PS4, SYNC GENの設定が必要です。設定方法は，“シリアルコントロールの動作説明”の“電源およびPOWER SAVEシーケンス”項目を参照して下さい。

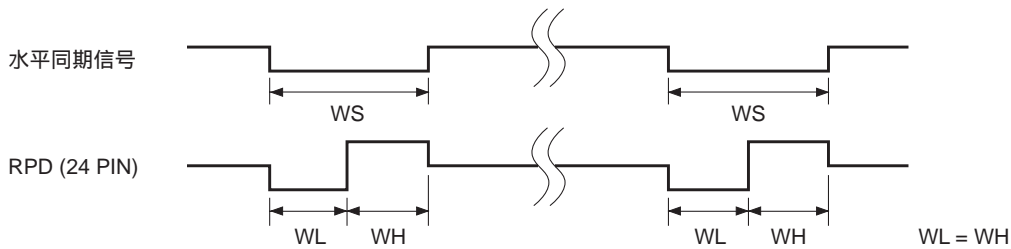
6) TG部

• PLL, AFC回路

PLL回路の位相比較器と分周カウンタおよび外部VCO回路，LPF回路を接続することでPLL回路を構成しています。

水平同期信号の底全体と内蔵分周カウンタとの位相比較出力をRPD出力として，PLLエラー検出信号を発生します。RPD出力はラグリードフィルタでDCエラー電圧に変換され，バリキャップ容量を変化させることで，発振周波数を一定に保ちます。

本システムのPLL調整方法は，下図のようにRPD変化点が水平同期信号のウィンドウ中央にくるようにバリキャップの逆バイアス電圧を設定して下さい。



• H-POSITION

水平方向表示位置を調整します。映像の中心が液晶パネルの中心となるように本機能にて設定して下さい。

• 左右反転 (RGT), 上下反転 (DWN)

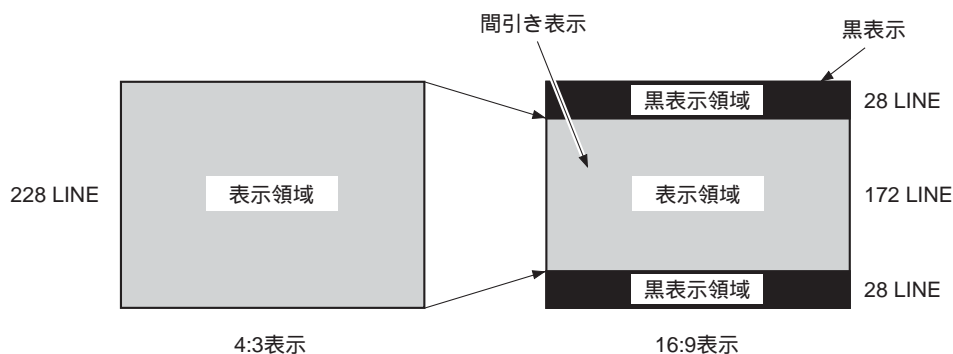
映像表示方向を切り換えることができます。水平方向は右方向と左方向スキンの切り換え，垂直方向はDOWN方向とUP方向スキンの切り換えを行います。LCDパネルの取り付け位置に合うよう設定して下さい。

• ワイドモード

間引き処理によるアスペクト比変換を行い，16:9の擬似WIDE表示が実現できます。

ワイドモード期間中は，16:9アスペクト比を実現するため，NTSC, PAL表示共に垂直方向の間引き走査を行い，映像信号を圧縮表示します。また，表示領域外ではBLACK-LIMITER (シリアル通信データ) で設定される黒レベルを限られた垂直ブランキング期間内で黒信号としてワイドマスクされます。

本機能は映像信号を単純に間引いた擬似表示のため映像情報の欠落が発生します。



• 無信号時における液晶パネルの交流駆動

FIL IN (69 PIN) 端子またはCSYNC / HD (5 PIN), VD (10 PIN) 端子より同期信号が入ってこない場合でも，液晶パネルが交流駆動されるよう出力信号がフリーランします。この時，同期分離回路を停止して補助用カウンタを動作させることで約3フィールドの間垂直同期信号が入力されない状態 (無信号状態) を検出してからフリーラン用出力パルスが発生します。

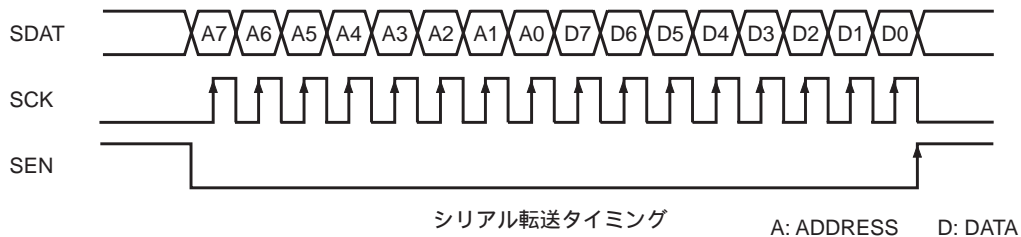
シリアルコントロールの動作説明

1) 制御方法

制御データは16ビットのデータで構成されSCKの立ち上がりで個々のデータが取り込まれます。その取り込み動作はSENの立ち下がりから開始され、次の立ち上がりで完了します。

デジタル系の制御データは垂直同期信号により確定されるため、同じ項目について複数回データが転送された場合垂直同期信号直前のデータが有効となります。アナログ（電子ボリューム）系の制御データはSEN信号が入力される毎に有効となります。

また、SENのLow期間に16ビット以上のSCKが入力されない場合には、転送したデータは内部に取り込まれず無効となり、16ビット以上のSCKが入力された場合には、SENパルス立ち上がりまでの16ビットデータが有効となります。



2) シリアルデータマップ

シリアルデータのマップを以下に示します。()内はデフォルト値です。

ADDRESS								DATA								
MSB ←								← MSB								
D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	
0	0	0	0	0	0	0	0	USER-BRIGHT (10000000 / LSB)								
0	0	0	0	0	0	0	1	SUB-BRIGHT R (10000000 / LSB)								
0	0	0	0	0	0	1	0	SUB-BRIGHT B (10000000 / LSB)								
0	0	0	0	0	0	1	1	CONTRAST (10000000 / LSB)								
0	0	0	0	0	1	0	0	SUB-CONTRAST R (10000000 / LSB)								
0	0	0	0	0	1	0	1	SUB-CONTRAST B (10000000 / LSB)								
0	0	0	0	0	1	1	0	-2 (00000000 / LSB)								
0	0	0	0	0	1	1	1	-1 (00000000 / LSB)								
0	0	0	0	1	0	0	0	(0)	PSIG-BRIGHT (1000000 / LSB)							
0	0	0	0	1	0	0	1	COM-DC (10000000 / LSB)								
0	0	0	0	1	0	1	0	COLOR (10000000 / LSB)								
0	0	0	0	1	0	1	1	HUE (10000000 / LSB)								
0	0	0	0	1	1	0	0	(0)	WHITE-LIMITER (00 / LSB)	BLACK-LIMITER (10000 / LSB)						
0	0	0	0	1	1	0	1	FILTER (00 / LSB)		REF (011 / LSB)			LPF (000 / LSB)			
0	0	0	0	1	1	1	0	PICTURE-GAIN (00000 / LSB)							(0)	PICTURE-F0 (00 / LSB)
0	0	0	0	1	1	1	1	(0)	(0)	(0)	(0)	MODE (0)	DA (000 / LSB)			
0	0	0	1	0	0	0	0	(0)	(0)	SYNC GEN (1)	PS 4 (1)	(0)	PS 2 (1)	PS 1 (1)	PS 0 (1)	
0	0	1	0	0	0	0	0	SLSYP (0)	SLEXVD (0)	SLDWN (0)	SLRGT (0)	SLSH2 (0)	SLSH1 (0)	SLWD (0)	SLPL (0)	
0	0	1	0	0	0	0	1	(0)	SLFL (0)	SLFR (0)	SL4096 (0)	SLCLP2 (0)	SLCLP1 (0)	SLVDP (0)	SLHDP (0)	
0	0	1	0	0	0	1	0	(0)	(0)	SLTST4 (0)	SLTST3 (0)	SLSH0 (0)	SLTST2 (0)	SLTST1 (0)	SLTST0 (0)	
0	0	1	0	0	0	1	1	(0)	(0)	(0)	H-POSITION (10000 / LSB)					
0	0	1	0	0	1	0	0	(0)	(0)	(0)	HD-POSITION (00000 / LSB)					

注) 上記以外のアドレスでデータ設定する可能性がある場合はデータ0を設定して下さい。

3) 制御データ説明

- USER-BRIGHT
RGB出力信号のBRIGHTを調整します。LSB MSB調整で振幅（黒 - 黒）が大きくなります。
- SUB-BRIGHT R / B
G出力信号を基準としてR / B出力信号のBRIGHTを調整します。LSB MSB調整で振幅（黒 - 黒）が小さくなります。
- CONTRAST
RGB出力信号のCONTRASTを調整します。LSB MSB調整で振幅（黒 - 白）が大きくなります。
- SUB-CONTRAST R / B
G出力信号を基準としてR / B出力信号のCONTRASTを調整します。LSB MSB調整で振幅（黒 - 黒）が大きくなります。
- -2
RGB出力信号の白側 ポイントレベルを設定します。MSB LSB調整で ポイントが下がります。 -2調整しない時は -2 : 11111111 (LSB) に設定して使用して下さい。 -2ポイントは -1ポイントより白側で使用して下さい。
- -1
RGB出力信号の黒側 ポイントレベルを設定します。MSB LSB調整で ポイントが下がります。 -1調整しない時は -1 : 11111111 (LSB) に設定して使用して下さい。 -1ポイントは -2ポイントより黒側で使用して下さい。
- PSIG-BRIGHT
PSIG出力信号のBRIGHTレベルを調整します。LSB MSB調整で振幅（peak to peak）が大きくなります。
注）PSIG-BRIGHT : 0000000 (LSB) には設定しないで下さい。本設定で内部PSIG回路がOFF状態になります。
- COM-DC
COMMON出力電圧を調整します。LSB MSB調整で出力電圧が高くなります。
- COLOR
Y / 色差入力時にCOLORゲインを調整します。LSB MSB調整でゲインが高くなります。
- HUE
Y / 色差入力時に位相を調整します。LSB MSB調整で位相が進みます。
- WHITE-LIMITER
RGB出力信号の白側リミッタレベルを調整します。出力レベルはAC特性を参照して下さい。
- BLACK-LIMITER
RGB出力信号の黒側リミッタレベルを調整します。LSB MSB調整でリミッタレベルが下がります。

- LPF

ローパスフィルタの周波数特性を切り換えます。振幅100kHz基準に対して $f_c / -3\text{dB}$ の周波数を設定します。出力レベルはAC特性を参照して下さい。

D2	D1	D0	f_c (RGB入力 / 無負荷 / Typ.)
0	0	0	LPF OFF
0	0	1	2.0MHz
0	1	0	2.7MHz
0	1	1	3.4MHz
1	0	0	3.9MHz
1	0	1	4.9MHz
1	1	0	5.7MHz
1	1	1	6.4MHz

- REF

REF出力電圧を調整します。LSB MSB調整で出力電圧レベルが上がります。出力レベルはAC特性を参照して下さい。

- FILTER

トラップ (f_0) の中心周波数を設定します。出力レベルはAC特性を参照して下さい。

D7	D6	中心周波数 (f_0)
0	0	TRAP OFF
0	1	13.5MHz
1	0	14.3MHz
1	1	-

- PICTURE-F0

Y / 色差入力時にPICTUREの中心周波数 (f_0) を設定します。出力レベルはAC特性を参照して下さい。

D1	D0	中心周波数 (f_0)
0	0	2.0MHz (Typ.)
0	1	2.2MHz (Typ.)
1	0	2.6MHz (Typ.)
1	1	2.9MHz (Typ.)

- PICTURE-VOLUME

Y / 色差入力時にPICTUREのゲインを調整します。LSB MSB調整でゲインが上がります。PICTURE機能を使用しない場合 (OFF) はPICTURE-VOLUME : 00000 (LSB) に設定して使用して下さい。

- DA

DA出力電圧を調整します。出力レベルはAC特性を参照して下さい。

- MODE

入力信号の切り換えを設定します。

D3	入力信号
0	RGB入力
1	Y / 色差入力

- SYNC GEN

本シンクジェネレータモードはHDO, VDO出力パルス以外の全出力パルスを停止させる機能です。SYNC GEN設定よりPS0, PS1, PS2, PS4設定が優先されます。通常は0に設定して使用して下さい。

D5	状 態 (SYNC GEN)
0	通常動作
1	HDO, VDO出力パルス以外の全出力パルスおよびその出力系ブロックを停止 (L出力)

- PS0, PS1, PS2, PS4

各入出力ブロック毎のパワーセーブ設定を行います。本設定においては必ず “ 電源およびPOWER SAVEシーケンス ” にしたがって使用して下さい。本ICは電源投入時のデフォルトでパワーセーブ状態になっているため、投入後シリアル通信により状態を解除して使用して下さい。

D0, 1, 2, 4	状 態 (PS0, PS1, PS2, PS4)
0	通常動作
1	各出力およびその出力系ブロックを停止

電源およびPOWER SAVEシーケンス

本ICの使用においてはLCD駆動システムの信頼性上、電源ON, OFFに関して必ず下記電源シーケンスを実行する必要があります。各制御方法(1),(2),(3)の機能仕様を十分検討の上使用して下さい。

制御タイミング(1)

電源ON, OFF時の画品質を問わず、POWER SAVE (PS) 機能不使用時には本タイミングを使用して下さい。

制御タイミング(2)

電源ON, OFF時の画品質を問わず、POWER SAVE (PS) 機能使用時には本タイミングを使用して下さい。ただし、外付けSWが必要となります。

制御タイミング(3)

電源ON, OFF時の画品質を優先し、かつPOWER SAVE (PS) 機能使用時には本タイミングを使用して下さい。ただし、外付けSWが必要となります。

制御タイミング(1)

- ↓ (1) IC電源ON (3V, 12V系), LCD電源ON (HV_{DD}, VV_{DD})
- ↓ (2) A設定 IC電源, LCD電源が立ち上がってから実行
- ↓ (3) IC電源OFF (3V, 12V系), LCD電源OFF (HV_{DD}, VV_{DD}) 任意実行

LCD電源 (HV_{DD}, VV_{DD}) 立ち上げタイミングに関してはパネル仕様を十分に満たして下さい。
PS以外のその他のシリアルデータ設定は、IC電源3V系が立ち上がってから(2)までの制御期間中に行って下さい。

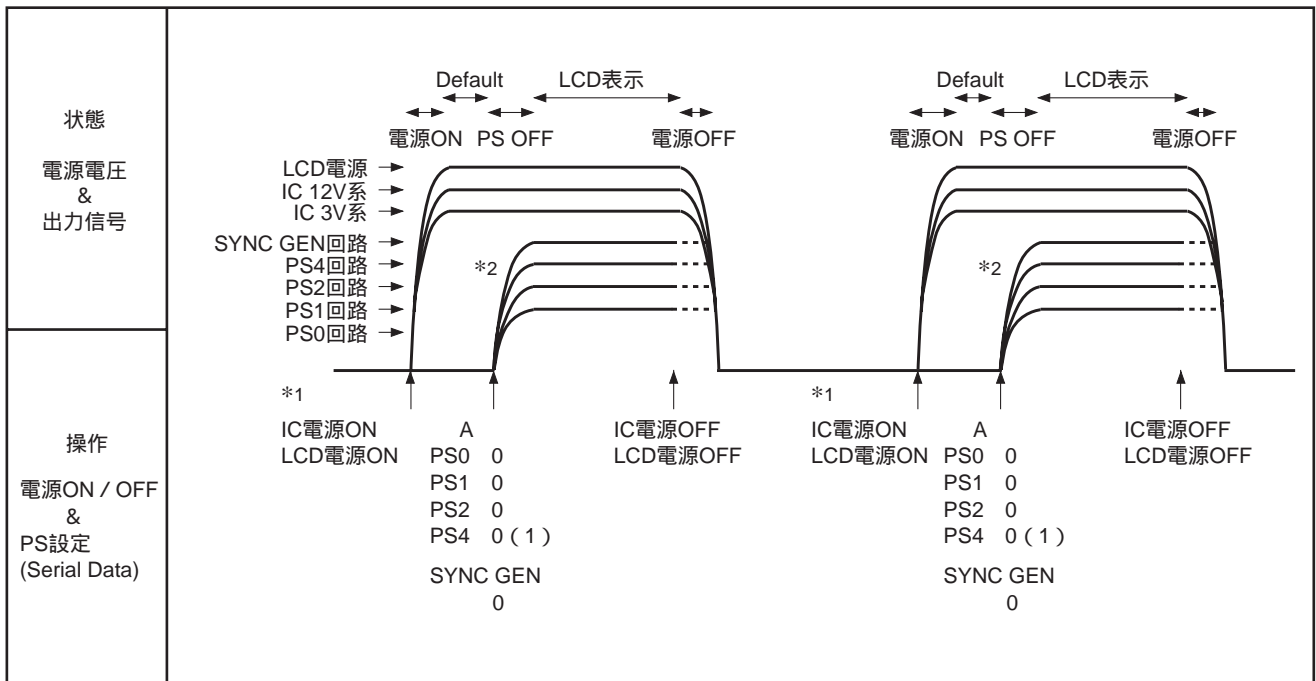


図1

*1 IC電源ON時 (Default状態) は、デフォルトでPS0, PS1, PS2, PS4, SYNC GENデータはALL 1設定のPS状態なので、シリアル通信を介してシーケンス仕様に従いPSの解除設定を実施して下さい。

*2 外部から同期信号を入力する場合には、PS4のシリアルデータをPS4 = 1に設定して下さい。

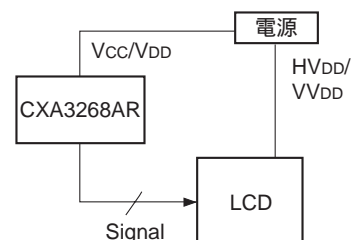


図2 . システムブロック図

制御タイミング (2)

- (1) IC電源ON (3V, 12V系), LCD電源ON (HVDD, VVDD)
 - (2) A設定 IC電源, LCD電源が立ち上がってから実行
 - (3) B設定 任意実行
 - (4) IC電源OFF (3V, 12V系), LCD電源OFF (HVDD, VVDD) 任意実行
- B設定せず (2) から (4) へ移行しても問題無し (図中の点線)

LCD電源 (HVDD, VVDD) 立ち上げタイミングに関してはパネル仕様を十分に満たして下さい。
PS以外のその他のシリアルデータ設定は, IC電源3V系が立ち上がってから (2) までの制御期間中に行って下さい。

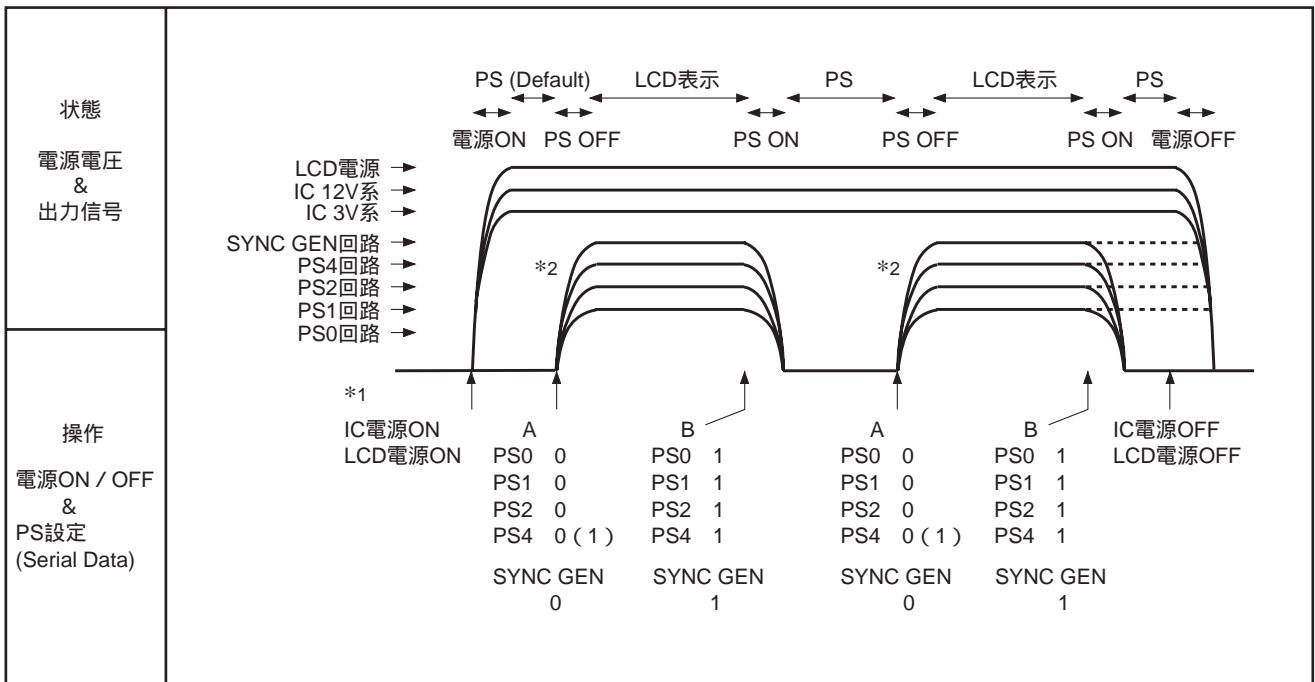


図1

- *1 IC電源ON時 (Default状態) は, デフォルトでPS0, PS1, PS2, PS4, SYNC GENデータはALL 1設定のPS状態なので, シリアル通信を介してシーケンス仕様に従いIPSの解除設定を実施して下さい。
- *2 外部から同期信号を入力する場合には, PS4のシリアルデータをPS4 = 1に設定して下さい。

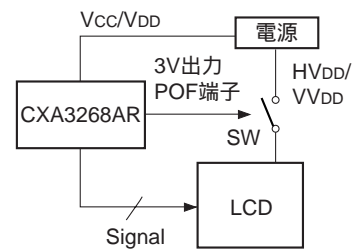


図2 . システムブロック図

制御タイミング (3)

- (1) IC電源ON (3V系)
- (2) IC電源ON (12V系), LCD電源ON (HV_{DD}, VV_{DD}) IC電源 (3V系) が完全に立ち上がってから実行
- (3) A設定 IC電源 (12V系), LCD電源が立ち上がってから実行
- (4) B設定 PLLが安定 (RPD波形安定) して, かつパネル入出力電源条件を満たしてから実行
- (5) C設定 任意実行
- (6) D設定 COM / CS, RGB, PSIGが立ち下がってから実行
- (7) E設定 D設定を実行してから100ms以上で実行
- (8) IC電源OFF (12V系), LCD電源OFF (HV_{DD}, VV_{DD}) HV_{DD}, VV_{DD}端子電圧が立ち下がってから実行
- (9) IC電源OFF (3V系) IC電源OFF (12V系) が完全に立ち下がってから実行

PS以外のその他のシリアルデータ設定は, IC電源3V系が立ち上がってから (3) までの制御期間中に行って下さい。

LCD電源 (HV_{DD}, VV_{DD}) 立ち上げタイミングに関してはパネル仕様を十分に満たして下さい。

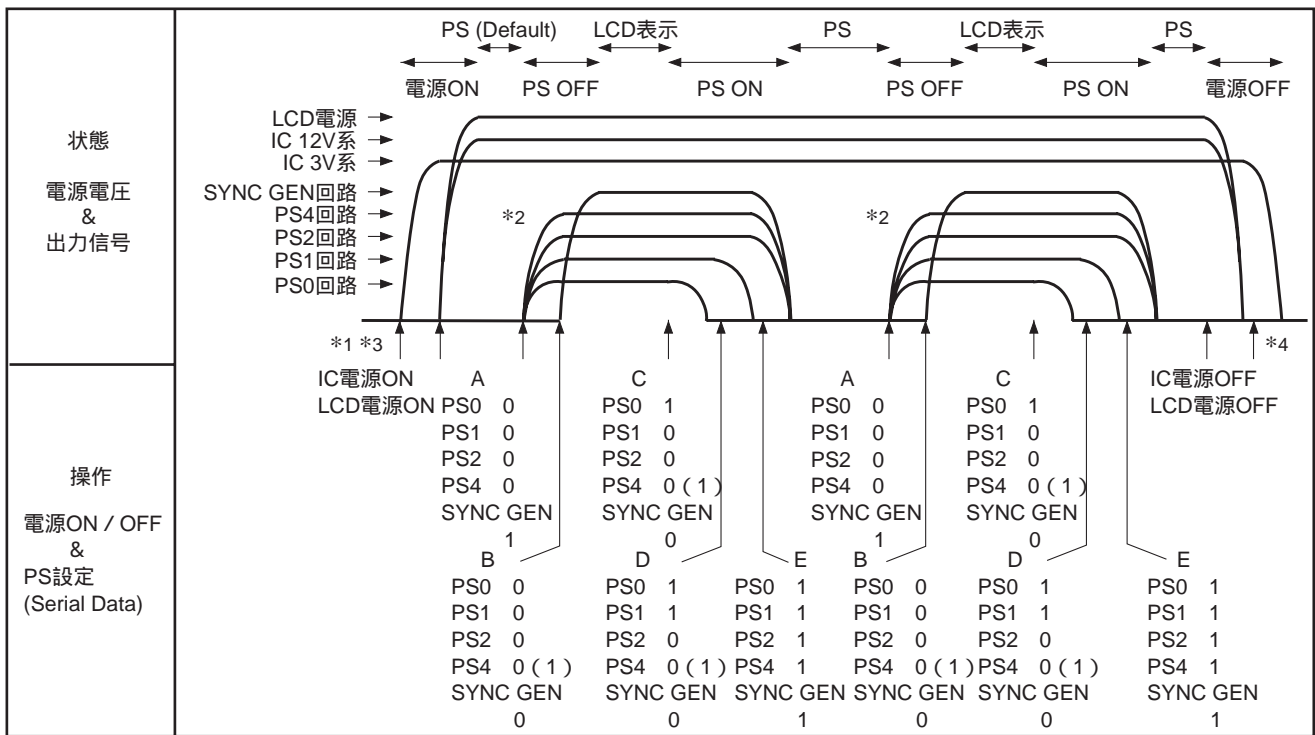


図1

- *1 IC電源ON時 (Default状態) は, デフォルトでPS0, PS1, PS2, PS4, SYNC GENデータはALL 1設定のPS状態なので, シリアル通信を介してシーケンス仕様に従いPSの解除設定を実施して下さい。
- *2 外部から同期信号を入力する場合には, PS4のシリアルデータをPS4 = 1に設定して下さい。
- *3 電源立ち上げ時は先にIC電源 3V系を立ち上げ, その後IC電源 12V系, LCD電源を立ち上げて下さい。
- *4 電源立ち下げ時は先にLCD電源, IC電源 12V系を立ち下げ, その後IC電源 3V系を立ち下げして下さい。

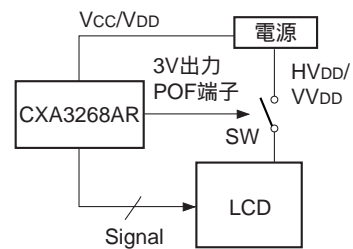


図2 . システムブロック図

- SLPL

表示システムの切り換えを行います。

D0	表示システム
0	NTSC
1	PAL

- SLWD

表示アスペクトの切り換えを行います。

D1	対応アスペクト
0	4:3表示
1	16:9表示

- SLSH0, SLSH1, SLSH2

サンプルホールドタイミングの切り換えを行います。

SLSH2 D3	SLSH1 D2	SLSH0 D3	S / Hポジション
0	0	0	SHS1
0	0	1	SHS2
0	1	0	SHS3
0	1	1	SHS4
1	0	0	SHS5
1	0	1	SHS6
1	1	0	スルー (サンプルホールドOFF)
1	1	1	スルー (サンプルホールドOFF)

- SLRGT

左右反転機能。LCDパネルの水平スキャン方向切り換えを行います。

D4	スキャン状態
0	通常表示 (右方向スキャン)
1	左右反転表示 (左方向スキャン)

- SLDWN

上下反転機能。LCDパネルの垂直スキャン方向切り換えを行います。

D5	スキャン状態
0	通常表示 (DOWN方向スキャン)
1	上下反転表示 (UP方向スキャン)

• SLEXVD

外部垂直同期信号 (VD / 10 PIN) 入力の切り換えを行います。内部同期分離回路で同期分離を行わず, 外部セパレートSYNC (VD, HD / 10, 5 PIN) 入力時に使用します。外部CSYNC / 5 PIN入力時は0を設定して下さい。

D6	状態
0	外部垂直同期信号入力時以外
1	外部垂直同期信号入力

• SLSYP

入力SYNC極性の切り換えを行います。4 PIN (SYNC OUT) 出力を同期信号として使用する場合 (内部同期分離信号使用時) は0に設定して使用して下さい。

D7	入力極性
0	正極性
1	負極性

• SLHDP, SLVDP

HDO出力およびVDO出力極性の切り換えを行います。

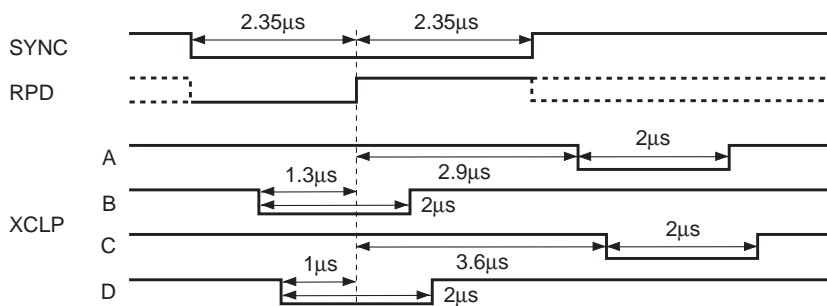
D0	出力極性 (HDO)
0	正極性
1	負極性

D1	出力極性 (VDO)
0	正極性
1	負極性

• SLCP1, SLCP2

クランプ位置の切り換えを行います。

D3	D2	クランプ位置
0	0	A (バックポーチ位置 / 内部同期分離信号使用時)
0	1	B (SYNC位置 / 内部同期分離信号使用時)
1	0	C (バックポーチ位置 / 外部同期信号入力時)
1	1	D (SYNC位置 / 外部同期信号入力時)



注) バックポーチおよびSYNC位置でクランプする場合, 69, 70, 71, 72PIN入力信号のバックポーチおよびSYNC期間はペダスタルレベルとして下さい。

• SL4096

出力信号極性の4096フィールド反転機能です。1H毎にRGB出力が反転する極性を4096フィールドで更に反転します。通常は1H反転で使用して下さい。

D4	状態
0	1H反転
1	1H反転 + 4096フィールド反転

• SLFR

出力信号極性のフィールド反転機能です。通常は1H反転で使用して下さい。

D5	状態
0	1H反転
1	1フィールド反転

• SLFL

出力信号極性の反転停止機能です。通常は極性反転で使用して下さい。

D6	状態
0	極性反転
1	極性反転停止

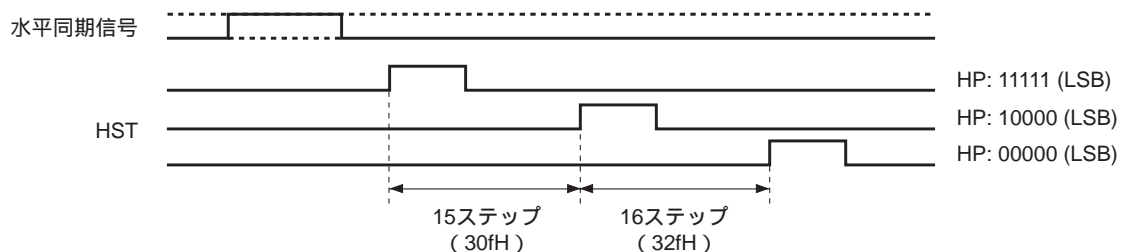
• SLTST0, 1, 2, 3, 4

テスト機能です。通常モードで使用して下さい。

D0, 1, 2, 3, 4	モード
0	通常モード
1	テストモード

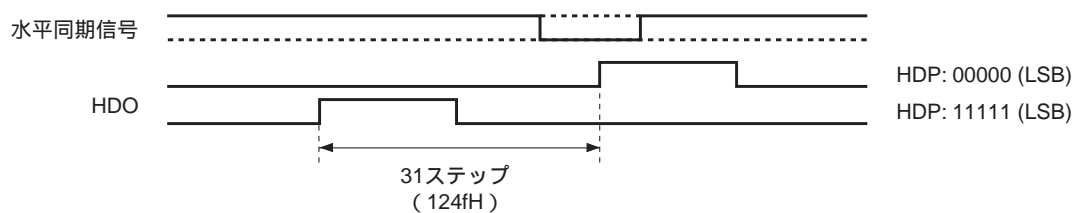
• HP1, 2, 3, 4, 5

Hポジション設定です。入力水平同期信号を基準にHSTパルス位置を調整し、水平方向の表示位置の切り換えを行います。1ビット = 2fH調整です。(1fH = 1ドット)

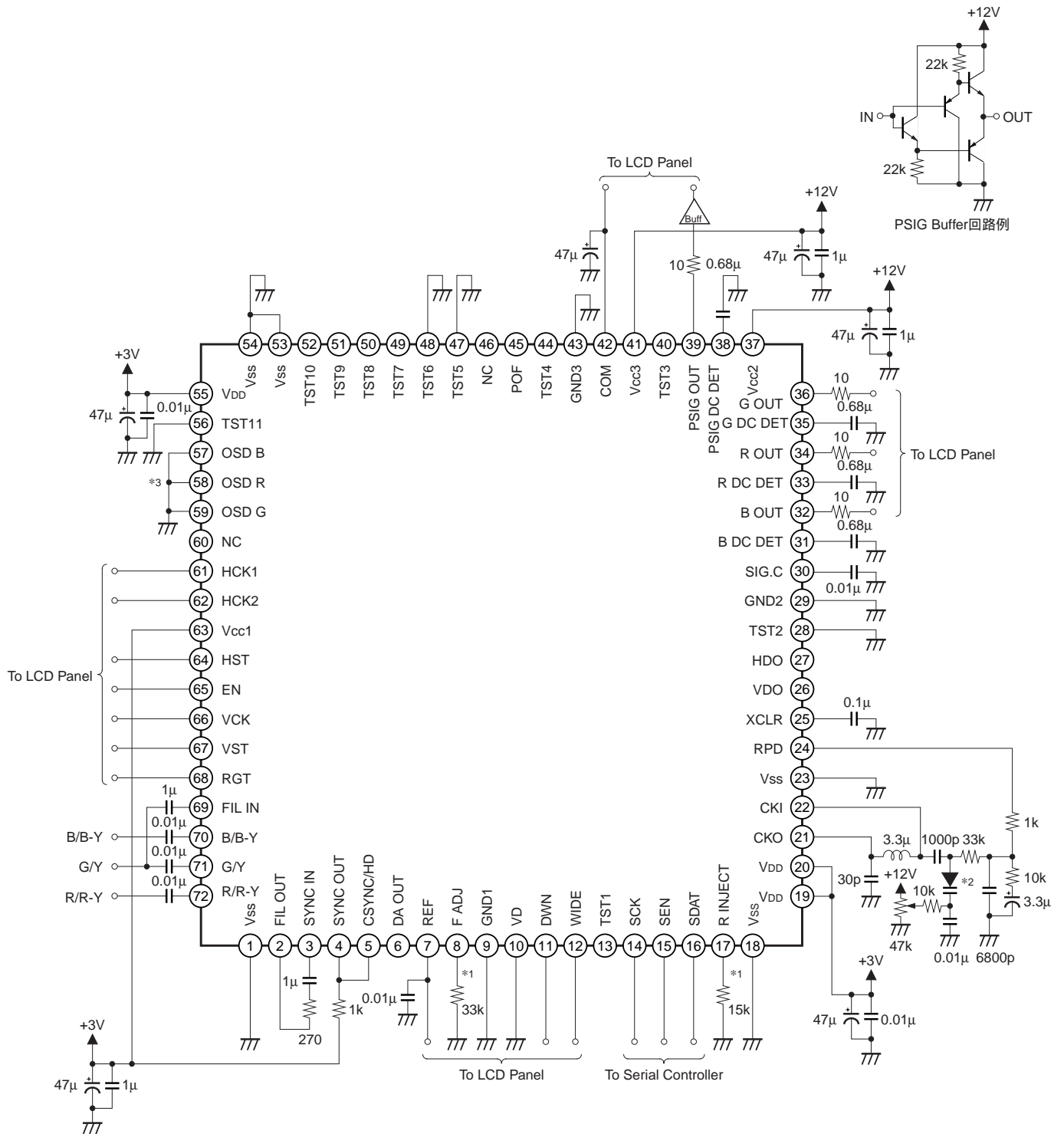


- HDP1, 2, 3, 4, 5

HDO出力パルスのポジション設定です。入力水平同期信号を基準にHDOパルス出力位置の切り換えを行います。1ビット = 4fH調整です。(1fH = 1ドット)



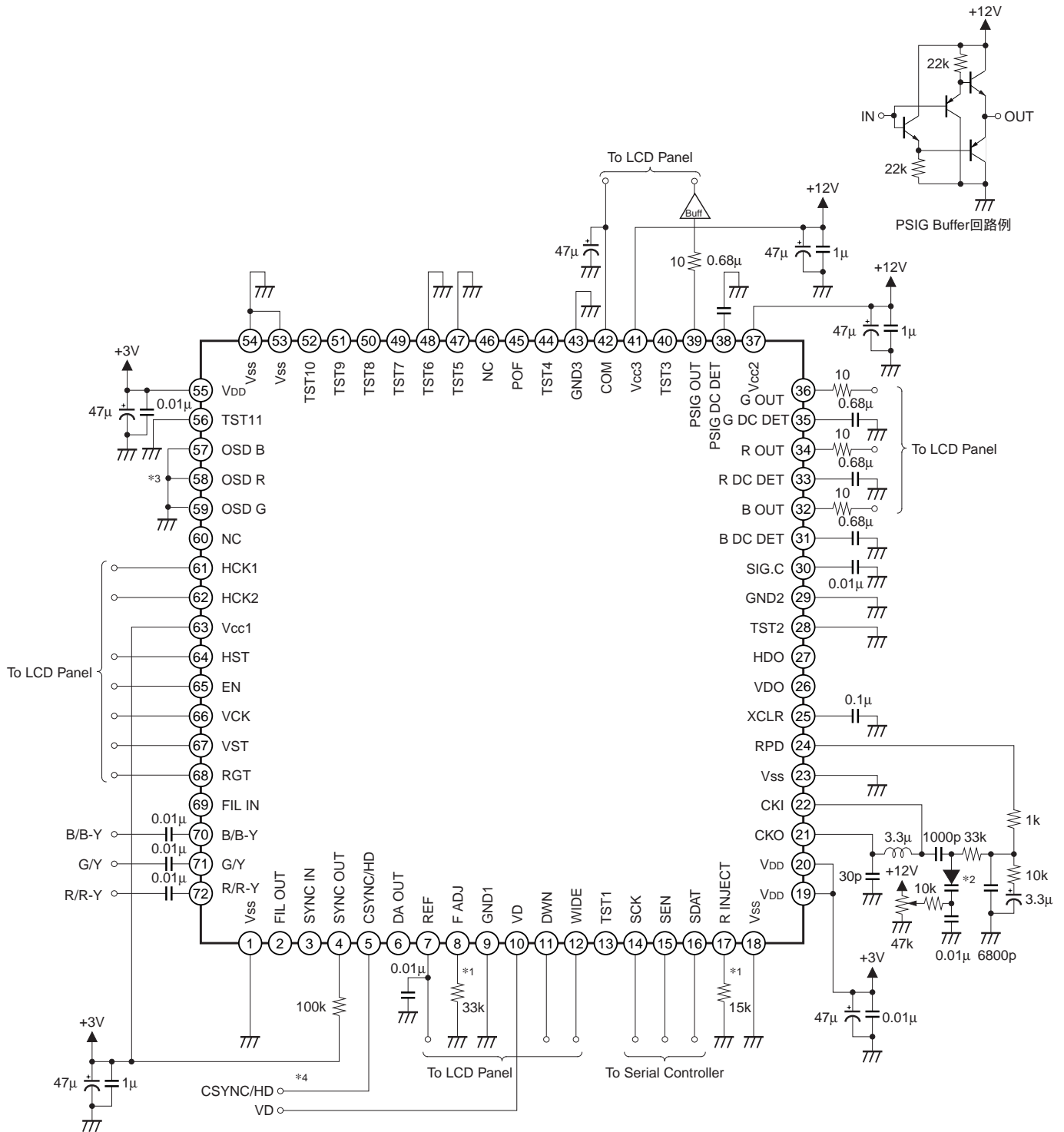
応用回路例 (RGB入力 / Y色差入力, 内部同期分離信号入力時)



*1 抵抗値許容差±2%, 温度係数±200ppm/ 以下。
 本抵抗はできるだけICピンの近くに配置し、外部の信号の影響を受けないようにして下さい。
 *2 パリキャップダイオード: 1T369 (ソニー製)
 *3 OSD入力を使用しない場合はGNDに接続

この資料の応用回路例は、使用上の参考として、代表的な応用例を示したもので、これらの回路の使用に起因する損害あるいは第三者の工業所有権の侵害の問題について、当社は一切の責任を負いません。

応用回路例 (RGB入力 / Y色差入力, 外部同期信号入力時)



*1 抵抗値許容差 ±2%, 温度係数 ±200ppm/°C 以下。

本抵抗はできるだけICピンの近くに配置し、外部の信号の影響を受けないようにして下さい。

*2 バリキャップダイオード: 1T369 (ソニー製)

*3 OSD入力を使用しない場合はGNDに接続

*4 CSYNC入力時は5 PINにのみ入力 (10 PIN OPEN)。セパレートSYNC (HD, VD) 入力時は5 PIN, 10 PINに入力

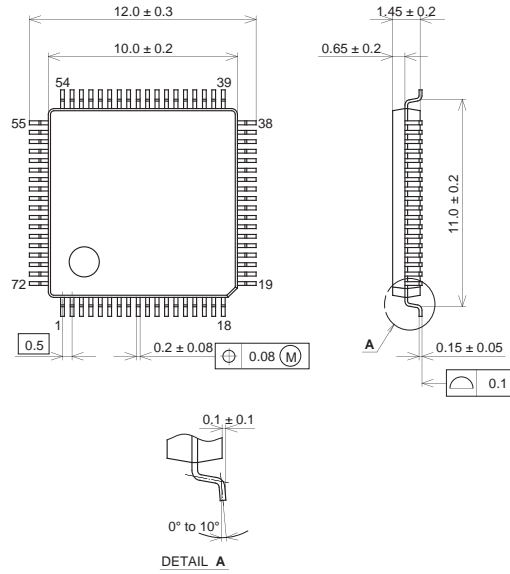
この資料の応用回路例は、使用上の参考として、代表的な応用例を示したもので、これらの回路の使用に起因する損害あるいは第三者の工業所有権の侵害の問題について、当社は一切の責任を負いません。

使用上の注意

- (1) 本ICは、デジタル回路を内蔵しているため、不要輻射、アナログ回路への妨害等を考慮したセット基板のパターン設計の必要があります。以下に示す項目についてもパターン上の注意が必要です。
- IC電源のデジタル系とアナログ系は分離して、GNDとV_{SS}は分離せずプレーンGND (V_{SS}) でインピーダンスを極力抑えて下さい。電源もプレーンにして下さい。
 - 電源とGND間に入れるパスコンはセラミックコンデンサとし、極力ピンの近くに配置して下さい。
 - 8 PINに接続する抵抗は可能な限りピン位置の近くに接続し、端子からGND間までの配線はできる限り短く配線して下さい。また、この端子および抵抗の近くに他の信号ラインが通らないようにして下さい。
 - 17 PINに接続する抵抗はできる限りピンに近付けて下さい。また、この端子の近くに他の信号ラインが通らないようにして下さい。
 - 7 PIN, 42 PINに接続されるコンデンサはできる限りLCDパネルの近くに配置して下さい。
 - PLLブロック (LPF / VCO) はコンパクトにまとめてICの近くに配置して下さい。
- (2) R / R-Y (72 PIN), G / Y (71 PIN), B / B-Y (70 PIN), FIL IN (69 PIN) 端子入力信号は、端子に接続するコンデンサを用いて入力でクランプされるため、なるべく低インピーダンスで入力して下さい。
(Max. 1k 以下のインピーダンスで入力)
- (3) RGB出力端子に接続されるコンデンサ部のDCレベル制御用フィードバック回路の平滑コンデンサには、リーク電流の絶対値およびばらつきが小さいものを使用して下さい。また、間引き (PAL表示, WIDE表示) 機能を使用する場合には、画質を十分評価してからコンデンサ容量値を決定して下さい。
- (4) COM出力端子に接続されるコンデンサに関してはLCDパネル仕様を十分満たしているか、十分な検討を行ってから容量値を決定して下さい。
- (5) 本ICをLCD以外の他の回路と接続して使用する場合は、電源立ち上げ順序により他の回路に誤動作を生じる場合があります。使用前に十分な検討を行って下さい。
- (6) C-MOS構造を使用しているため入出力端子に最大定格を超える過大ノイズ、サージ、あるいは他の回路との2電源系のインタフェース、電源立ち上げ順序によりラッチアップを引き起こす場合があります。このためラッチアップ対策を十分考慮して下さい。
- (7) 本ICで規定している電源およびPOWER SAVEシーケンス仕様は必ず守って使用して下さい。
- (8) 入出力端子にV_{DD}より高い電圧、またはV_{SS}より低い電圧を印加しないで下さい。
- (9) 本ICは動作条件以外の条件において使用しないで下さい。
- (10) 絶対最大定格値は瞬時といえども超えてはならない規格です。定格を超えた場合はデバイスの劣化が起きます。著しい場合には破壊に至る場合がありますので十分注意して下さい。
- (11) MOS構造を使用しているため静電気に弱いので、静電気防止対策を十分考慮して下さい。
- (12) V_{SS}, GND1, GND2 / 3端子は必ずICに加わる最低電位を接続し、開放しないで下さい。
電源端子に加わる電圧はV_{SS} = GND1 = GND2 / 3 V_{DD} = V_{CC1} V_{CC2} = V_{CC3}として下さい。

外形寸法図 単位：mm

72PIN LQFP (PLASTIC)

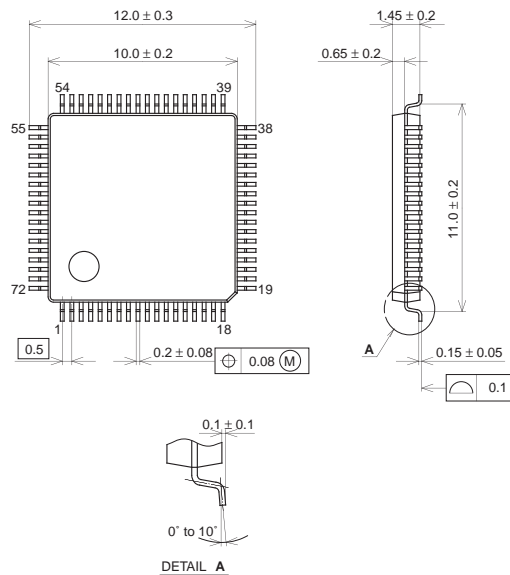


SONY CODE	LQFP-72P-L111
EIAJ CODE	P-LQFP72-10X10-0.5
JEDEC CODE	_____

PACKAGE STRUCTURE

PACKAGE MATERIAL	EPOXY RESIN
LEAD TREATMENT	SOLDER PLATING
LEAD MATERIAL	42 ALLOY
PACKAGE MASS	0.3g

72PIN LQFP (PLASTIC)



SONY CODE	LQFP-72P-L113
EIAJ CODE	P-LQFP72-10X10-0.5
JEDEC CODE	_____

PACKAGE STRUCTURE

PACKAGE MATERIAL	EPOXY RESIN
LEAD TREATMENT	Pb - free T.
LEAD MATERIAL	42 ALLOY
PACKAGE MASS	0.3g

LEAD PLATING SPECIFICATIONS

ITEM	SPEC.
LEAD MATERIAL	42 ALLOY
SOLDER COMPOSITION	Sn-Bi Bi:1-4wt%
PLATING THICKNESS	5-18μm