

概要・用途

CXA3685ERは、デジタル衛星放送受信チューナにおいてL帯 (1~2GHz) のIF信号を、直接直交検波するためのICです。

このダイレクトコンバージョン (Zero-IF) 技術により、従来必要であったSAWフィルタが不要となります。また、RFゲインコントロールアンプ、発振回路、広帯域移相回路などの高周波回路とベースバンドLPF、ベースバンドゲインコントロールアンプ、選局用PLLに加え、選局用VCOに必要なインダクタおよびバラクタダイオードまで内蔵しているため、高周波回路のチューニング無しにフロントエンドの高周波部分を実現できます。

(用途：BS/CSデジタル放送 (ISDB-S) 用チューナ)

特長・機能

- ◆ 低消費電力 430mW (typ.)
- ◆ 外付けインダクタ、バラクタダイオード不要
- ◆ 3.3V単一電源
- ◆ 受信周波数 950MHz~2150MHz
- ◆ 広入力範囲 (typ. -65dBm~-15dBm)
- ◆ 広帯域90度移相回路内蔵
- ◆ 外部アッテネータ制御用出力内蔵
- ◆ 復調回路用基準信号出力
- ◆ 外部基準信号の使用が可能
- ◆ 小型パッケージ 48PIN VQFN
- ◆ Power Save Modeで未使用時電力削減可能 180mW (typ.)

パッケージ

48 pin VQFN (Plastic)

注) 本ICは高周波プロセスを使用しているため、静電強度が弱い端子がありますので、取り扱いには十分ご注意ください。

本資料に記載されております規格等は、改良のため予告なく変更することがありますので、ご了承ください。

また本資料によって、記載内容に関する工業所有権の実施許諾や、その他の権利に対する保証を認めたものではありません。なお資料中に、回路例が記載されている場合、これらは使用上の参考として、代表的な応用例を示したものですので、これら回路の使用に起因する損害について、当社は一切責任を負いません。

絶対最大定格

- ◆ 電源電圧 AVcc, REFVcc, DVcc, OSCVcc, RFVcc -0.3~+3.6 V (Ta = 25°C)
- ◆ 保存温度 Tstg -55~+150 °C

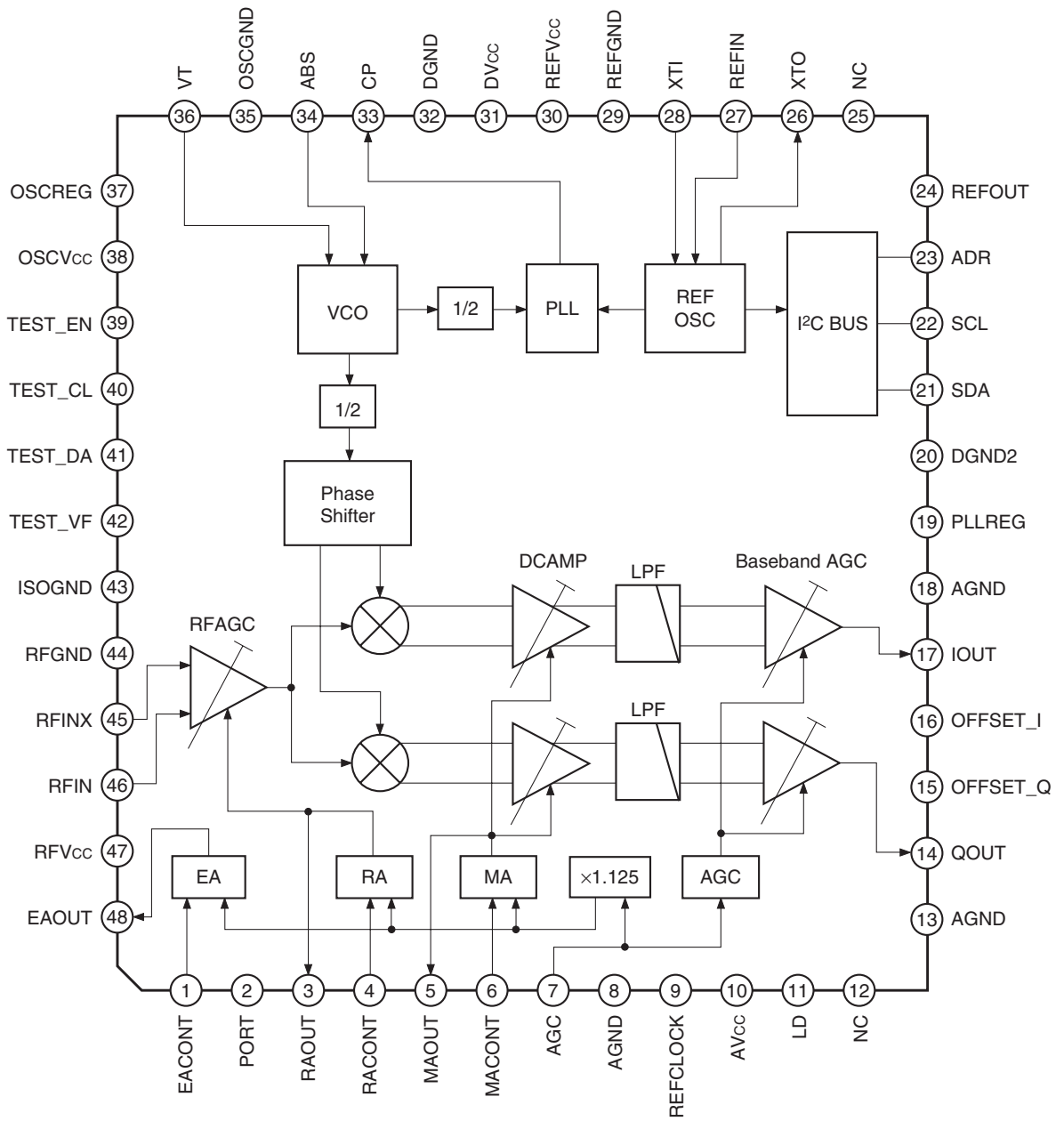
動作条件

- ◆ 電源電圧 AVcc, REFVcc, DVcc, OSCVcc, RFVcc 3.15~3.45 V
- ◆ 動作温度 Topr -10~+70 °C

仕様概略

構成	ダイレクトコンバージョン
受信周波数	950MHz~2150MHz
受信帯域幅	22.5MHz
IF出力レベル	0.7Vp-p
水晶発振周波数	4MHz~32MHz
PLLコントロール	I ² C bus
電源電圧	3.15V~3.45V
消費電力	430mW (typ.)
パワーセーブ時	180mW (typ.)

ブロックおよび端子配列図



端子説明および入出力端子等価回路図

端子番号	端子記号	端子電圧 [V]	等価回路図	端子説明
1	EACONT	2.7		外部アッテネータ回路のゲイン制御端子 (本端子電圧はAGC電圧に依存。 3.3Vの場合を記載) (P18参照)
2	PORT	0 or 3.2		ポート出力端子
3	RAOUT	3.2		RFAGC回路のゲイン制御端子 (本端子電圧はAGC電圧に依存。 3.3Vの場合を記載) (P18参照)
4	RACONT	3.0		
5	MAOUT	3.3		DCAMP回路のゲイン制御端子 (本端子電圧はAGC電圧に依存。 3.3Vの場合を記載) (P18参照)
6	MACONT	1.7		

端子番号	端子記号	端子電圧 [V]	等価回路図	端子説明
7	AGC	0~3.3		AGC制御電圧の入力端子
8, 13, 18	AGND	0		MIXERおよびベースバンド回路のGND端子
9	REFCLOCK	—		基準信号出力の周波数変更端子 (P19参照)
10	AVcc	3.3		MIXERおよびベースバンド回路の電源端子
11	LD	0 or 3.3		PLLのLock検出端子
12	NC	—		不使用
14	QOUT	1.6		ベースバンド信号出力端子
17	IOUT	1.6		

端子番号	端子記号	端子電圧 [V]	等価回路図	端子説明
15	OFFSET_Q	2.2		ベースバンド回路のDCオフセット補正出力端子
16	OFFSET_I	2.2		
19	PLLREG	2.6		PLL回路の基準電圧出力端子
20	DGND2	0		ACK回路のGND端子
21	SDA	0 or 3.3		データ入力端子
22	SCL	0 or 3.3		クロック入力端子

端子番号	端子記号	端子電圧 [V]	等価回路図	端子説明
23	ADR	0		アドレスセレクト端子
24	REFOUT	2.0 or 2.5		基準信号出力端子
25	NC	—		不使用
26	XTO	2.4		基準信号発振用の水晶発振器接続端子
27	REFIN	0		外部基準信号入力端子

端子番号	端子記号	端子電圧 [V]	等価回路図	端子説明
28	XTI	2.6		基準信号発振用の水晶発振器接続端子
29	REFGND	0		REFOSCブロックのGND端子
30	REFVcc	3.3		REFOSCブロックの電源端子
31	DVcc	3.3		PLL用電源端子
32	DGND	0		PLL用GND端子
33	CP	—		選局用PLLのチャージポンプ出力端子
34	ABS	—		Auto Band Select入力端子
35	OSCGND	0		発振器のGND端子
36	VT	—		選局用PLLの制御電圧端子

端子番号	端子記号	端子電圧 [V]	等価回路図	端子説明
37	OSCREG	2.6		発振器のレギュレータ出力端子
38	OSCVcc	3.3		発振器の電源端子
39	TEST_EN	—		テスト用Enable端子
40	TEST_CL	—		テスト用クロック入力端子
41	TEST_DA	—		テスト用データ入力端子
42	TEST_VF	—		テスト用電源端子
43	ISOGND	0		アイソレーション用GND端子
44	RFVcc	0		RFブロックのGND端子
45	RFINX	1.4		RF入力端子
46	RFIN	1.4		
47	RFVcc	3.3		RFブロックの電源端子
48	EAOUT	3.3		外部アッテネータ回路のゲイン制御端子

電氣的特性

(電氣的特性測定回路図参照)

VCC = 3.3V, Ta = 25°C

項目	記号	測定条件	最小値	標準値	最大値	単位
回路電流	REFICC		1	3	5	mA
	DICC		7	14	21	mA
	OSCICC		8	18	28	mA
	AICC	AGC電圧 = 3.3V	40	71	100	mA
	RFICC		10	18	26	mA
入力レベル範囲	RFDR	IQ出力 = 0.7Vp-p / 1kΩ負荷時	-65		-15	dBm
IQ位相誤差	EPH		-5	1.5	7	deg
IQ振幅誤差	EAMP		-2	0.5	2	dB
LPFカットオフ周波数	FC		19	22.5	26	MHz
雑音指数	NF	RF = 950MHz AGC電圧 = 3.3V fiF = 10MHz		10	15	dB
OSC位相雑音	PN	RF = 2150MHz 100kHz offset	-78	-82		dBc/Hz
RF端子リーク	LO	50Ω終端時 AGC電圧 = 3.3V	-50	-60		dBm

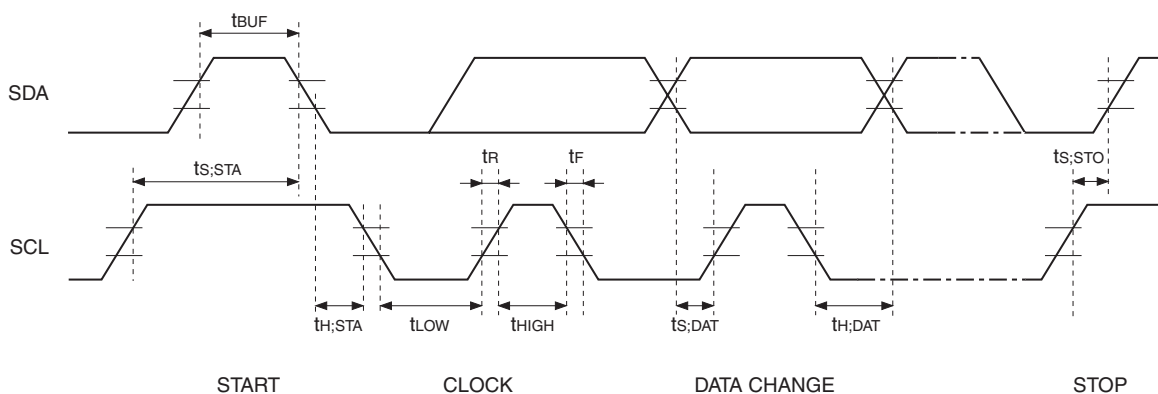
PLL部

項目	記号	測定条件	最小値	標準値	最大値	単位
SCL SDA入力						
“H” レベル入力電圧	V _{IH}		2.3		3.3	V
“L” レベル入力電圧	V _{IL}		GND		1	V
“H” レベル入力電流	I _{IH}	V _{IH} = VCC		0	1	μA
“L” レベル入力電流	I _{IL}	V _{IL} = GND	-30	-20		μA
CPO (チャージポンプ)						
出力電流1	ICPO1	100μA選択時	±50	±100	±150	μA
出力電流2	ICPO2	150μA選択時	±75	±150	±225	μA
出力電流3	ICPO3	200μA選択時	±100	±200	±300	μA
出力電流4	ICPO4	300μA選択時	±150	±300	±450	μA
出力電流5	ICPO5	500μA選択時	±250	±500	±750	μA
出力電流6	ICPO6	1000μA選択時	±500	±1000	±1500	μA
出力電流7	ICPO7	1500μA選択時	±750	±1500	±2250	μA
出力電流8	ICPO8	2000μA選択時	±1000	±2000	±3000	μA
REFOSC						
発振周波数範囲	FXTOSC		4		32	MHz
REFOUT出力レベル	REFOUT	無負荷状態 4MHz出力	0.2	0.5	0.8	Vp-p
PORT出力電圧	PORTV	ON時 1kΩ負荷時	3	3.2	3.3	V
EAOUT出力電圧	EAOUTV	Max.Gain時 350Ω負荷時	2.7	3	3.3	V

レジスタ部

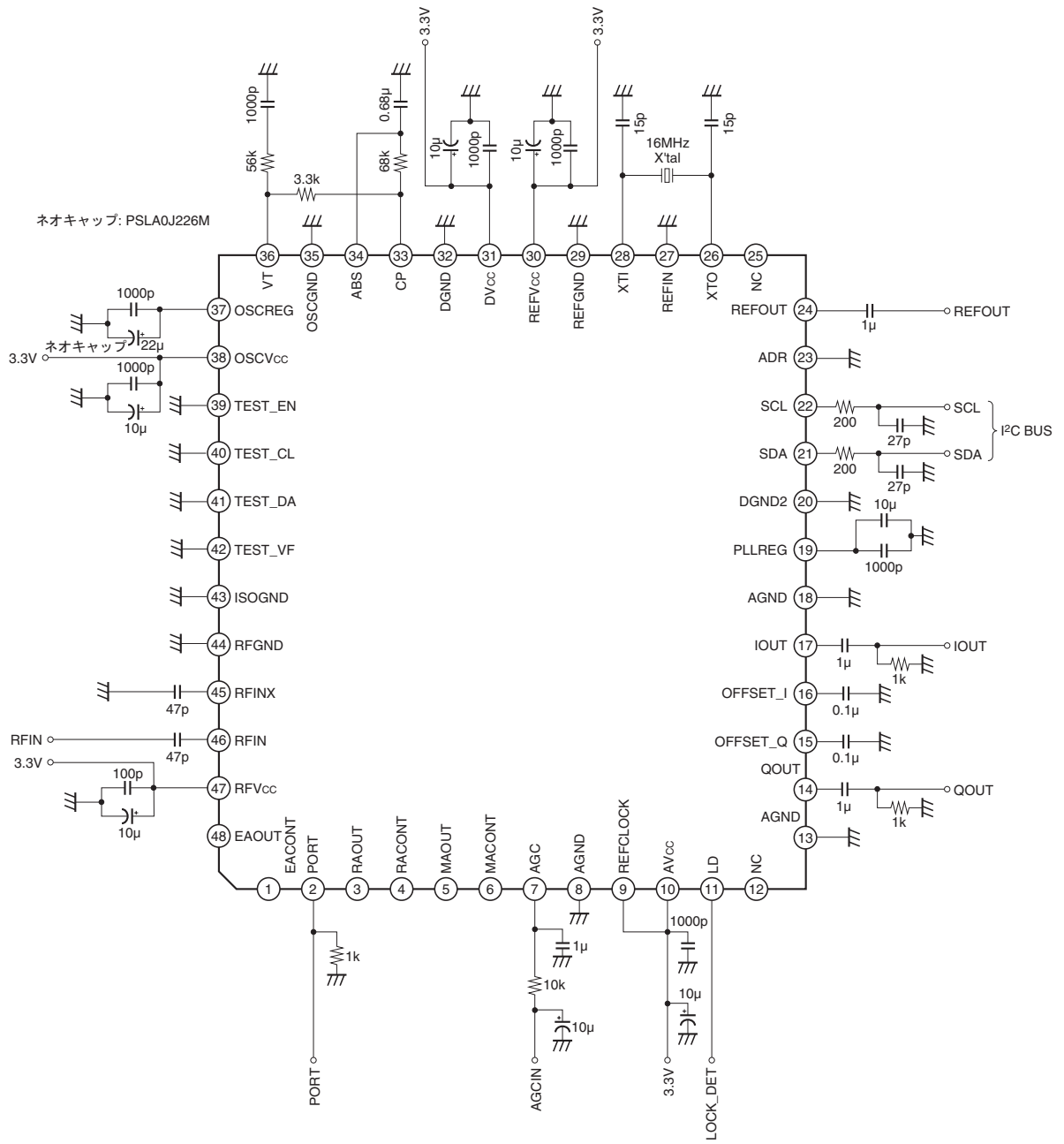
項目	記号	測定条件	最小値	標準値	最大値	単位
バス・タイミング (I ² C bus)						
SCLクロック周波数	f _{SCL}		0		400	kHz
『STOP』条件と『STOP』条件との間のバスフリー時間	t _{BUF}		1300			ns
スタート・ホールド時間	t _{H;STA}		600			ns
Lowホールド時間	t _{LOW}		1300			ns
Highホールド時間	t _{HIGH}		600			ns
スタート・セットアップ時間	t _{S;STA}		600			ns
データ・ホールド時間	t _{H;DAT}		0		900	ns
データ・セットアップ時間	t _{S;DAT}		100			ns
立ち上がり時間	t _R				300	ns
立ち下がり時間	t _F				300	ns
ストップ・セットアップ時間	t _{S;STO}		600			ns
バスラインの容量性負荷	C _b				400	pF

I²C BUSタイミングチャート



- | | |
|--|--------------------------------------|
| t _{BUF} = Bus free time | t _{S;DAT} = Data setup time |
| t _{w;STA} = Start waiting time | t _{H;DAT} = Data hold time |
| t _{H;STA} = Start hold time | t _{S;STO} = Stop setup time |
| t _{LOW} = Low clock pulse width | t _R = Rise time |
| t _{HIGH} = High clock pulse width | t _F = Fall time |

電気的特性 評価回路図



動作説明

コントロールレジスタ

本ICの多くの機能は、コントロールレジスタによるプログラマブルコントロールが可能です。

I²C busコントロール

2端子 (SDA端子 (21番端子), SCL端子 (22番端子)) よりなる、シリアルインタフェースを介して内部のコントロールレジスタの値を設定することにより、各種のレジスタをコントロールします。

本ICは各種データを受信するWRITEモードと各種データを送信するREADモードに対応し、その設定は、“S0” (R/Wビット) により行われます。

R/Wビットが [0] であれば各種データを受信するWRITEモードに設定され、R/Wビットが [1] であれば各種データを送信するREADモードに設定されます。

	S7	S6	S5	S4	S3	S2	S1	S0
Slave Address	1	1	0	0	0	MA1	MA0	R/W

1つのシステムに複数のPLLを存在させる場合のために、ADR端子 (23番端子) を外部で特定の電圧に設定することにより、4種類のスレーブアドレス (ICアドレス) を設定できます。

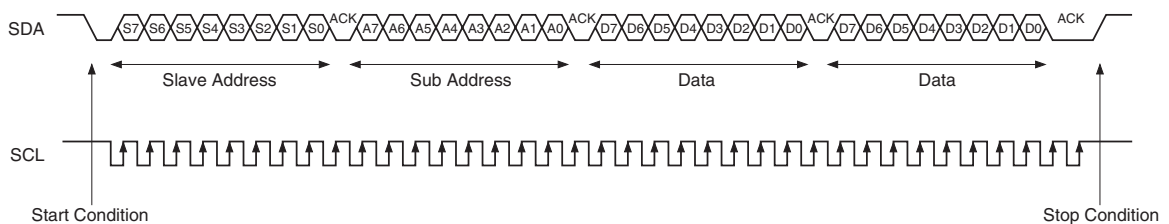
ADR端子電圧	0~0.1V _{CC} (Default)	Openまたは0.2~0.3V _{CC}	0.4~0.6V _{CC}	0.9~V _{CC}
Slave Address	1100 000R/W	1100 001R/W	1100 010R/W	1100 011R/W

注) OPEN時には、必ずADR端子 (23番端子) に1000pF程度の容量を付加して下さい。

SDA端子には、8ビットのスレーブアドレス (ICアドレス) と、8ビットのサブアドレス、幾つかの8ビットのデータの列をMSBからシリーズに入力します。

SDA端子から入力された8ビットのデータ毎に、データを受け取った確認としてACKが返ります。特定の離れたサブアドレスのデータだけを設定したい場合は、一度ストップコンディションを送って再度サブアドレスを設定し直すか、変更しない部分のデータも送ってデータを連続させるかのどちらかを行って下さい。

オートインクリメントにのみ対応しており、サブアドレス+データ+サブアドレス+データという特定のサブアドレスのみを指定するモードには対応していません。



Start Condition

SCL端子がハイレベルの時に、SDA端子に入力される信号に立ち下がりエッジがあると、Start Conditionとなります。

Stop Condition

SCL端子がハイレベルの時に、SDA端子に入力される信号に立ち上がりエッジがあると、Stop Conditionとなります。

Write Mode設定説明

R/Wの設定が“0”の時、レジスタにデータを書き込むことができます。

SCL端子にはクロックを入力して下さい。クロックの立ち上がり時にSDA端子のデータが書き込まれます。

Register name	Bit name Sub Address	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	Ack
Byte0	00	M11	M10	M9	M8	M7	M6	M5	M4	A
Byte1	01	M3	M2	M1	M0	S3	S2	S1	S0	A
Byte2	02	M12	BAND2	BAND1	BAND0	C2	C1	C0	PORT	A
Byte3	03	PS8	PS7	PS6	PS5	PS4	PS3	PS2	PS1	A
Byte4	04	PS9	R2	R1	R0	REFOUT	0	0	0	A
Byte5	05	EA_7	EA_6	EA_5	EA_4	EA_3	EA_2	EA_1	EA_0	A
Byte6	06	MA_7	MA_6	MA_5	MA_4	MA_3	MA_2	MA_1	MA_0	A
Byte7	07	RA_7	RA_6	RA_5	RA_4	RA_3	RA_2	RA_1	RA_0	A
Byte8	08	0	0	0	0	1	0	0	0	A
Byte9	09	REFOSC1	REFOSC0	0	0	0	0	0	0	A
Byte10	0A	0	0	0	0	0	0	0	0	A
Byte11	0B	0	0	0	0	0	0	0	0	A

A : Acknowledge bit
M12～M0 : メインカウンタ
S3～S0 : スワローカウンタ
BAND2～BAND0 : VCOのBand選択
C2～C0 : チャージポンプ電流設定
PORT : ポートの出力設定
PS9～PS1 : Power save modeの設定
R2～R0 : リファレンスカウンタ分周数設定
REFOUT : REFOUT端子の出力設定
EA_7～EA_0 : EAOUT出力調整
MA_7～MA_0 : MAOUT出力調整
RA_7～RA_0 : RAOUT出力調整
REFOSC1～REFOSC0 : 水晶発振器 発振振幅切り換え

メインカウンタおよびスワローカウンタの設定

Main Counter (M0～M12), Swallow Counter (S0～S3)

VCOの選局周波数は下記の式で与えられます。

$$RF = (1/2) \times fosc = fref \times (16M + S)$$

- RF : 選局周波数
- fosc : ローカルオシレータ回路の発振周波数
- fref : 比較周波数
- M : メインカウンタの分周比
- S : スワローカウンタの分周比

MとSの可変分周範囲は、

$$S < M \leq 8191$$

$$0 < S \leq 15$$

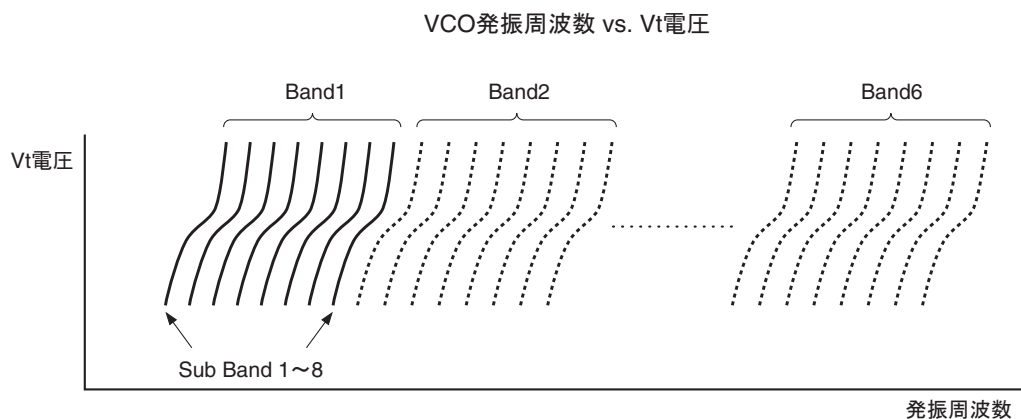
であり、バイナリで設定します。

VCOのBand選択について

VCOは6個のBand、および各Band中に有る8個のSub Bandで構成されています。

Band Dataを各発振周波数に応じて入力する必要があります。

Band設定をすれば、Sub Bandは自動的に設定されます。



VCO Band設定

BAND2	BAND1	BAND0	VCO Band設定	受信周波数
0	0	0	Band1	$950\text{MHz} \leq \text{Band1} \leq 1125\text{MHz}$
0	0	1	Band2	$1125\text{MHz} < \text{Band2} \leq 1350\text{MHz}$
0	1	0	Band3	$1350\text{MHz} < \text{Band3} \leq 1625\text{MHz}$
0	1	1	Band4	$1625\text{MHz} < \text{Band4} \leq 1875\text{MHz}$
1	0	0	Band5	$1875\text{MHz} < \text{Band5} \leq 2050\text{MHz}$
1	0	1	Band6	$2050\text{MHz} < \text{Band6} \leq 2150\text{MHz}$

チャージポンプ電流設定

C2	C1	C0	出力電流 [μA]
0	0	0	± 100
0	0	1	± 200
0	1	0	± 300
0	1	1	± 400
1	0	0	± 500
1	0	1	± 1000
1	1	0	± 1500
1	1	1	± 2000

PORT出力設定

PORT	出力
0	Low
1	High

Power Save Mode設定

レジスタで、Power Save Mode (IC未使用時の消費電力削減) ができます。
Power Save Mode使用時は、下記のビットを同時に動作させて下さい。

PS9～PS1をHighに設定

リファレンスカウンタ分周数設定

R2	R1	R0	分周数
0	0	0	2
0	0	1	4
0	1	0	8
0	1	1	16
1	0	0	32
1	0	1	64
1	1	0	128
1	1	1	256

REFOUT出力設定

REFOUT	出力
0	ON
1	OFF

水晶発振器 振幅切り換え設定

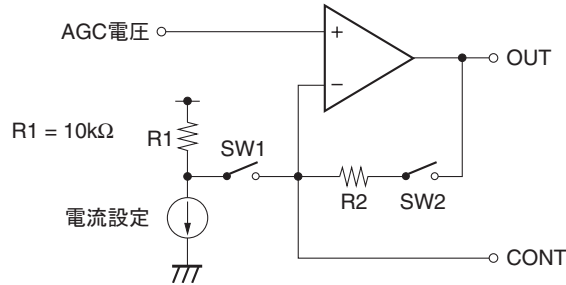
REFOSC1	REFOSC0	発振振幅
0	0	大
0	1	中
1	0	小
1	1	極小

REFIN端子について

水晶振動子を接続し内部REFOSC回路を使用する場合は、REFIN端子をGNDに接続して下さい。
外部の基準信号を使用する場合、REFIN端子へCMOSレベル (3.3V_{p-p}) で入力して下さい。

AGC制御回路の設定方法

本ICは各ブロックの最適なゲイン配分を実現するため、外部ATT回路制御用回路 (EA), RFAGC制御用回路 (RA), DCAMP制御用回路 (MA) を内蔵しています。
 各回路の内部等価回路は下図のようなオペアンプとなっています。
 各AMP特性は外付け抵抗, または電流および内蔵抵抗の設定により制御可能です。



外付け抵抗を使用する場合, SW1, 2共にOFFとして下さい。
 内蔵抵抗を使用する場合, SW1, 2共にONとして下さい。

SW1の設定

EA, MA, RA_0	SW1
0	OFF
1	ON

SW2の設定

EA, MA, RA_4	SW2
0	OFF
1	ON

電流の設定

EA, MA, RA_3	EA, MA, RA_2	EA, MA, RA_1	電流値 [μA]
0	0	0	25
0	0	1	50
0	1	0	75
0	1	1	100
1	0	0	125
1	0	1	150
1	1	0	175
1	1	1	200

抵抗値 (R2) の設定

EA, RA, MA_7	EA, MA, RA_6	EA, MA, RA_5	抵抗値 [Ω]
0	0	0	40k
0	0	1	35k
0	1	0	30k
0	1	1	25k
1	0	0	20k
1	0	1	15k
1	1	0	10k
1	1	1	5k

電氣的特性評価回路図でAGC制御特性 (P21データ) を実現する場合, 電流設定およびR2を以下の値に設定して下さい。

- EA : 電流値 = 75μA, R2 = 40kΩ
- MA : 電流値 = 200μA, R2 = 40kΩ
- RA : 電流値 = 50μA, R2 = 10kΩ

REFOUTの周波数について

REFOUTは9番端子の電圧を変えることにより、基準信号を分周し、REFOUT端子から出力します。

9番端子電圧	分周比
0~0.1Vcc	1
0.2~0.3Vcc	2
0.4~0.6Vcc	8
0.9~Vcc	4

使用例

9番端子電圧 (Vcc = 3.3V時) [V]	水晶発振器周波数 [MHz]	REFOUT出力周波数 [MHz]
0~0.33	4	4
0.66~0.99	8	4
1.33~1.98	32	4
2.97~3.3	16	4

Read Mode設定説明


R/Wの設定が“1”の時、レジスタに書き込まれている8ビットのデータを読み出すことができます。本ICでは、PLLのロック/アンロック状態、およびVCOのサブバンド設定を読み出すことができます。リードデータフォーマットは下表のようになります。

	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	Ack
Slave Address	1	1	0	0	0	MA1	MA0	1	A

	D7	D6	D5	D4	D3	D2	D1	D0	Ack
Status Byte	FL	0	SBAND2	SBAND1	SBAND0	0	0	0	A

MA0~MA1 : Slave Address
 FL : PLL Lock Detect (0 : Unlock, 1 : Lock)
 SBAND2~SBAND0 : Sub Band Detect

SBAND2	SBAND1	SBAND0	VCO Sub Band設定
0	0	0	Sub Band1
0	0	1	Sub Band2
0	1	0	Sub Band3
0	1	1	Sub Band4
1	0	0	Sub Band5
1	0	1	Sub Band6
1	1	0	Sub Band7
1	1	1	Sub Band8


 代表特性 評価時の条件

電源電圧 : 3.3 [V]

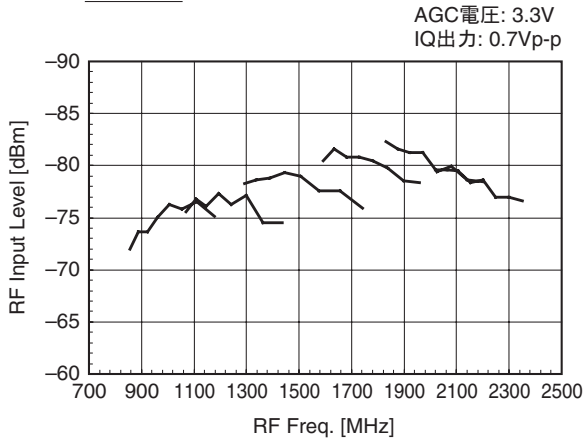
AGC電圧 : 0~3.3 [V]

I²C BUSレジスタ条件

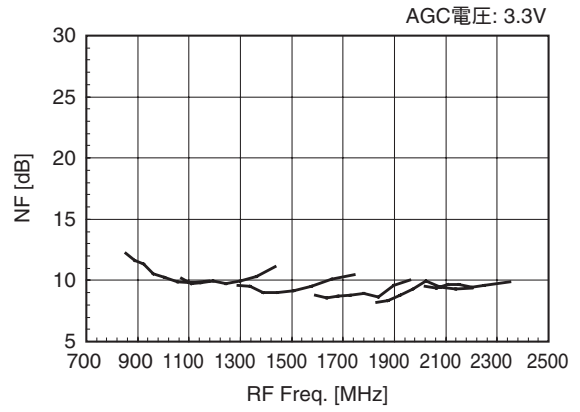
Register name	Bit name Sub Address	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	Ack
Byte0	00	M11	M10	M9	M8	M7	M6	M5	M4	A
Byte1	01	M3	M2	M1	M0	S3	S2	S1	S0	A
Byte2	02	M12	BAND2	BAND1	BAND0	1	0	0	0	A
Byte3	03	0	0	0	0	0	0	0	0	A
Byte4	04	0	0	1	1	0	0	0	0	A
Byte5	05	0	0	0	1	0	1	0	1	A
Byte6	06	0	0	0	1	1	1	1	1	A
Byte7	07	1	1	0	1	0	0	1	1	A
Byte8	08	0	0	0	0	1	0	1	0	A
Byte9	09	0	0	0	0	0	0	0	0	A
Byte10	0A	0	0	0	0	0	0	0	0	A
Byte11	0B	0	0	0	0	0	0	0	0	A

代表特性

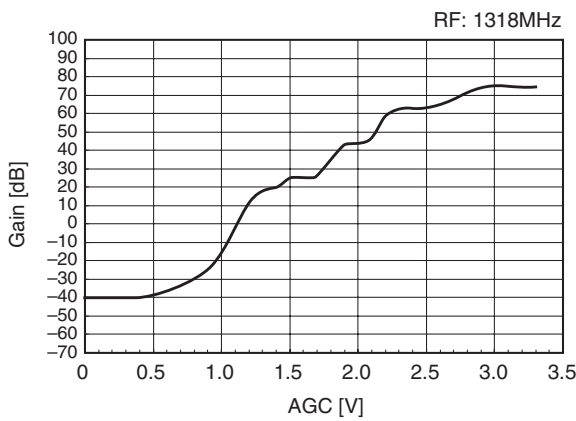
入力感度



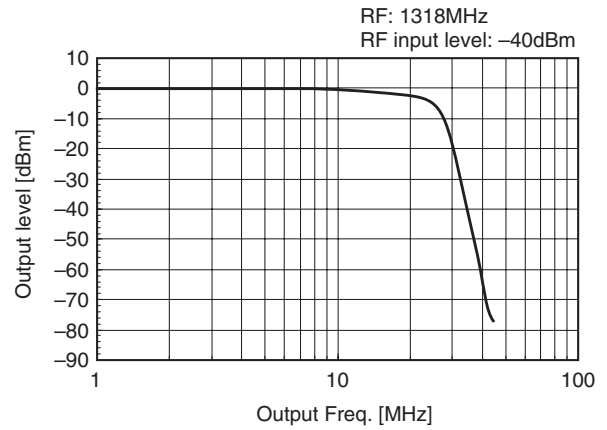
雑音指数



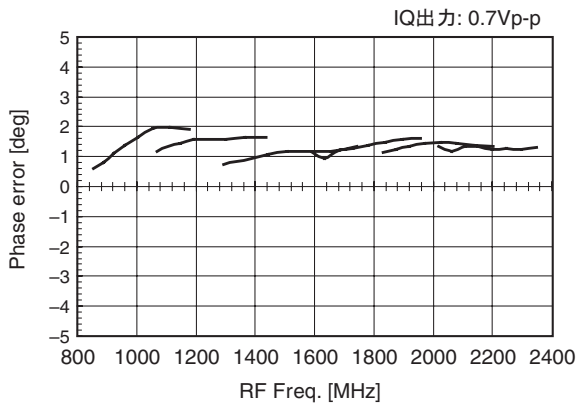
AGC制御特性



ベースバンドLPF周波数特性



位相誤差



振幅誤差

