

6GHz PLL

概要

外部VCOとループを組むことにより、6GHzまでのRFを直接分周する汎用PLL ICです。

特長

- 低消費電流 9mA (TYP. at $V_{CC} = 3V$)
- 低電圧動作 2.7 ~ 3.3V
- 小型パッケージ24ピンVQFN (Plastic) 使用
- スリープモード対応 10 μ A (MAX. at $V_{CC} = 3V$)
- 3線インタフェースによるデータ設定
- 基準分周器
リファレンスカウンタ 15bit (3 ~ 32767)
- 比較分周器
固定分周 4
スワローカウンタ 5bit (0 ~ 31)
メインカウンタ 13bit (3 ~ 8191)
比較分周値 $4 \times$ (992 ~ 262143)
- 高速引き込みと通常の2つのモードを持つチャージポンプ回路を内蔵
- ロック信号出力機能

用途

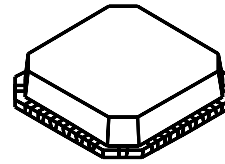
6GHzまでのマイクロ波通信機のシンセサイザー、高速・高周波計測器等、汎用PLLシンセサイザーに最適です。

- ETC (ITS) 関連
- VCOモジュール
- Wireless-LAN通信
- 高速・高周波計測器

構造

バイポーラシリコンモノリシック IC

24 pin VQFN (Plastic)

絶対最大定格 ($T_a = 25$)

• 電源電圧	V_{CC}	3.6	V
• 動作温度	T_{opr}	- 30 ~ + 85	
• 保存温度	T_{stg}	- 65 ~ + 150	
• 許容損失	P_D	900	mW

動作条件

電源電圧	V_{CC}	2.7 ~ 3.3	V
------	----------	-----------	---

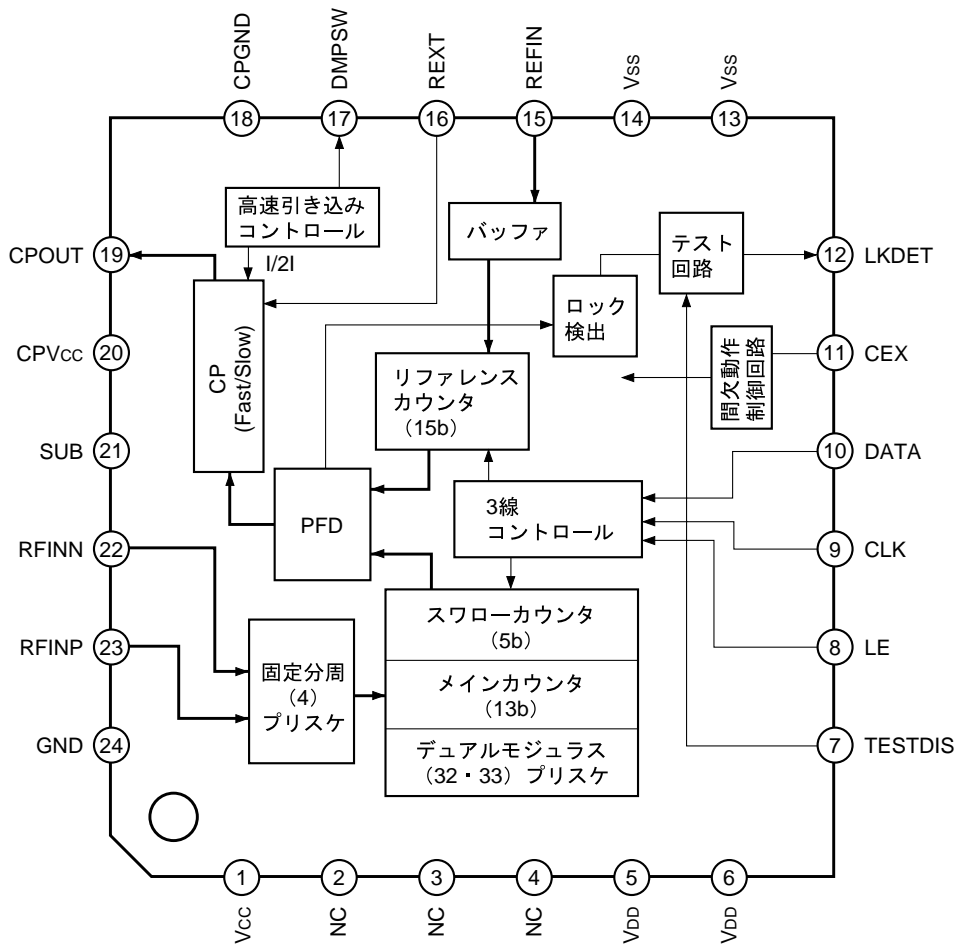
ESD耐性への注意

本製品は高周波特性を確保するため、ESD耐性が悪くなっています。

ソニーの半導体デバイスは、ESD試験結果に基づき独自の基準によりA~Eの耐性ランクに分類されています。このESDランクは各試験毎に設定され、それぞれの破壊モデルにESDの危険性を示しています。

本資料に記載されております規格等は、改良のため予告なく変更することがありますのでご了承ください。
また本資料によって、記載内容に関する工業所有権の実施許諾や、その他の権利に対する保証を認めたものではありません。
なお資料中に、回路例が記載されている場合、これらは使用上の参考として、代表的な応用例を示したものですので、これら回路の使用に起因する損害について、当社は一切責任を負いません。

ブロック図および端子配列図



端子説明

端子番号	端子名	標準DC電圧 [V]	等価回路図	説明
1	Vcc	3		電源端子
21	SUB	0		サブストレート GNDに接続
24	GND	0		GND端子
2, 3, 4	NC	-		ノーコネクション
5, 6	VDD	3		出力段電源端子
13, 14	Vss	0		GND端子
15	REFIN	1/2Vcc		リファレンス周波数信号入力端子
16	REXT	0.15		<p>内部リファレンス電流可変端子 外部抵抗を介してGNDに接続 (1.8kΩ)</p> $I_{cp} = I \times 6.7$ $I \approx I_{Rext}$ <p>I_{cp}:チャージポンプ電流 I:内部リファレンス電流 I_{Rext}:外部抵抗電流</p>
17	DMPSW	-		抵抗を介してループフィルタに接続

端子番号	端子名	標準DC電圧 [V]	等価回路図	説明
18	CPGND	0		チャージポンプ出力用GND端子
19	CPOUT	-		チャージポンプ出力端子
20	CPVcc	3		チャージポンプ出力用電源端子
22	RFINN	$V_{cc} - 0.9$		VCO信号入力端子
23	RFINP	$V_{cc} - 0.9$		

端子説明

端子番号	端子名	I/O	等価回路図	説明
7	TESTDIS	I		テストモードスイッチ端子 High: Active Low: Test mode
8	LE	I		ラッチ入力端子
9	CLK	I		クロック入力端子
10	DATA	I		データ入力端子
11	CEX	I		パワーセーブ機能端子 High: Power save Low: Active
12	LKDET	O		ロック検出信号出力端子 • Active mode High: Lock Low: Unlock • Test mode “ 2. テストモードの設定 ” の項を参照

電気的特性

($V_{CC} = 3V$, $T_a = 25$)

項目	記号	条件	最小値	標準値	最大値	単位
消費電流	ICC	動作時 (11番端子CEX : 0) に1, 6, 20番端子に流れる電流		9	14	mA
消費電流 (スリープ時)	ICC (PS)	スリープ時 (11番端子CEX : HIGH) に1, 6, 20番端子に流れる電流			10	μA
動作周波数	F-RF	V-RF = - 10dBm	2		6	GHz
入力レベル	V-RF	F-RF = 5.845GHz	- 12		+ 10	dBm
リファレンス入力 動作周波数	F-REF	V-REF = 0.2Vp-p	10		30	MHz
リファレンス入力レベル	V-REF	F-REF = 10MHz	0.2		2.0	Vp-p

設計参考値

項目	記号	条件	最小値	標準値	最大値	単位
CEX DATA CLK LE	HIGH入力電圧	V_{IH}	-	$V_{CC} - 0.2$	V_{CC}	V
	HIGH入力電流	I_{IH}	-	- 1	+ 1	μA
	LOW入力電圧	V_{IL}	-	0	GND + 0.2	V
	LOW入力電流	I_{IL}	-	- 1	+ 1	μA
REFIN入力抵抗	R_{IREF}	直流抵抗値		100		k
RFINN入力抵抗	R_{IRF}	直流抵抗値		2000		
17pin入力抵抗	ON	直流抵抗値		3000		

動作説明

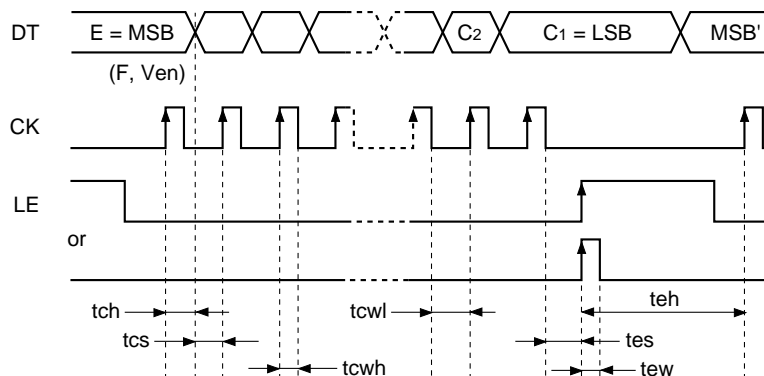
本ICではDT, CK, LEの3信号を用いて以下のような動作設定を行うことができます。

項目	項目番号
カウンタ分周値および引き込みモードの設定	1
リファレンスカウンタ (Rカウンタ) 分周値の設定	1-1
スワロ - カウンタ, メインカウンタ (Nカウンタ) 分周値の設定	1-2
引き込みモードの設定	1-3
イニシャライズ	1-4
テストモード	1-5
テストモードの設定	2
スタンバイモードの設定	3

1. カウンタ分周値および引き込みモードの設定方法

本ICは, DT, CK, LEの3信号を用いてデータを設定します。その際, 次に述べるような, シリアルデータを入力します。

DTから21-bitのシリアルデータをMSBから順にCK立ち上がりエッジで取り込みます。21-bitを入力後, LE立ち上がりエッジで実際に設定を行います。



ただし, 前述の通り分周値の設定は, カウンタが分周値をプリセットするタイミングとぶつかってしまうと不正な値がカウンタにプリセットされる危険性があるので, カウンタ出力に同期してプリセットのタイミングを避けて設定されます。つまり, 最大で前回の比較周期1周期分待ってからカウンタ分周値の設定が行われます。このため, LE後は前の比較周期 (Tcmp) の期間CK入力を禁止します。

AC特性は以下の通りです。

記号	項目	最小値	単位
tcs	Data to clock setup time	50	ns
tch	Data to clock hold time	10	ns
tcwh	Clock pulse width high	50	ns
tcwl	Clock pulse width low	50	ns
tew	Load enable pulse width	50	ns
tes	Clock to load enable setup time	50	ns
teh	Clock load enable hold time	Tcmp	ns

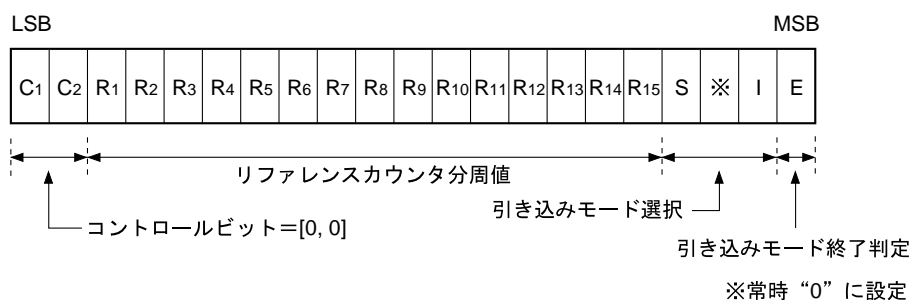
Tcmp : 前回の比較周期

シリアル入力の最後の2bitがコントロールビット (C1, C2) で、この値により設定項目を選択します。それぞれのコントロールビットによる設定項目は以下の通りです。

C1	C2	設定項目
0	0	Rカウンタ分周値設定, 引き込みモード設定
1	0	Nカウンタ分周値設定, 引き込み開始 / 終了
1	1	イニシャライズ
0	1	テストモード設定

1-1 . リファレンスカウンタ (Rカウンタ) 分周値の設定

コントロールビット [C1, C2] = [0, 0] の時、シリアル入力された21-bitのうちの15-bit R15 ~ R1がリファレンスカウンタの分周値Rとして設定されます。分周値として入力される値は、 $3 \leq R \leq 32767$ であることが必要です。また、R値と同時に上位4-bitのうち (S, I, E) は引き込みモードとして設定されます。シリアル入力フォーマットは以下のようになります。



15-bitリファレンスカウンタ分周値 R (3 ≤ R ≤ 32767)

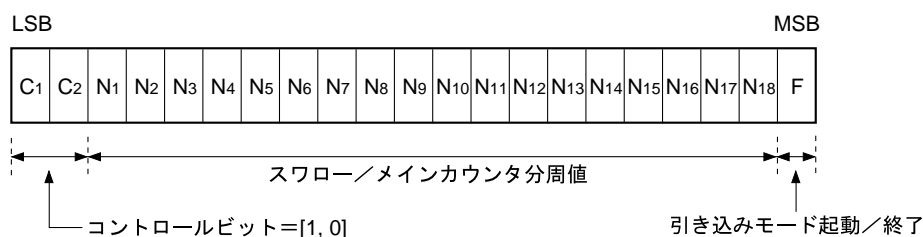
R	R15	R14	R13	R12	R11	R10	R9	R8	R7	R6	R5	R4	R3	R2	R1
3	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1
4	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0
:	:	:	:	:	:	:	:	:	:	:	:	:	:	:	:
32767	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

1-2 . スワローカウンタ, メインカウンタ (Nカウンタ) 分周値の設定

Nカウンタは, 5-bitのスワローカウンタと13-bitのメインカウンタにより構成されます。コントロールビット [C1, C2] = [1, 0]の時, シリアル入力された21-bitのうち18-bit (N18 ~ N1) がNカウンタの分周値 $N = 32 \times M + S$ として設定されます。分周値として入力される値は $0 \leq S \leq 31, 0 \leq M \leq 8191$ であることが必要なので, N値が連続した値をとるという条件を加えれば, $992 \leq N \leq 262143$ が任意に設定可能な範囲となります。

なお, CXA3314ERでは, Nカウンタへの入力はVCO出力が固定4分周されたものとなります。このため, VCO周波数 / 比較周波数 (VCK) = $4 \times N$ となりますので注意が必要です。

また, N値と同時に最上位ビット (F) は, 引き込み開始 / 終了ビットとして設定されます。シリアル入力フォーマットは以下ようになります。



5-bitスワローカウンタ分周値 S ($0 \leq S \leq 31, 0 \leq M$)

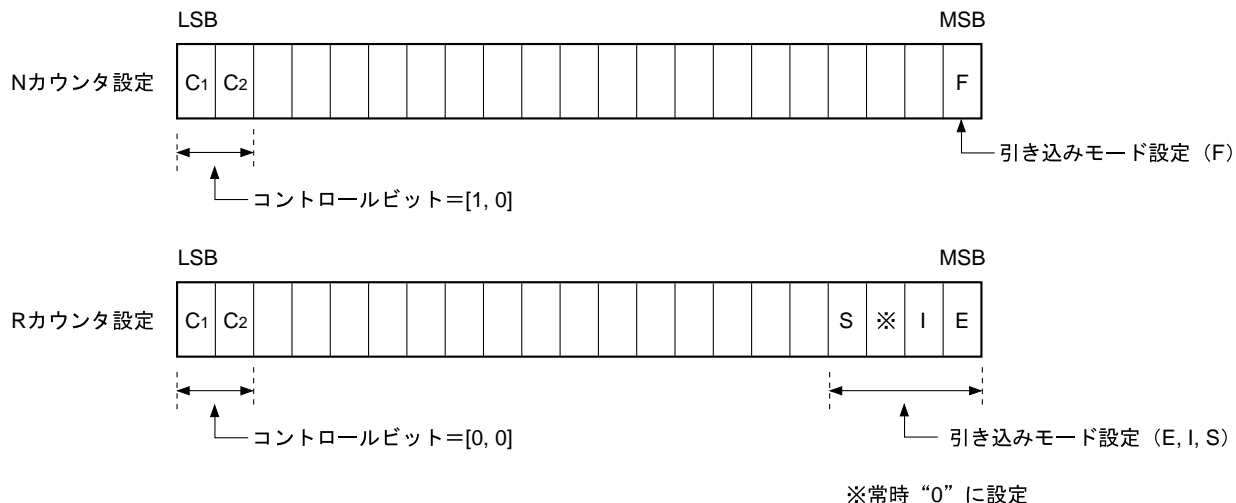
S	N5	N4	N3	N2	N1
0	0	0	0	0	0
1	0	0	0	0	1
:	:	:	:	:	:
31	1	1	1	1	1

13-bitメインカウンタ分周値 M ($0 \leq M \leq 8191$)

M	N18	N17	N16	N15	N14	N13	N12	N11	N10	N9	N8	N7	N6
3	0	0	0	0	0	0	0	0	0	0	0	1	1
4	0	0	0	0	0	0	0	0	0	0	1	0	0
:	:	:	:	:	:	:	:	:	:	:	:	:	:
8191	1	1	1	1	1	1	1	1	1	1	1	1	1

1-3 . 引き込みモードの設定

N値と同時に最上位ビット (F) が , R値と同時に上位4-bitのうちの (S, I, E) が引き込みモードでの各種設定に用いられます。



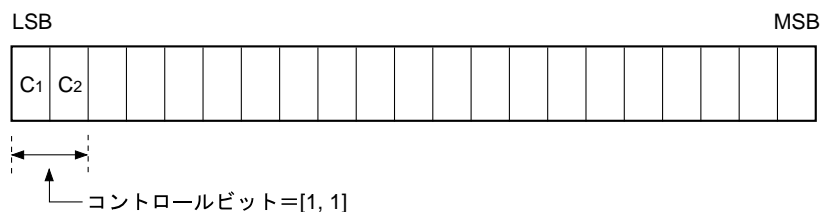
それぞれのビットの意味は以下の通りです。

- F : 引き込みモード開始 / 終了フラグ
Fフラグに “ 1 ” がセットされた時点で引き込みモードを起動し , ロック検出器をクリアします。
“ 0 ” がセットされた時点で引き込みモードを終了します。
- E : 引き込みモード終了判定フラグ
Eフラグが “ 1 ” の時 , ロック検出された時点で自動的に引き込みモードを終了します。
Eフラグが “ 0 ” の時は , Fフラグに “ 0 ” がセットされるまで引き込みモードを継続します。
- IS : 引き込みモードフラグ
引き込みモードの時に用いる高速引き込み手法を選択します。
それぞれの手法は , 以下の時アクティブとなります。

ループフィルタ飽和リセット	Sフラグが “ 1 ” の時。
CP電流倍増	Iフラグが “ 1 ” の時。
ダンピング抵抗半減	S, Iフラグのどちらかが “ 1 ” の時。

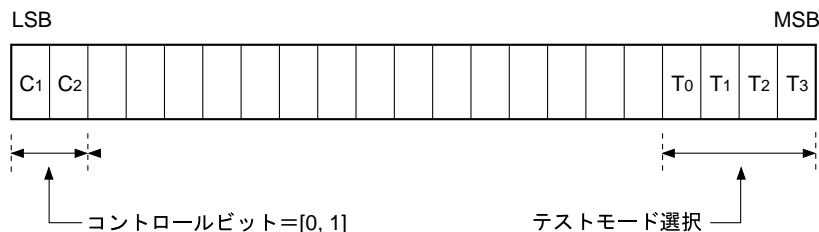
1-4 . イニシャライズ

コントロールビット [C1, C2] = [1, 1] の時 , カウンタ分周値 , 引き込みモード設定ビットはイニシャライズされ , R = 40 , N = 5795 , F = 1 , SI = 11 , E = 1と設定されます。シリアル入力フォーマットは以下のようになります。



1-5. テストモード

コントロールビット [C₁, C₂] = [0, 1] の時、テストコマンドが設定されます。シリアル入力フォーマットは以下のようになります。テストモードの動作については次の章で詳しく説明します。



2. テストモードの設定

通常動作モードとテストモードの切り換えは、TESTDIS pinにて制御されます。TESTDISが“1”の時通常動作モードに、“0”の時テストモードとなります。

テストモードでのモード設定も3線インタフェース入力により制御可能です。入力フォーマットは前述の通りです。なお設定はTESTDISが“0”の間だけ有効です。TESTDISが“1”の時、T₀, T₁, T₂, T₃は全て“0”にインシャライズされます。

各設定ビットによるテストモード動作を以下に示します。

T ₀	T ₁	T ₂	T ₃	
x	x	x	0	分周異常検出フラグ機能オフ
x	x	x	1	分周異常検出フラグ機能オン, LKDET pinに出力
0	0	x	0	$\overline{\text{RCK}}$ 信号をLKDET pinに出力
1	0	x	0	$\overline{\text{VCK}}$ 信号をLKDET pinに出力
0	1	x	0	$\overline{\text{MOD}}$ 信号をLKDET pinに出力
1	1	x	0	引き込みON / OFF信号をLKDET pinに出力

x : don't care

3. スタンバイモードの設定

スタンバイ動作はCEX pinにて制御されます。CEXが“0”の時通常動作モード、“1”の時スタンバイモードになります。

スタンバイモードでは、Rカウンタ, Nカウンタ, PFD, ロック検出器いずれもクリアし、CP出力はハイインピーダンスに保たれます。また、カウンタの分周値設定, 引き込みモード設定は保存されます。

ループフィルタ定数の設定

以下にループフィルタの定数計算法を示します。

パラメータの定義

- N : カウンタ分周値*1
 K_{VCO} : VCO感度 (rad/s/V) *2
 n : 固有角周波数 (rad/s)
 f_n : 固有周波数 (Hz)
 K_{PD} : チャージポンプのゲイン (A/rad) *3
 : ダンピングファクタ*4
 LUT : ロックアップタイム (s)

$$n = \sqrt{\frac{K_{PD} \times K_{VCO}}{N \times C}} = 2\pi f_n$$

$$f_n = \frac{n}{2\pi} = \frac{1}{\frac{LUT}{2.5}} \quad \left(LUT = \frac{5\pi}{n} \right)$$

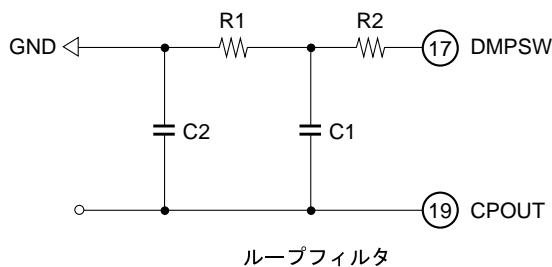
$$R = \frac{2 \times \xi}{n \times C}$$

*1 分周値N=(VCO発振周波数)÷(比較周波数)となります。

*2 K_{VCO}の単位は通常MHz/Vで表されていますが、ディメンジョンを合わせるため2を掛けてrad/s/Vとします。

*3 チャージポンプは電流出力型です。ここでディメンジョンを合わせるため電流容量を2で割りA/radとします。なお、本ICのチャージポンプ電流容量は通常モードで約300μA、CP電流倍増モードで約600μAとなっています(REXT抵抗=1.8kの時)。

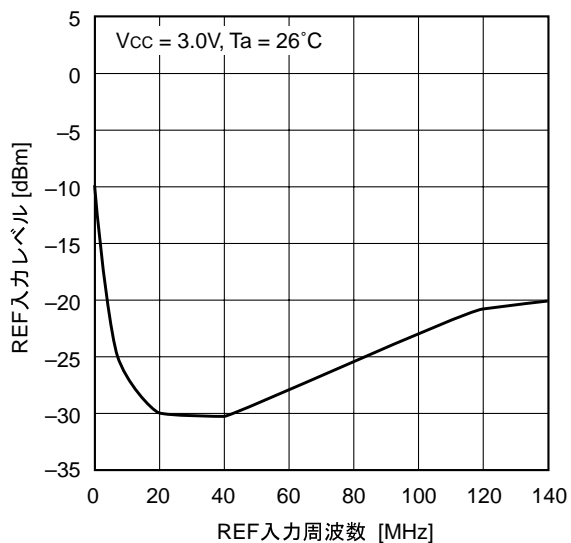
*4 $\xi = \frac{0.5}{0.7}$ を標準とします。



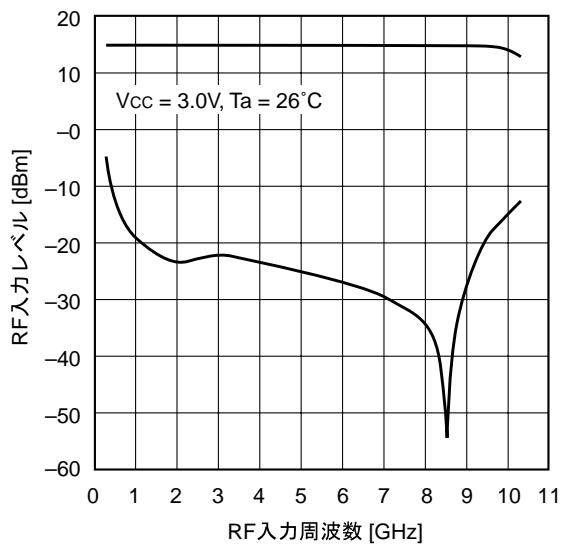
- C1およびR1には、上式で求まるCおよびRの値を設定して下さい。
- C2は一般にC1の1/10の値を設定します。
- R2はR1//R2の合成抵抗値が、チャージポンプ電流値を倍増させた時、上式より求めたRの値になるように設定して下さい(*3参照)。

代表的特性例

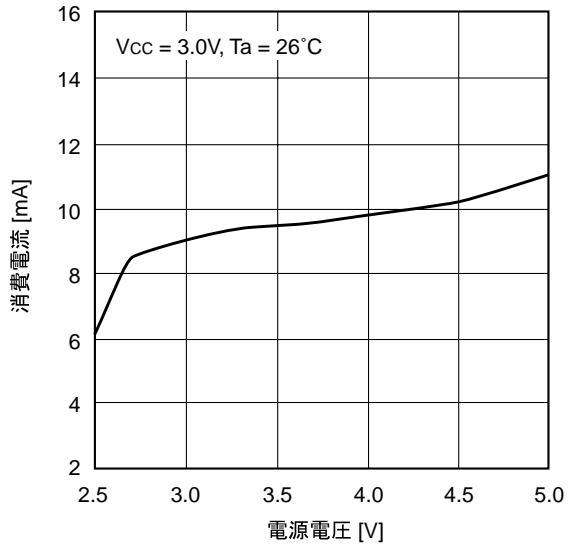
REFINの入力感度特性



RFINの入力感度特性



消費電流



* 3線式シリアルデータの設定例

R値	N値	
0 000 000 000 000 000 011 00		R = 3
0 000 111 111 111 111 100 00		R = 32764
	0 000 000 001 111 100 000 01	N = 992
	0 001 100 001 101 010 000 01	N = 50000
	0 111 111 111 111 111 111 01	N = 262143
110 0 000 000 000 000 000 01		リセット
0 000 000 001 010 010 000 11		イニシャライズ
0 000 000 000 001 100 100 00	0 000 000 000 011 111 010 01	R = 100 , N = 250
0 000 000 000 001 100 100 00	0 000 000 100 111 000 100 01	R = 100 , N = 2500
1 100 000 000 001 100 100 00		R = 100 , E = 1 , I = 1 , N = 2500
1 001 000 000 001 100 100 00		R = 100 , E = 1 , S = 1 , N = 2500
0 101 000 000 001 100 100 00	1 000 000 100 111 000 100 01	R = 100 , I, S = 1 , N = 2500 , F = 1

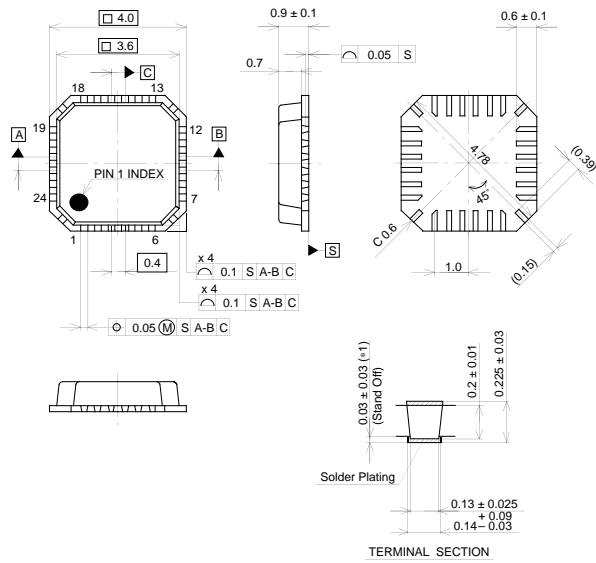
MSB

LSB MSB

LSB

外形寸法图 单位：mm

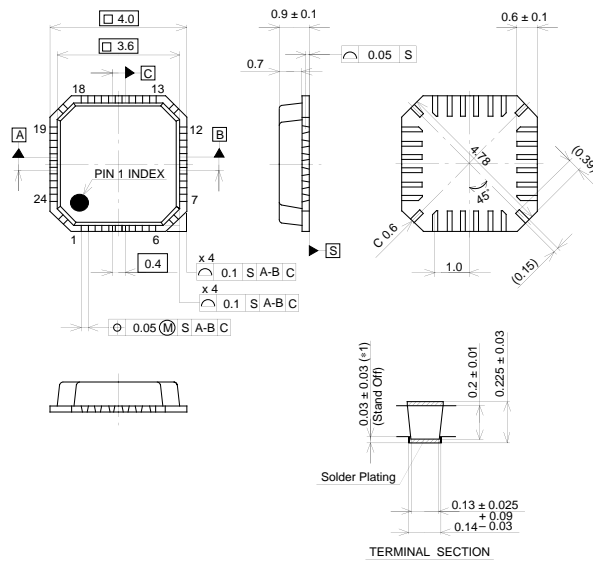
24PIN VQFN(PLASTIC)



SONY CODE	VQFN-24P-03
EIAJ CODE	_____
JEDEC CODE	_____

PACKAGE STRUCTURE	
PACKAGE MATERIAL	EPOXY RESIN
LEAD TREATMENT	SOLDER PLATING
LEAD MATERIAL	COPPER ALLOY
PACKAGE MASS	0.04g

24PIN VQFN(PLASTIC)



SONY CODE	VQFN-24P-03
EIAJ CODE	_____
JEDEC CODE	_____

PACKAGE STRUCTURE	
PACKAGE MATERIAL	EPOXY RESIN
LEAD TREATMENT	SOLDER PLATING
LEAD MATERIAL	COPPER ALLOY
PACKAGE MASS	0.04g

LEAD PLATING SPECIFICATIONS

ITEM	SPEC.
LEAD MATERIAL	COPPER ALLOY
SOLDER COMPOSITION	Sn-Bi Bi:1-4wt%
PLATING THICKNESS	5-18µm