

光通信受信用ポストアンプ

概要

CXB1573Rは、光通信受信用2R機能（Reshaping, Regenerating）を1 Chipにて実現しています。

本ICには、Signal Detect機能が搭載されており、TTL / ECL出力が可能です。さらに、Output Disable機能により出力シャットダウンすることが可能です。

特長

- Output Disable機能搭載（TTL入力）
- Signal Detect機能搭載（TTL / ECL出力）

用途

- SONET / SDH : 622.08Mbps
- Fibre Channel : 531.25Mbps
: 1.062Gbps
- Gigabit-Ethernet : 1.25Gbps

絶対最大定格

• 電源電圧	$V_{CC} - V_{EE}$	- 0.3 ~ + 6	V
• 保存温度	Tstg	- 65 ~ + 150	
• 入力電圧差 $V_D - \bar{V}_D$	Vdif	0 ~ + 2	V
• SW入力電圧	V_i	$V_{EE} \sim V_{CC}$	V
• ECL出力電流	$I_{OQ} / SD-ECL$	- 30 ~ 0	mA
• TTL出力電流（Highレベル）	$I_{OH} SD-TTL$	- 20 ~ 0	mA
• TTL出力電流（Lowレベル）	$I_{OL} SD-TTL$	0 ~ 20	mA
• D / DB入力電圧		$V_{CC} - 2 \sim V_{CC}$	V
• ODIS入力電圧		$V_{EE} - 0.5 \sim V_{EE} + 5.5$	V

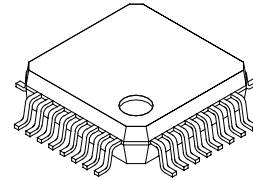
推奨動作条件

• 電源電圧	$V_{CC} - V_{EE}$	3.3 ± 0.2	V
• 終端電圧（データ用）	$V_{CC} - V_{TD}$	1.8 ~ 2.2	V
• 終端電圧（アラーム1, 2用）	VTA	V_{EE}	V
• 終端抵抗（データ用）	R_{TD}	46 ~ 56	
• 終端抵抗（アラーム1用）	RTA1	240 ~ 300	
（アラーム2用）	RTA2	460 ~ 560	
• 動作温度	T_a	- 40 ~ + 85	

構造

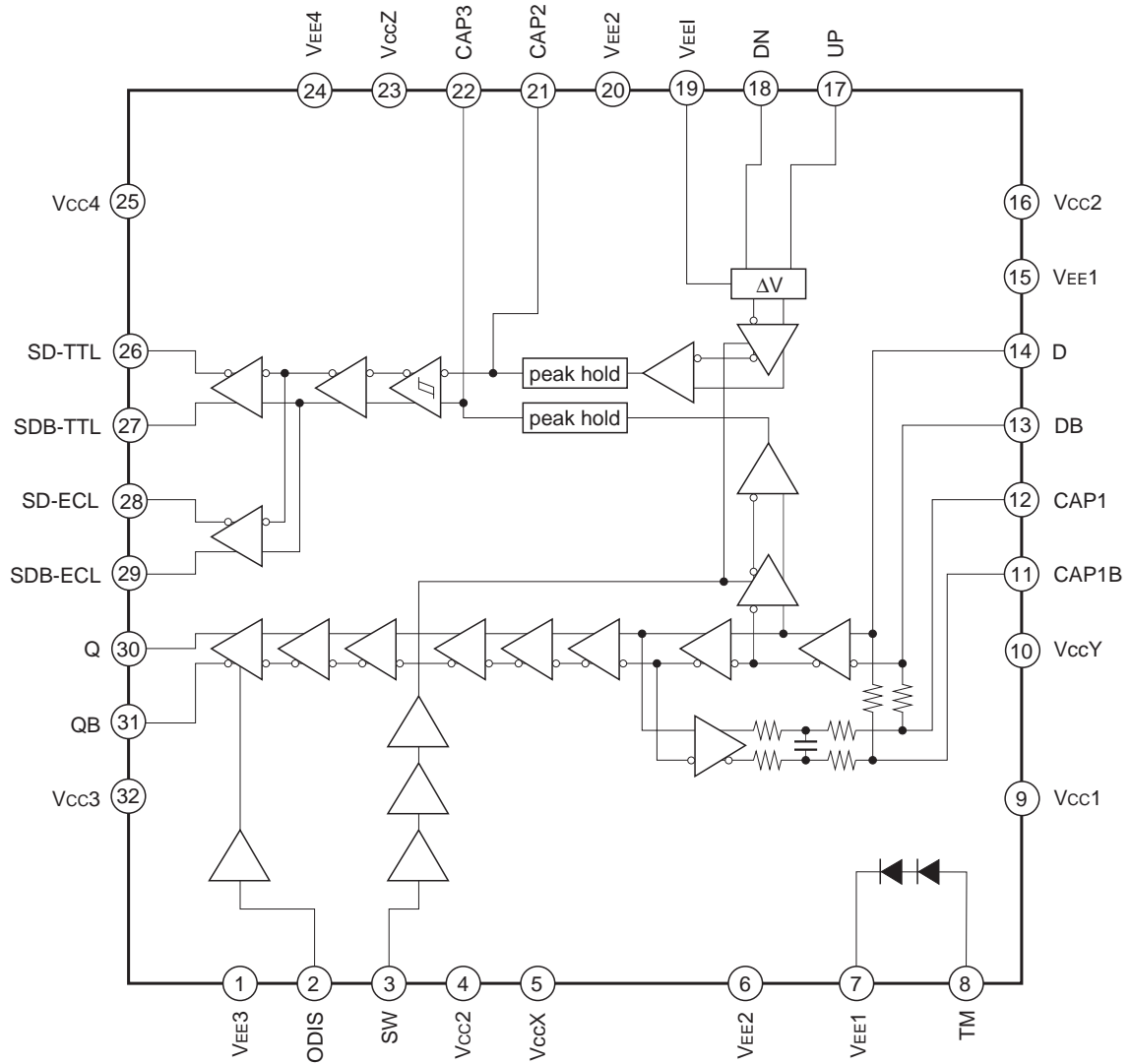
バイポーラ シリコン モノリシックIC

32 pin LQFP (Plastic)



本資料に記載されております規格等は、改良のため予告なく変更することがありますので、ご了承ください。
また本資料によって、記載内容に関する工業所有権の実施許諾や、その他の権利に対する保証を認めたものではありません。
なお資料中に、回路例が記載されている場合、これらは使用上の参考として、代表的な応用例を示したものですので、これら回路の使用に起因する損害について、当社は一切責任を負いません。

ブロック図および端子配列図



端子説明

端子番号	端子記号	端子標準電圧 (V)		等価回路	端子説明
		DC	AC		
1	V _{EE3}				ECL出力バッファ用負電源端子です。
2	ODIS	0 または 3.3 (オープン)			出力シャットダウンを制御する端子です。オープン時はHigh電圧となり、Q出力はLow固定となります。V _{EE} に接続するとLow電圧となり、Q出力はD入力したものがECL出力されます。TTLレベル入力も可能です。
3	SW	0 または 3.3 (オープン)			最大識別電圧振幅の切り換えを行う端子です。オープン時は、High電圧となり、最大識別電圧振幅は、40mV _{p-p} となります。V _{EE} に接続すると、Low電圧となり、最大識別電圧振幅は20mV _{p-p} となります。
4	V _{CC2}	3.3			デジタル部用正電源端子です。
5	V _{CCX}	3.3			デジタル部用正電源端子です。
6	V _{EE2}	0			デジタル部用負電源端子です。
7	V _{EE1}	0			アナログ部用負電源端子です。
8	TM	1.6			チップ温度モニタ用端子です。
9	V _{CC1}	3.3			アナログ部用正電源端子です。

端子番号	端子記号	端子標準電圧 (V)		等価回路	端子説明
		DC	AC		
10	VccY	3.3			アナログ部用正電源端子です。
11	CAP1B				<p>11, 12番端子はDCフィードバック部のカットオフ周波数を決める容量を接続する端子です。 13, 14番端子はリミッティングアンプ部の入力端子です。この入力は必ずAC結合にて入力して下さい。</p>
12	CAP1				
13	DB	2	1.6 } 2.4		
14	D	2	1.6 } 2.4		
15	VEE1	0			アナログ部用負電源端子です。
16	Vcc2	3.3			デジタル部用正電源端子です。
17	UP				<p>アラームレベルを設定する抵抗接続用端子です。 なお、VEE1端子をVEEにショートすると、外部抵抗無しでデフォルト電圧を発生させることが可能です。</p> <p>UP - DOWN間にデフォルト電圧を発生させる端子です。 この端子をVEEに接続する事により、UP - DOWN間 (17 - 18番間) にアラーム設定レベルとして入力換算8mVに相当する電圧を発生させることができます。</p>
18	DN				
19	VEE1	0			
20	VEE2	0			アナログ部用負電源端子です。

端子番号	端子記号	端子標準電圧 (V)		等価回路	端子説明
		DC	AC		
21	CAP2	1.5			<p>アラーム部のピークホールド回路用の容量を接続する端子です。各々470pFでVccに接続して下さい。</p> <p>CAP2端子 アラームレベル設定部のピークホールド用容量接続端子。</p> <p>CAP3端子 リミッティングアンプからの信号のピークホールド用容量接続端子。</p>
22	CAP3	1.5			<p>アラーム部のピークホールド回路用の容量を接続する端子です。各々470pFでVccに接続して下さい。</p> <p>CAP2端子 アラームレベル設定部のピークホールド用容量接続端子。</p> <p>CAP3端子 リミッティングアンプからの信号のピークホールド用容量接続端子。</p>
23	VccZ	3.3			ECL出力バッファ用正電源端子です。
24	VEE4	0			TTL出力バッファ用負電源端子です。
25	Vcc4	3.3			TTL出力バッファ用正電源端子です。
26	SD-TTL		VEE または 2.2		アラーム信号のTTLレベル出力端子です。

端子番号	端子記号	端子標準電圧 (V)		等価回路	端子説明
		DC	AC		
27	SDB-TTL		V_{EE} または 2.2		アラーム信号のTTLレベル出力端子です。
28	SD-ECL		1.6 または 2.4		アラーム信号のECLレベル出力端子です。 この端子は V_{EE} に270 Ω で終端して下さい。
29	SDB-ECL		1.6 または 2.4		
30	Q		1.6 または 2.4		データ信号の出力端子です。 この端子は $V_{TT} = V_{CC} - 2V$ に50 Ω で終端して下さい。
31	QB		1.6 または 2.4		
32	Vcc3	3.3			ECL出力バッファ用正電源端子です。

電氣的特性

DC特性

 $V_{CC} = 3.3 \pm 0.2V$, $V_{EE} = GND$, $T_a = -40 \sim +85$

項目	記号	条件	最小値	標準値	最大値	単位
電源電流	I_{EE}		- 74	- 51		mA
Q / QB High出力電圧	VOH	50 ~ VTT	$V_{CC} - 1100$		$V_{CC} - 860$	mV
Q / QB Low出力電圧	VOL		$V_{CC} - 1860$		$V_{CC} - 1620$	
SD-ECL / SDB-ECL High出力電圧	VOH-E	270 ~ V_{EE}	$V_{CC} - 1100$		$V_{CC} - 860$	
SD-ECL / SDB-ECL Low出力電圧	VOL-E		$V_{CC} - 1900$		$V_{CC} - 1620$	
SD-TTL / SDB-TTL High出力電圧	VOH-T	$I_{OH} = -0.4mA$ $T_a = 0 \sim +85$	2.2			V
SD-TTL / SDB-TTL Low出力電圧	VOL-T	$I_{OL} = 2mA$ $T_a = 0 \sim +85$			0.5	
SW High入力電圧	VIHSW	at SW pin Open : High	$V_{CC} - 0.5$		V_{CC}	
SW Low入力電圧	VILSW		0		0.5	
SW High入力電流	IIHSW				10	μA
SW Low入力電流	IILSW		- 100			
ODIS High入力電圧	VIHOD	at ODIS pin Open : High	2.0		$V_{CC} + 0.5$	V
ODIS Low入力電圧	VILOD		0		0.8	
ODIS High入力電流	IIHOD	$V_{IH} = V_{CC}$			20	μA
ODIS Low入力電流	IILOD	$V_{IL} = V_{EE}$	- 400			
D / DB入力抵抗	Rin		765	1020	1275	
TM電圧	VTM	$I_{in} = 1mA$	1.2		2.0	V

AC特性

V_{CC} = 3.3 ± 0.2V, V_{EE} = GND, T_a = - 40 ~ + 85

項目	記号	条件	最小値	標準値	最大値	単位
最大入力電圧振幅	V _{max}	単相入力	1600			mVp-p
アンプゲイン (出力バッファ除く)	GL		52			dB
アラームレベル最大識別電圧振幅	V _{maxA1}	SW: Low, 単相入力	20			mVp-p
	V _{maxA2}	SW: Open High, 単相入力	40			
SD / SDBヒステリシス幅	P1	SW: Low, デフォルト アラームレベル	3	6	7	dB
	P2	SW: Open High, デフォ ルトアラームレベル	3	6	7	
デフォルト時アラーム設定レベル	V _{def}	SW: Open High, V _{EEL} = V _{EE} , fin = 100Mbps 差動電圧入力	6.6	8.0	9.3	mV
Q / QB 立ち上がり時間	TrQ	20% ~ 80%		230	350	ps
Q / QB 立ち下がり時間	TfQ	50 ~ V _{TT}		230	350	
SD-TTL / SDB-TTL 立ち上がり時間	TrSDT	0.6V ~ 2.2V			10	ns
SD-TTL / SDB-TTL 立ち下がり時間	TfSDT	CL = 10pF			10	
SD-ECL / SDB-ECL 立ち上がり時間	TrSDE	20% ~ 80%			1.6	
SD-ECL / SDB-ECL 立ち下がり時間	TfSDE	510 ~ V _{EE}			1.6	
伝搬遅延時間	TPD		0.4		1.9	
SD応答アサート時間	T _{as}	*1	0		100	μs
SD応答デアサート時間	T _{das}	*2	2.3		100	
アラームレベルデフォルト時SD応答 アサート時間	T _{asd}	*3	0		100	
アラームレベルデフォルト時SD応答 デアサート時間	T _{dasd}	*4	2.3		100	

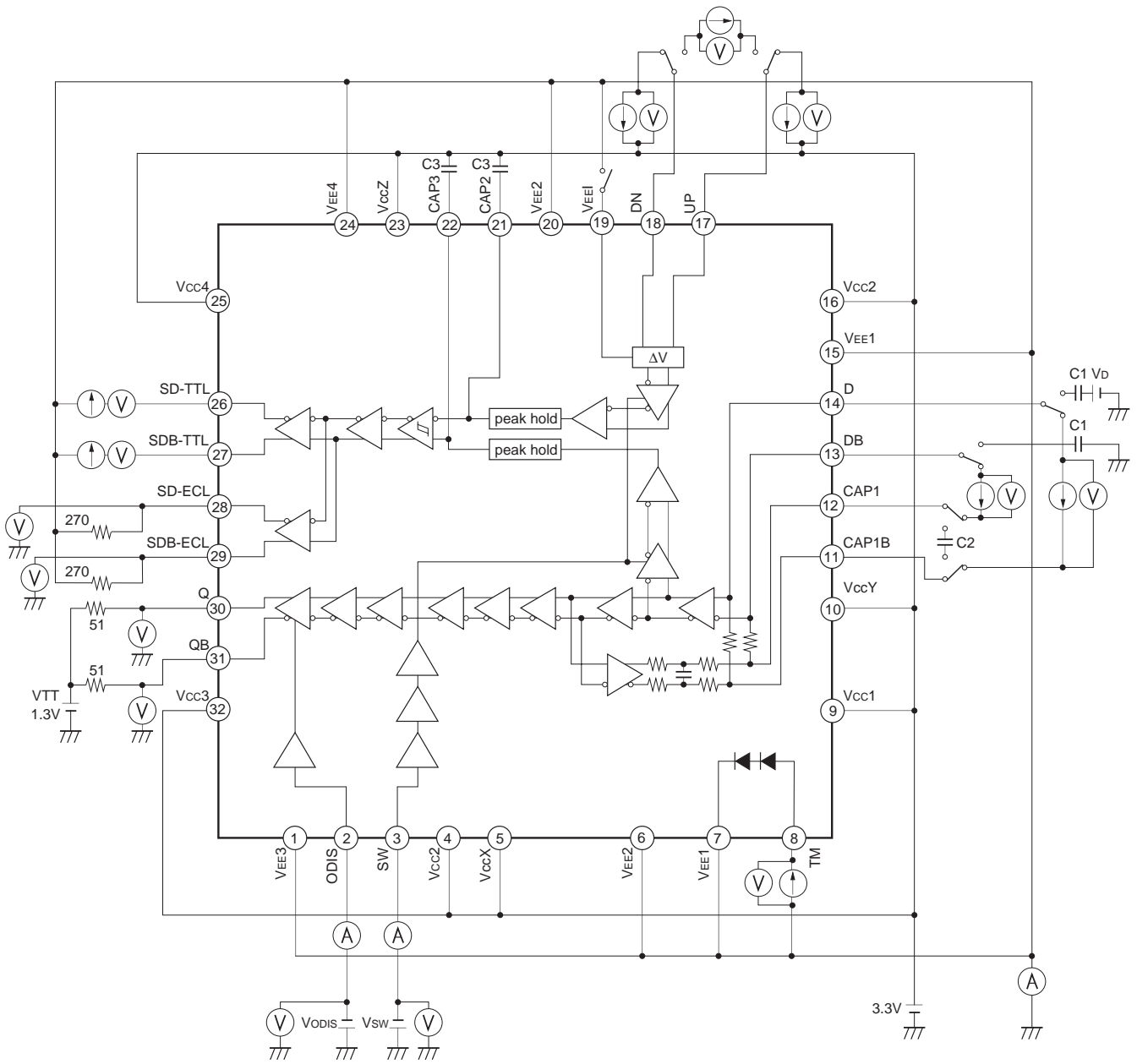
*1 V_{UP} - V_{DOWN} = 100mV, V_{in} = 100mVp-p (単相), SW: High,
ピークホールド用容量 (CAP2, CAP3端子) 470pF, V_{EEL}端子: オープン

*2 V_{UP} - V_{DOWN} = 100mV, V_{in} = 1Vp-p (単相), SW: High,
ピークホールド用容量 (CAP2, CAP3端子) 470pF, V_{EEL}端子: オープン

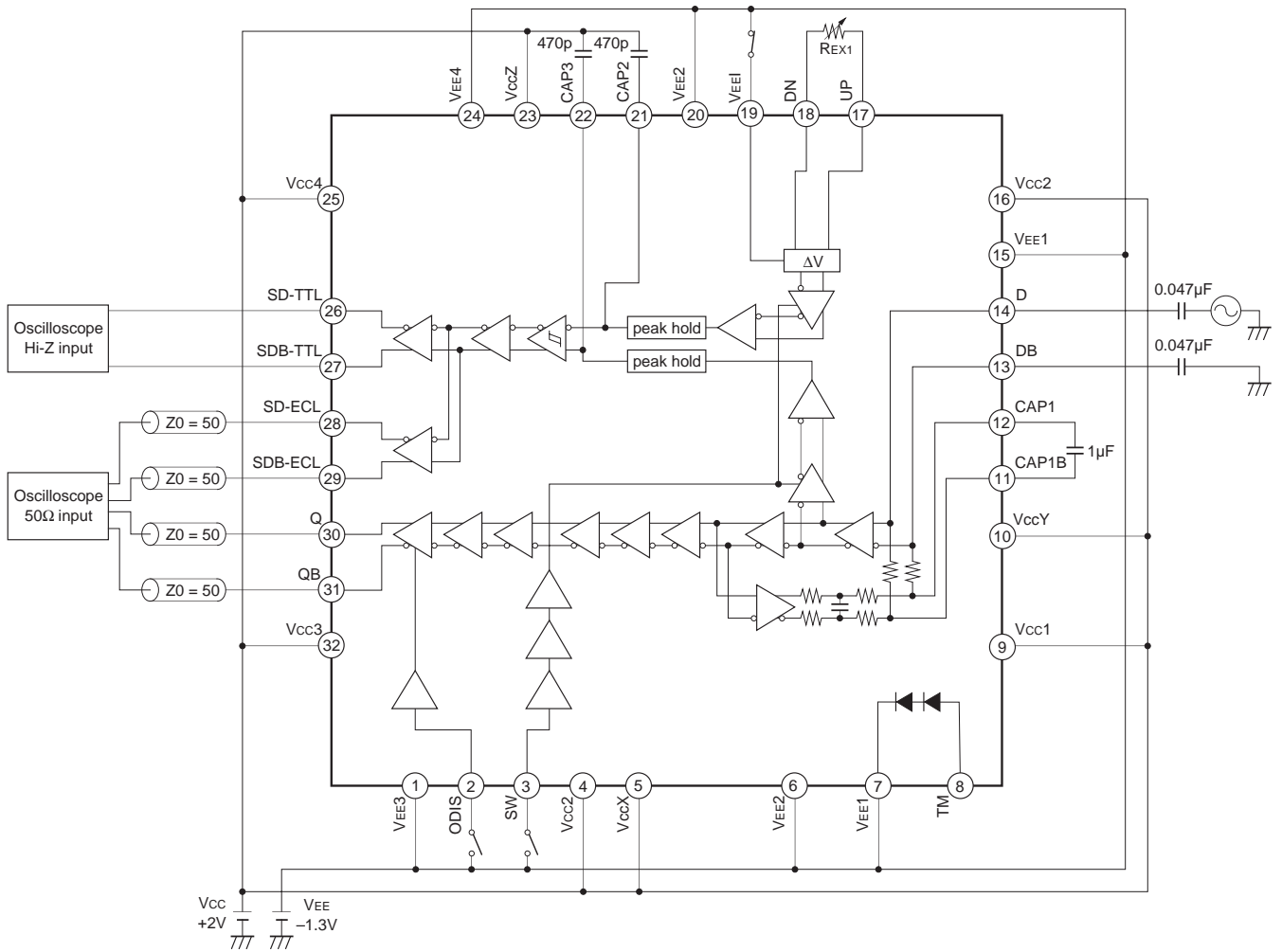
*3 V_{in} = 50mVp-p (単相), SW: Low, ピークホールド用容量470pF, V_{EEL}端子: V_{EE}に接続

*4 V_{in} = 1Vp-p (単相), SW: Low, ピークホールド用容量470pF, V_{EEL}端子: V_{EE}に接続

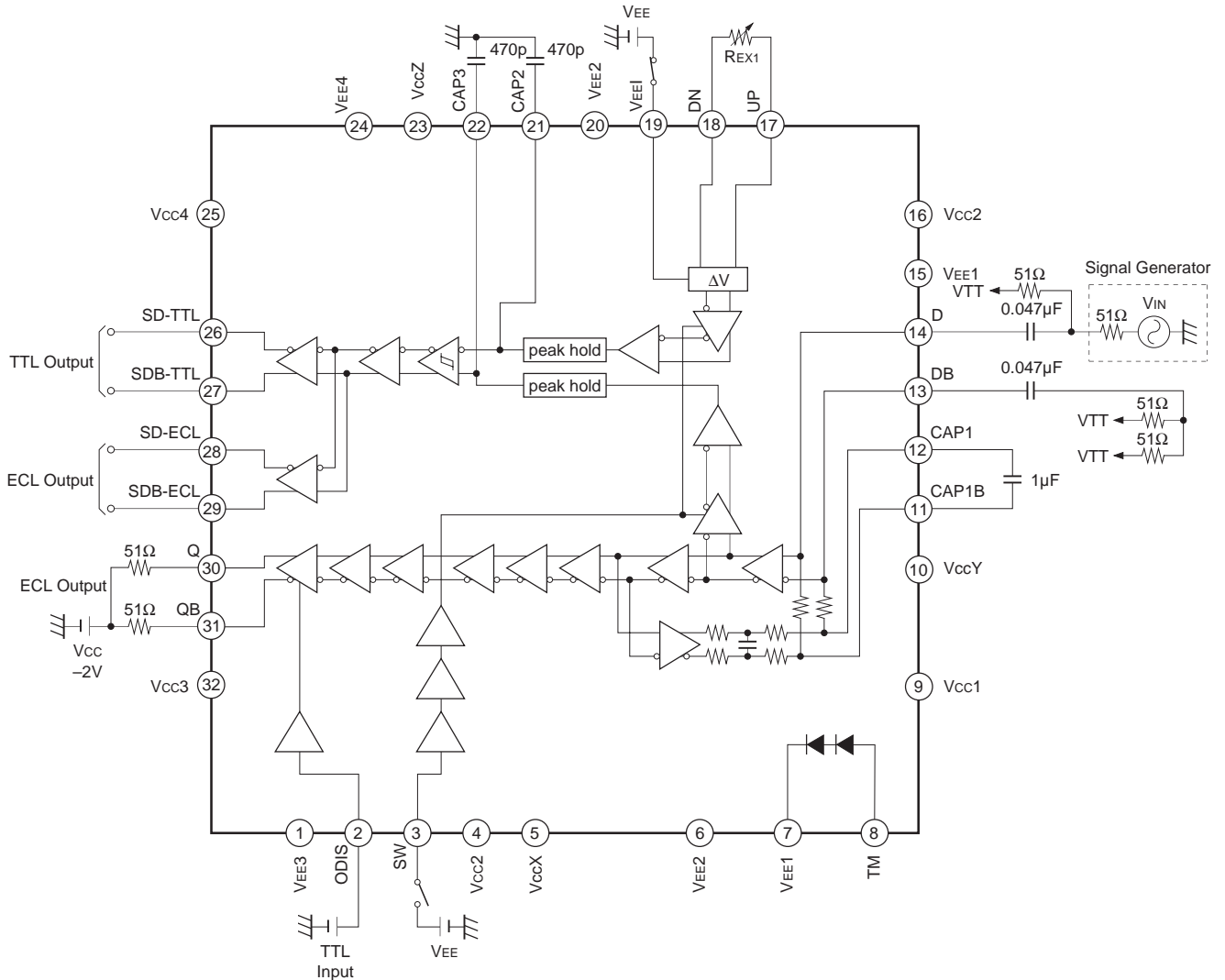
DC電氣的特性測定回路図



AC電氣的特性測定回路図



応用回路例



この資料の応用回路例は、使用上の参考として、代表的な応用例を示したもので、これらの回路の使用に起因する損害あるいは第三者の工業所有権の侵害の問題について、当社は一切の責任を負いません。

使用上の注意

1. リミッティングアンプ部

リミッティングアンプ部には、オート・オフセット・キャンセラ回路が搭載されており、図1に示すように外付け容量C1, C2を接続することにより、DCバイアスが自動的に設定されます。

この外付け容量C1とIC内部抵抗R1とによって図2に示すように入力低域カットオフ周波数f2が決まり、また、外付け容量C2とIC内部抵抗R2とによってDCバイアスフィードバックの高域カットオフ周波数f1が決まります。なお、f1とf2との組み合わせによってアンプのゲイン特性の低域にピーキング特性がでますので、出ないようにC1とC2の値を設定して下さい。R1, R2の狙い値およびC1, C2の標準値は次の値となります。単相入力時には、13番端子にC1と同容量のコンデンサを付けて交流接地して下さい。

R1 (内部) : 1k	} f2 : 3.4kHz	R2 (内部) : 7.5k	} f1 : 21Hz
C1 (外部) : 0.047 μF		C2 (外部) : 1 μF	

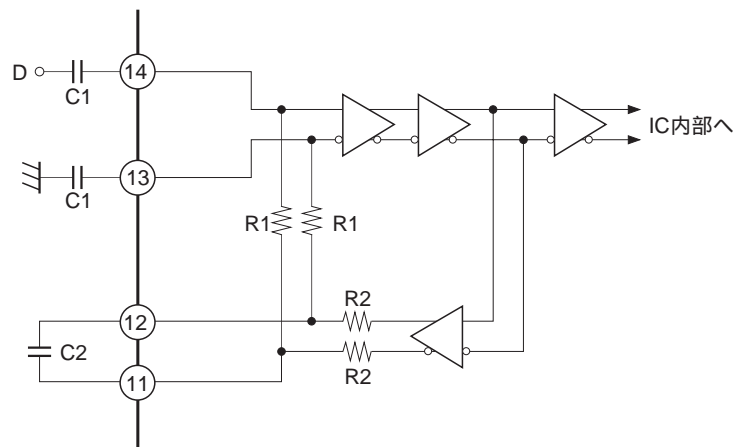


図1

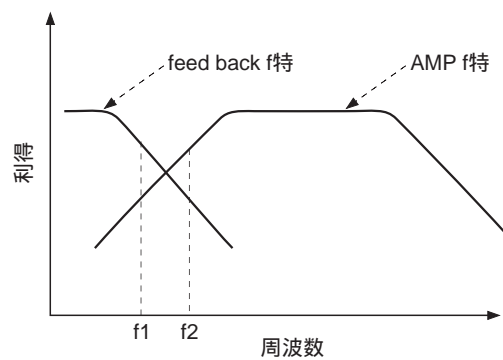


図2

2. アラーム部

アラーム部を動作させるには、図3のように17, 18番端子間に電圧差を与えてアラームレベルを設定し、ピークホールド用の容量C3を接続する必要があります。

本ICにおいて、アラームレベルの設定方法には2つあります。1つは19番端子をV_{EE}に接続し、17, 18番端子をオープンにしてアラームレベルのデフォルト値（入力換算で8mV）を設定する方法です。もう1つは19番端子をV_{EE}に接続し、図3に示すようにアラームレベル設定用の外付け抵抗R_{EX1}, R_{EX2}, R_{EX3}を用いて、任意のアラームレベルを設定する方法です。アラームレベルのデフォルト値より小さいアラームレベルを設定したい時は、17, 18番端子間にR_{EX1}を接続するか、あるいは18番端子とV_{CC}間にR_{EX3}を接続します。また、デフォルト値より大きいアラームレベルを設定したい時は17番端子とV_{CC}間にR_{EX2}を接続します。ただし、17番端子電圧は、18番端子電圧より必ず高くする必要があります。外付け抵抗を使用する場合のアラームレベルの設定は、図12～25を参照して下さい。

また、本ICは、最大識別電圧振幅を2段階に設定することができます。3番端子がオープンの時（Highレベル）は、最大識別電圧振幅は40mVp-pに設定され、3番端子にLowレベルを与えた時は最大識別電圧振幅は20mVp-pとなります。よって微小入力時は、3番端子をLowレベルにすることによりノイズマージンを大きくすることができます。入力電圧とピークホールド出力電圧の関係を図5に示します。

なお、アラーム設定レベルとヒステリシス幅の関係は、図4に示すように一定のゲイン（設計狙い値6dB）を持つように設計されています。また、入力信号およびアラームレベルのピークホールド用の容量としてC3を外付けするように設計されていますが、アラーム信号のアサート時間およびデアサート時間の設定したい値によってC3の容量値を設定して下さい。

また、SD応答アサート、SD応答デアサート時間の電気的特性は図6のタイミングチャートのような波形を入力した時のみ保証しています。

- REX1：100 （アラームレベルを入力換算で4mVに設定する時）
- REX2：8k （アラームレベルを入力換算で10mVに設定する時）
- REX3：4k （アラームレベルを入力換算で4mVに設定する時）
- C3：470pF

なお、アラーム論理は下表に示す通りです。

光信号入力状態	SD	\overline{SD}
信号入力時	Highレベル	Lowレベル
信号断時	Lowレベル	Highレベル

Output Disable機能論理は下表に示す通りです。

光信号入力状態	Q	\overline{Q}
ODIS：Open High	Low固定	High固定
ODIS：Low	Data	\overline{Data}

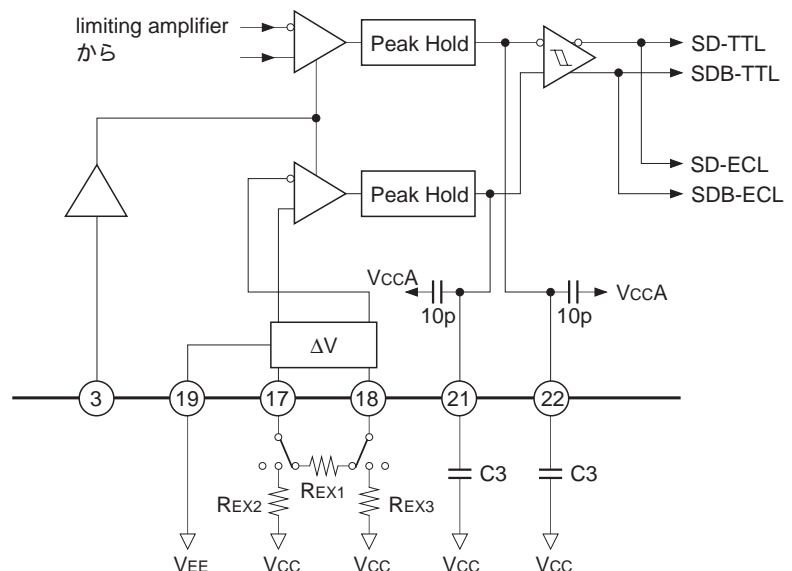
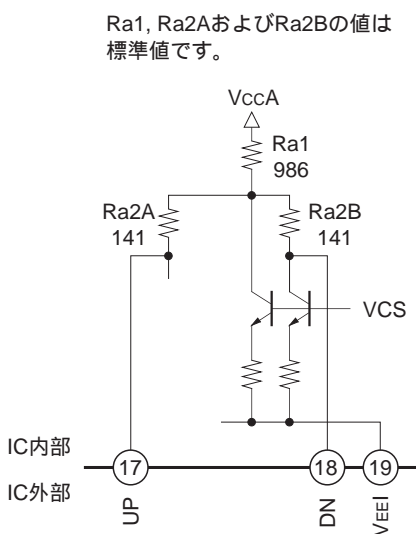


図3

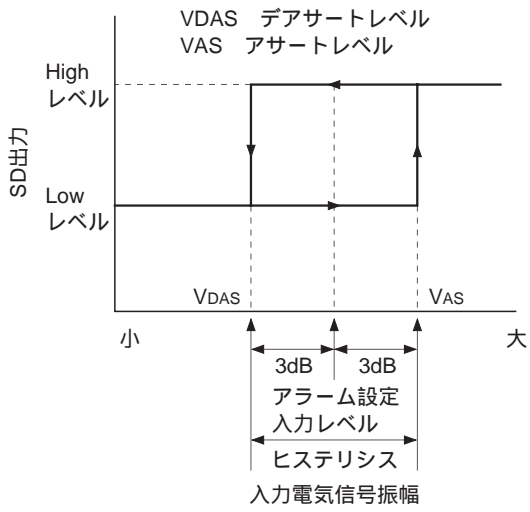


図4

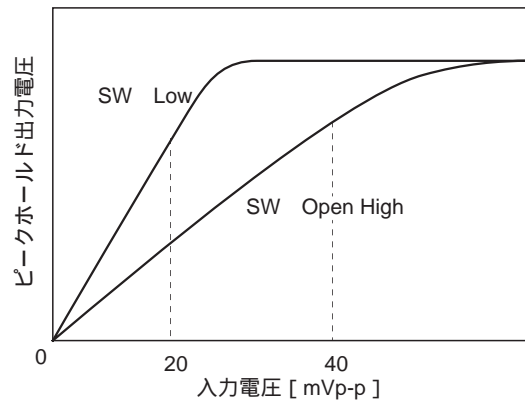


図5

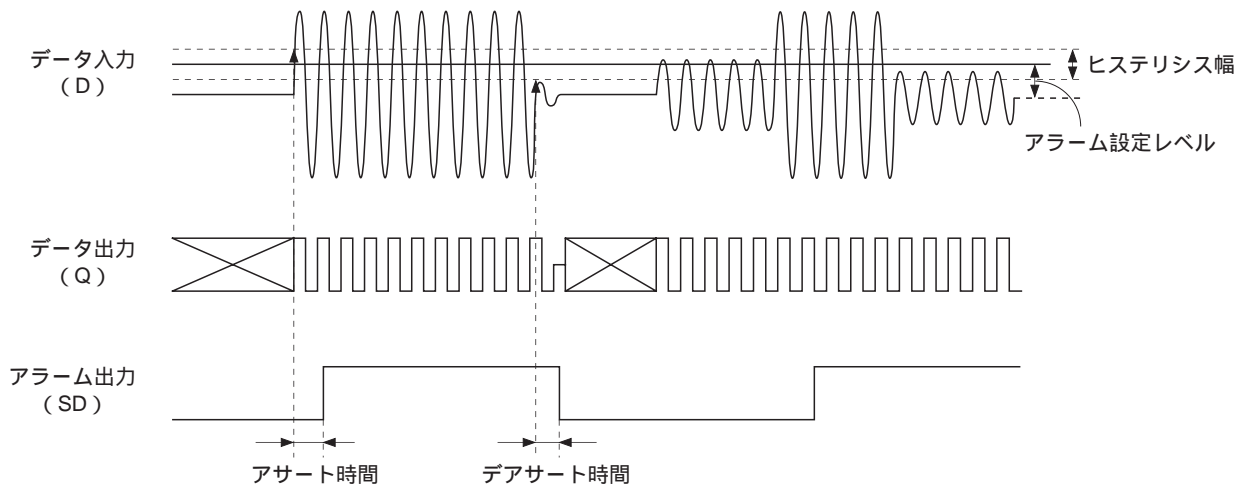
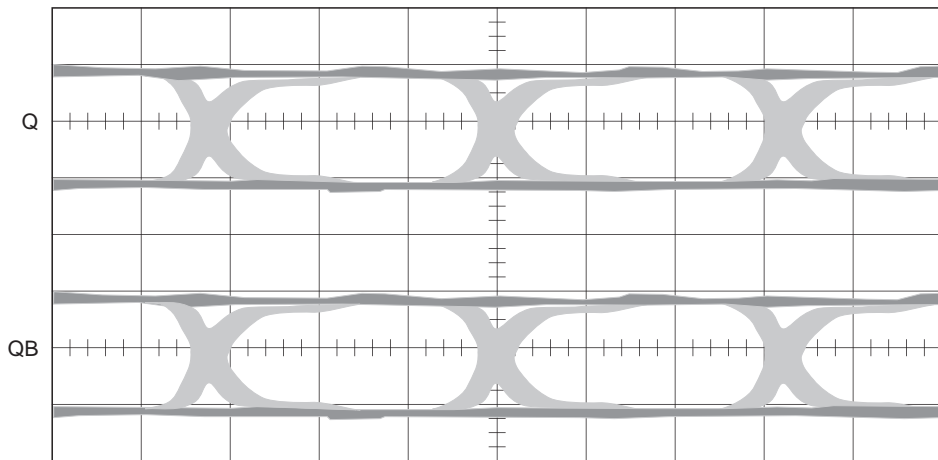


図6

代表的特性例

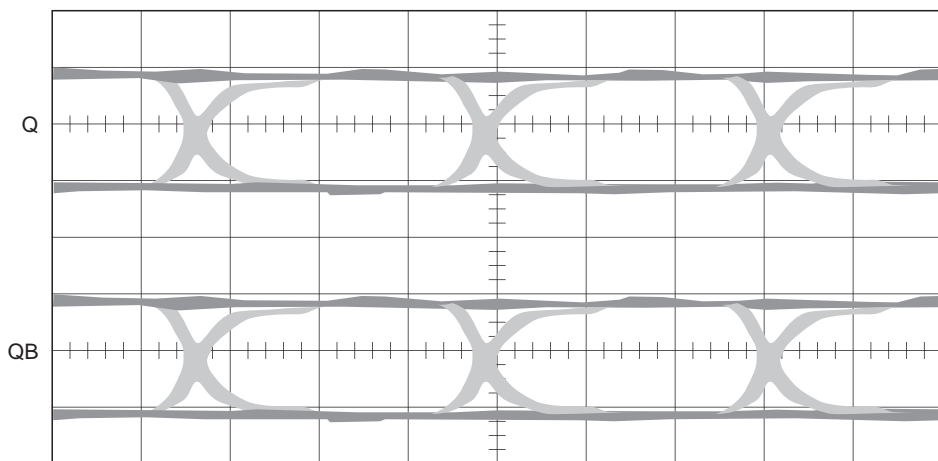
1. Q / QB出力波形



VCC = 3.3V
 VEE = GND
 VTT = 1.3V
 Ta = 27°C
 D = 622Mbps
 Vin = 5mVp-p
 Single input
 pattern: PRBS2²³-1
 Q/QB = 50Ω to VTT

Ch. 1 = 400mV/div OFFSET = -1330mV, Ch. 2 = 400mV/div OFFSET = -1330mV, Timebase = 500ps/div

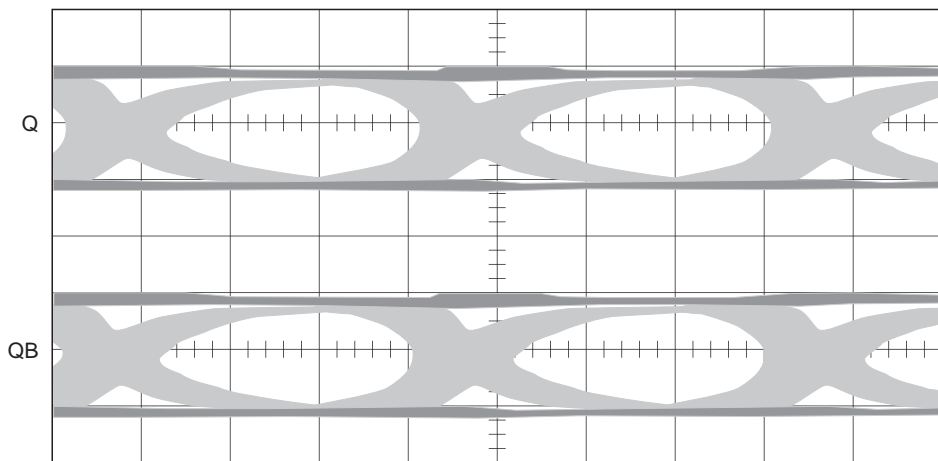
図7



VCC = 3.3V
 VEE = GND
 VTT = 1.3V
 Ta = 27°C
 D = 622Mbps
 Vin = 10mVp-p
 Single input
 pattern: PRBS2²³-1
 Q/QB = 50Ω to VTT

Ch. 1 = 400mV/div OFFSET = -1330mV, Ch. 2 = 400mV/div OFFSET = -1330mV, Timebase = 500ps/div

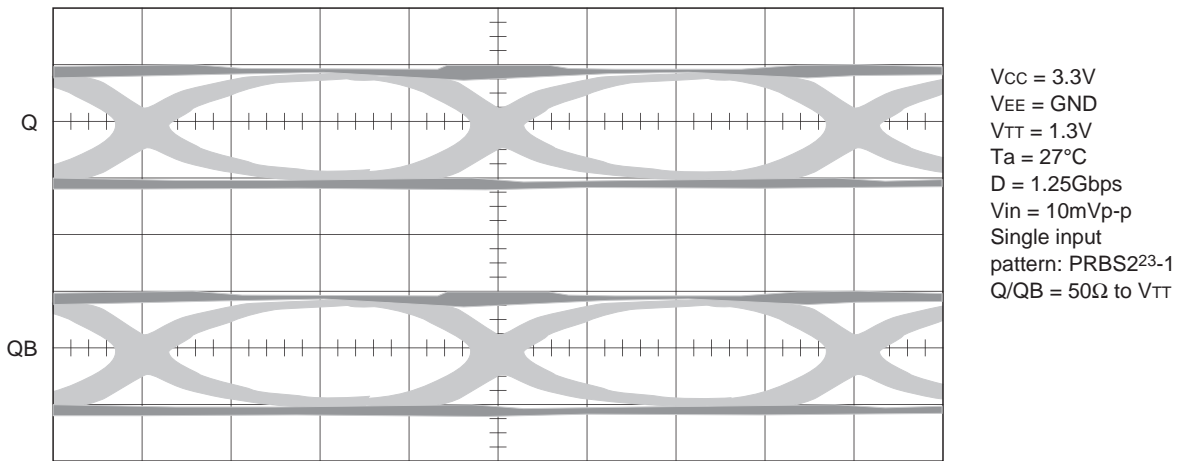
図8



VCC = 3.3V
 VEE = GND
 VTT = 1.3V
 Ta = 27°C
 D = 1.25Gbps
 Vin = 5mVp-p
 Single input
 pattern: PRBS2²³-1
 Q/QB = 50Ω to VTT

Ch. 1 = 400mV/div OFFSET = -1330mV, Ch. 2 = 400mV/div OFFSET = -1330mV, Timebase = 200ps/div

図9



Ch. 1 = 400mV/div OFFSET = -1330mV, Ch. 2 = 400mV/div OFFSET = -1330mV, Timebase = 200ps/div

図10

2. ビットエラーレート

ビットエラーレート 対 データ入力レベル依存性

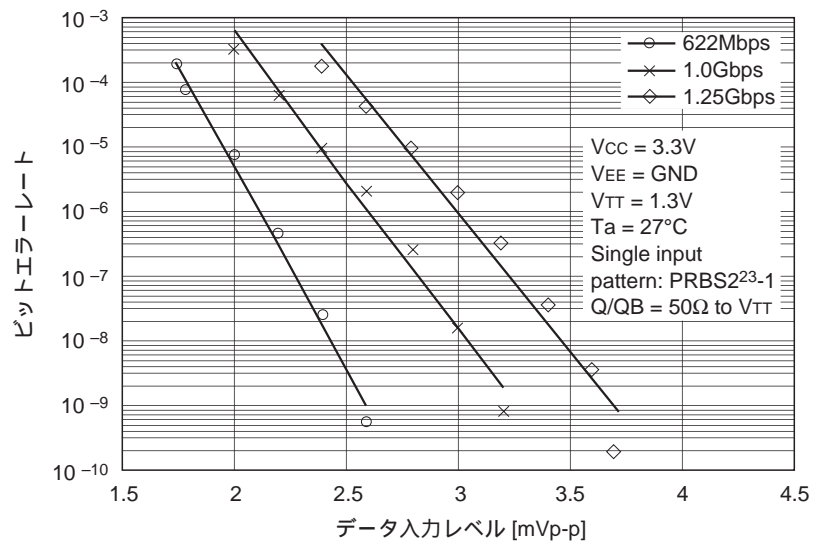


図11

3. アラームレベル

アラームレベル 対 REX1依存性

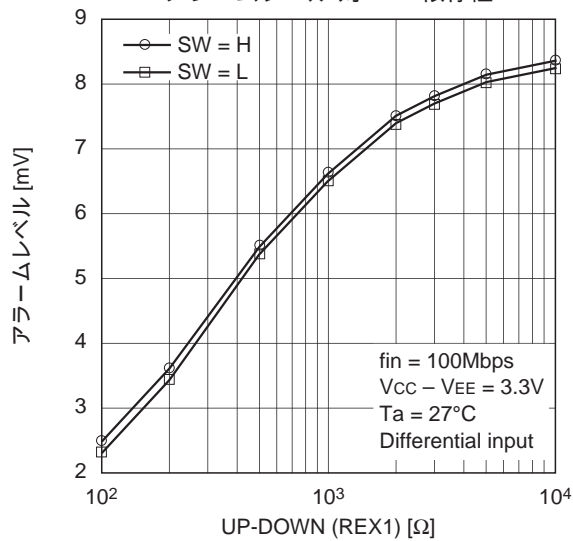


図12

アラームレベル温度依存性

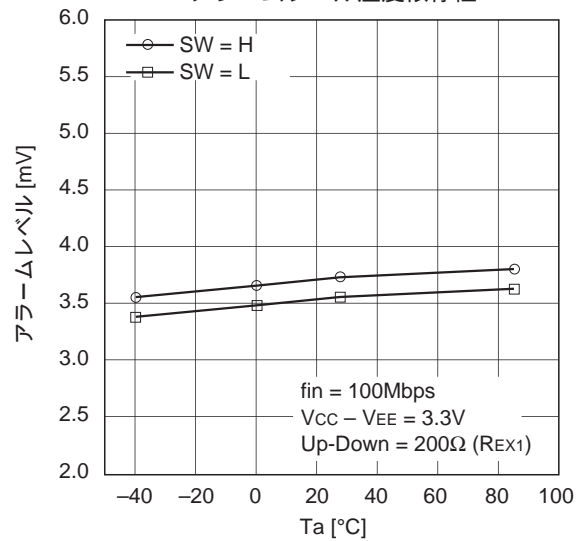


図13

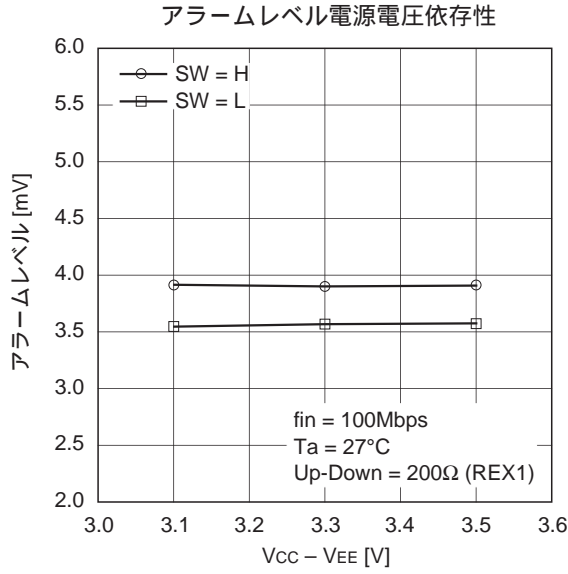


図14

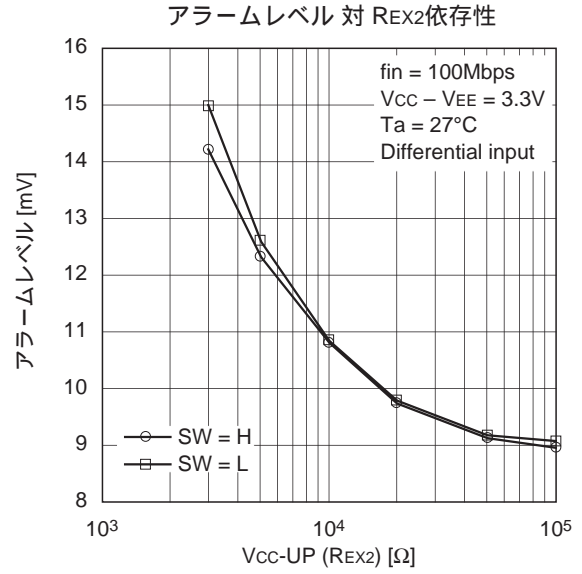


図15

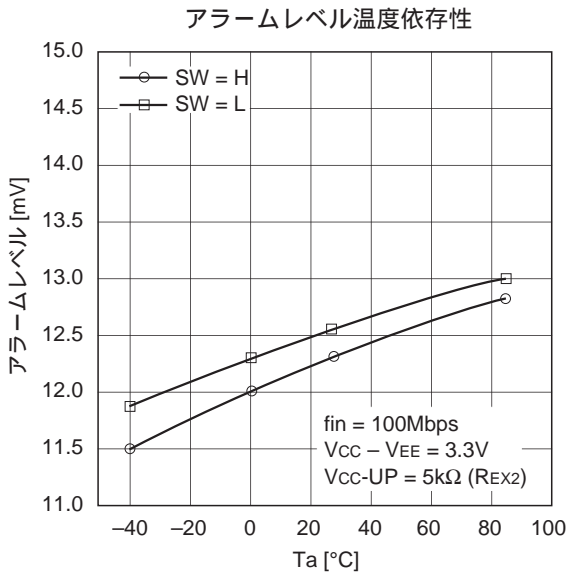


図16

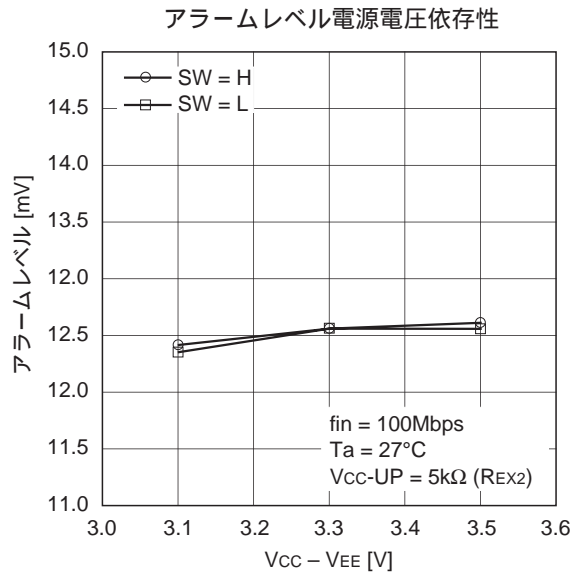


図17

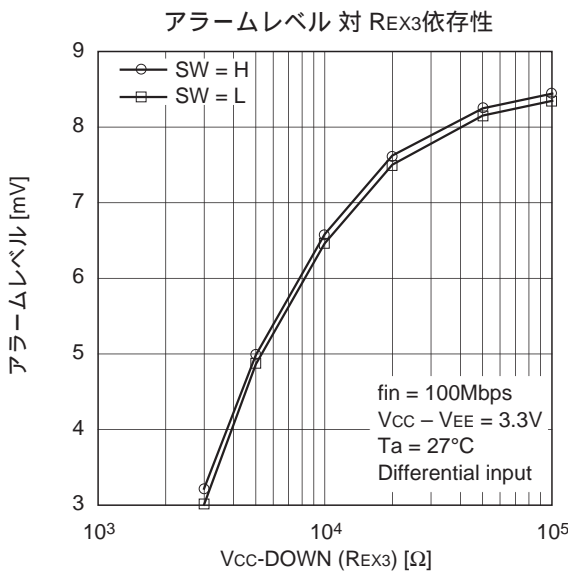


図18

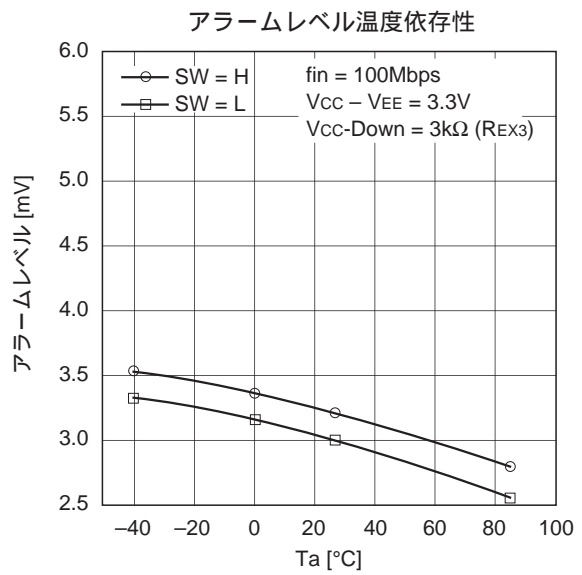


図19

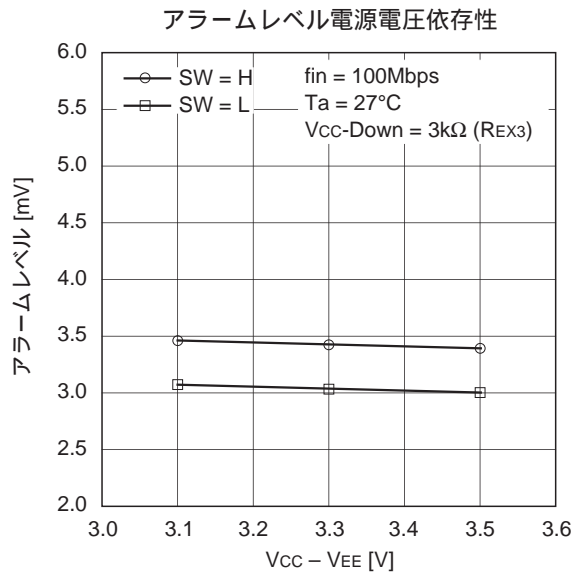


図20

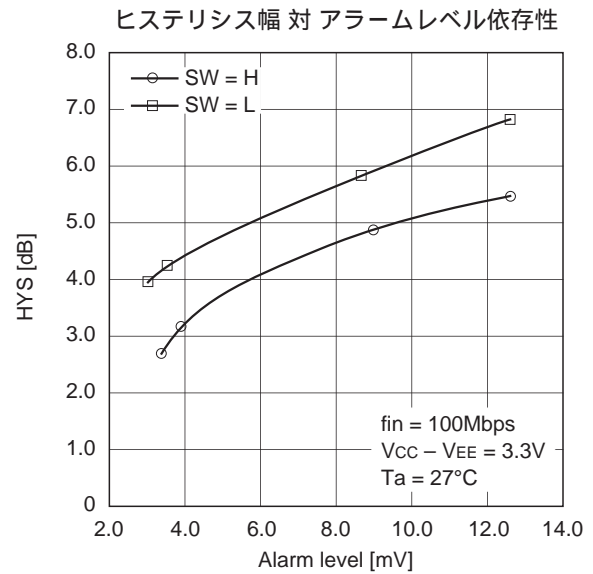


図21

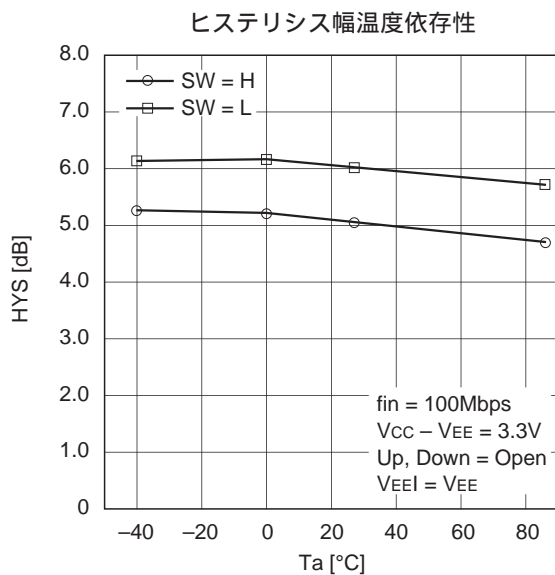


図22

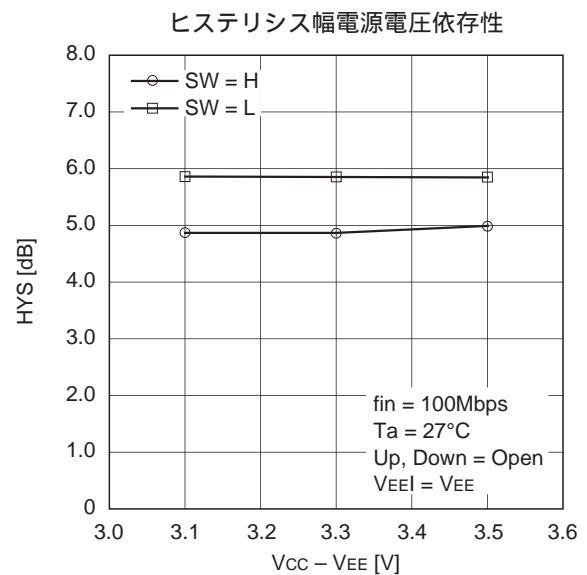


図23

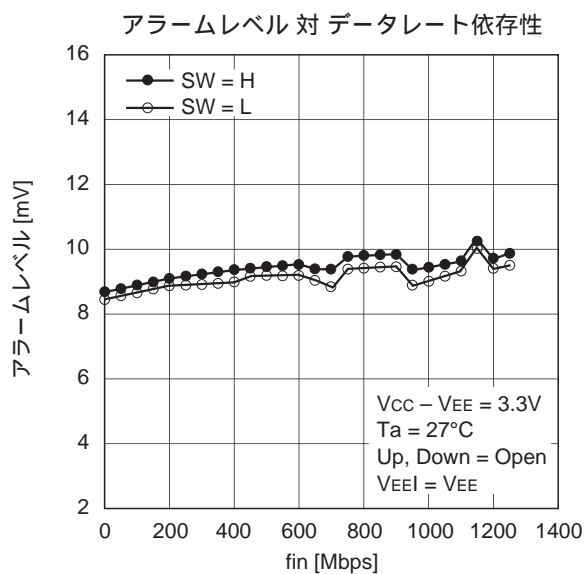


図24

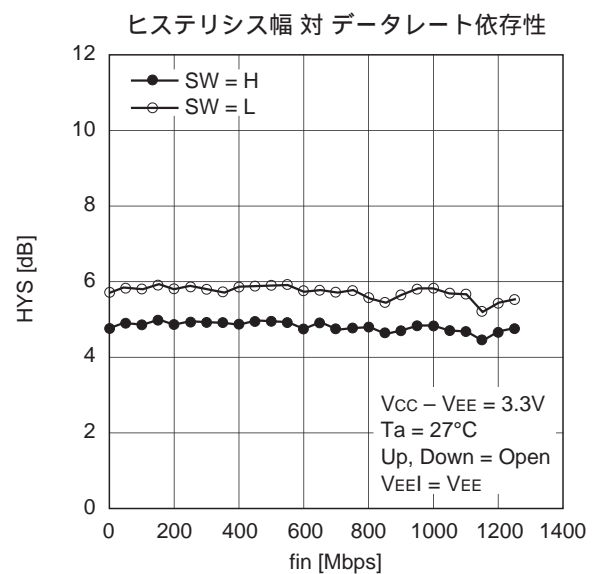


図25

4. DC電圧

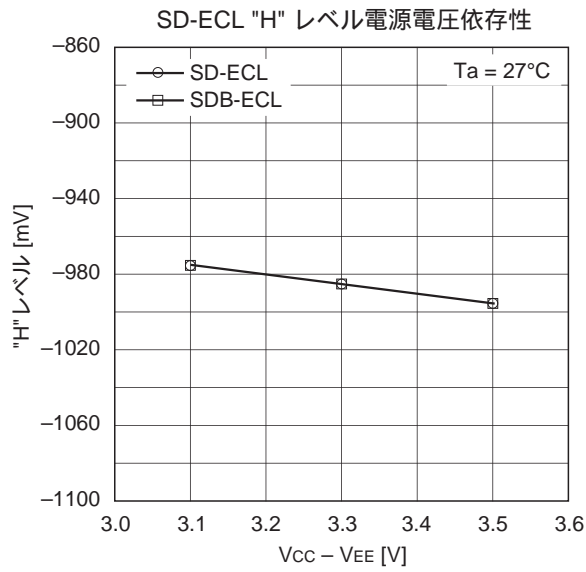


図26

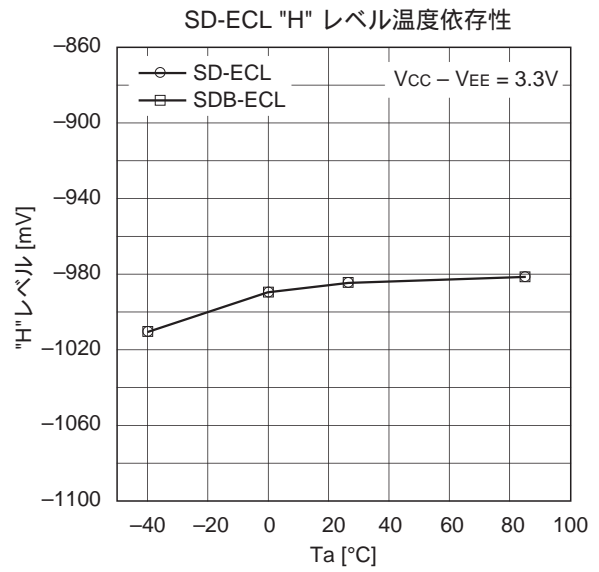


図27

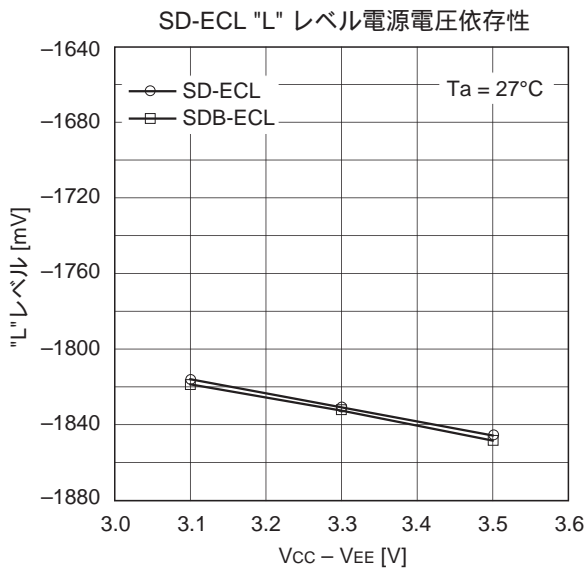


図28

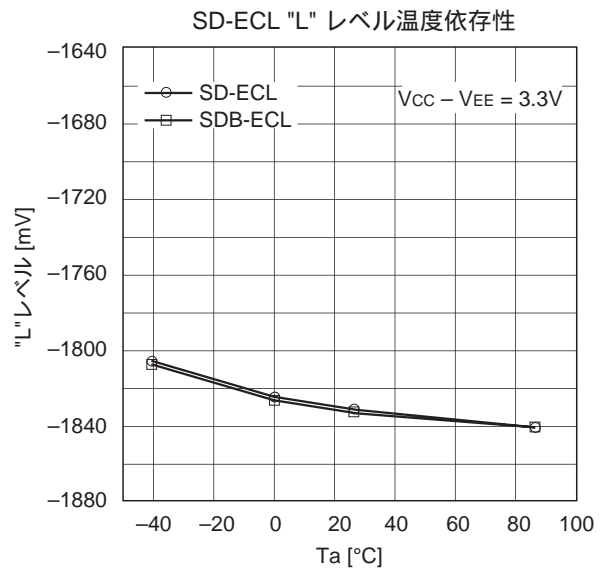


図29

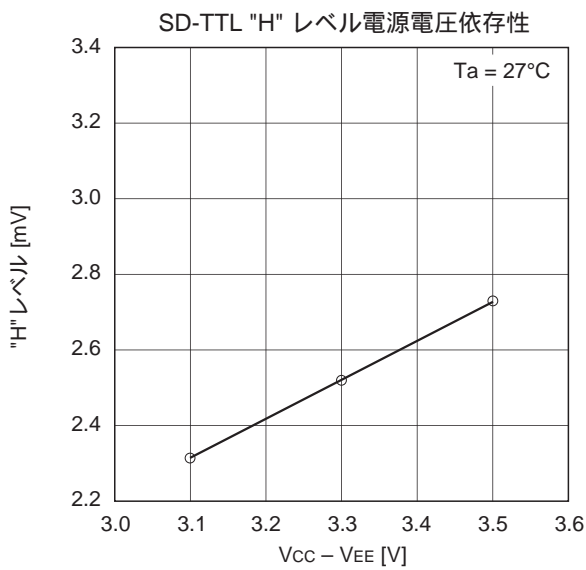


図30

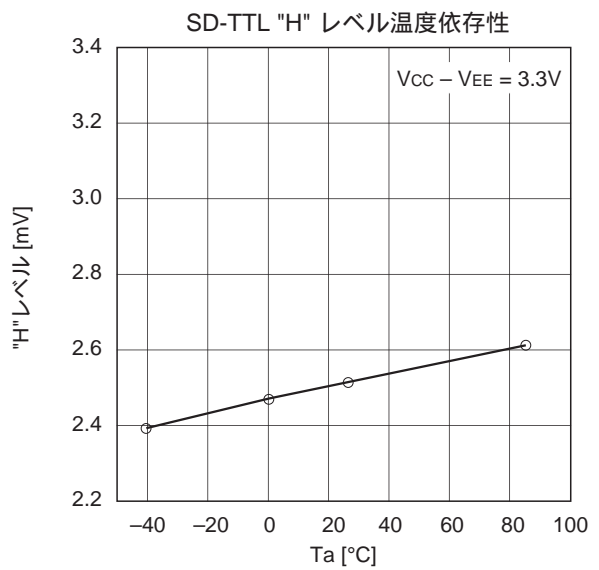


図31

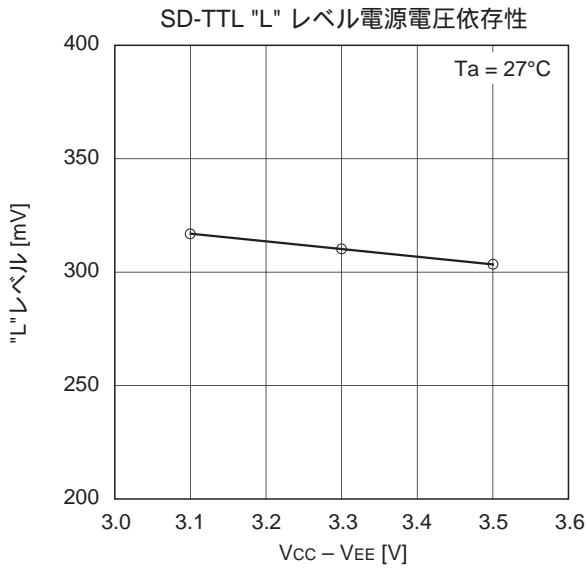


図32

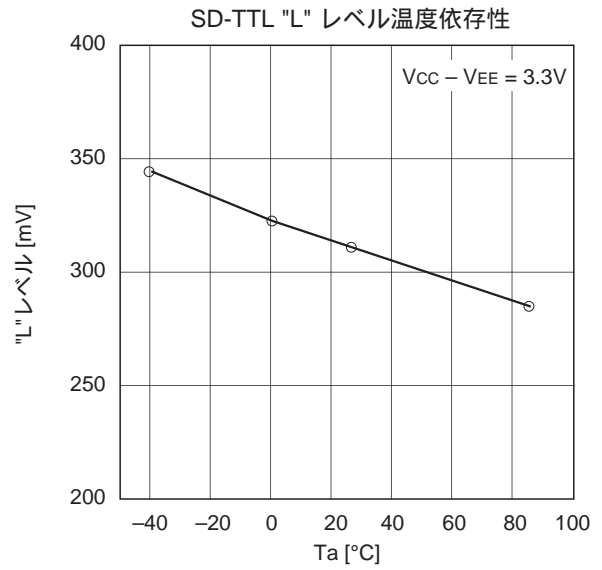


図33

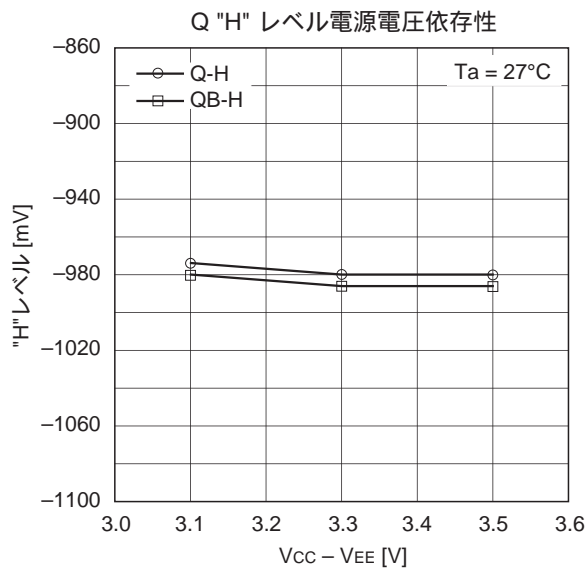


図34

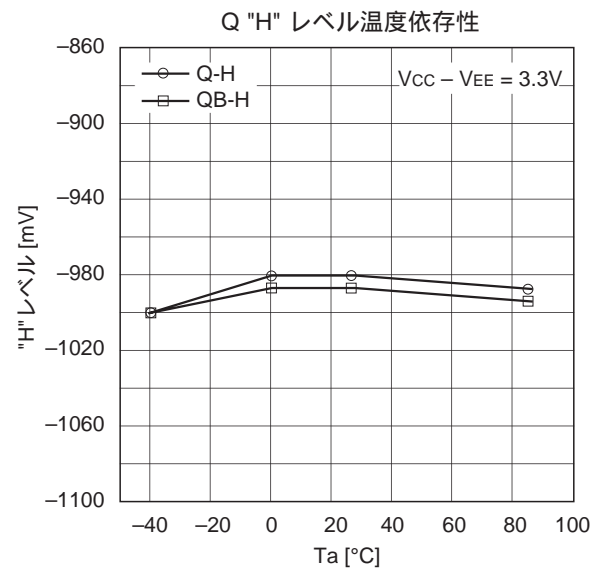


図35

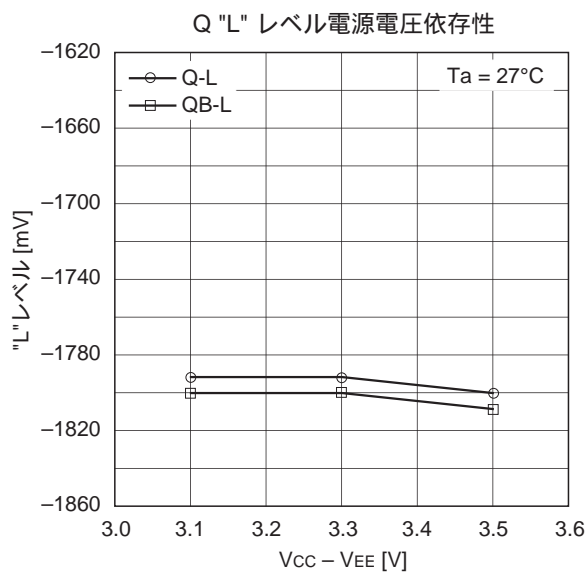


図36

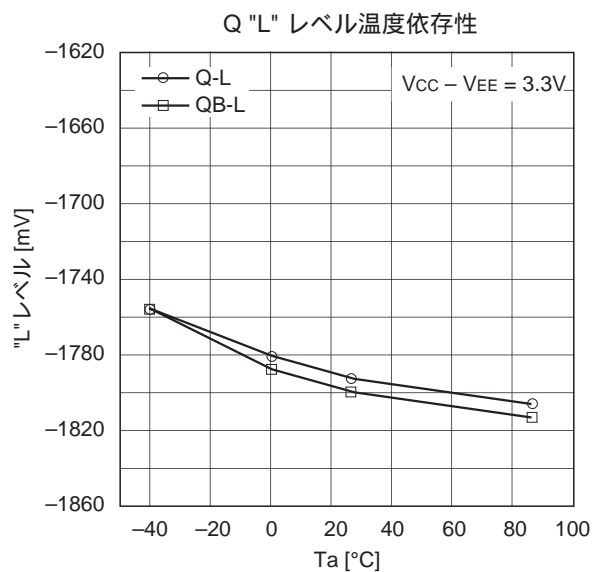
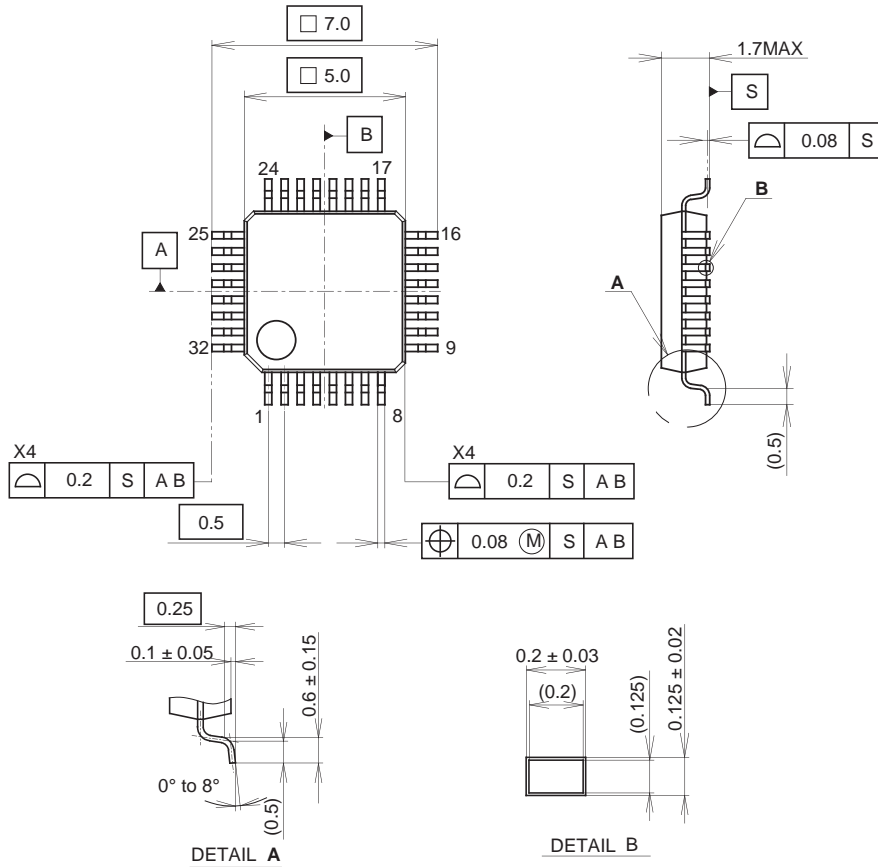


図37

外形寸法図 単位：mm

32PIN LQFP (PLASTIC)



PACKAGE STRUCTURE

SONY CODE	LQFP-32P-L01
EIAJ CODE	LQFP032-P-0505
JEDEC CODE	

PACKAGE MATERIAL	EPOXY RESIN
LEAD TREATMENT	PALLADIUM PLATING
LEAD MATERIAL	COPPER ALLOY
PACKAGE MASS	0.1g

NOTE : PALLADIUM PLATING

This product uses S-PdPPF (Sony Spec.-Palladium Pre-Plated Lead Frame).