

レーザダイオード・ドライバ

概要

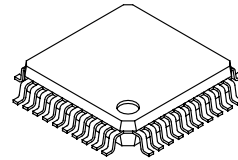
CXB1549Qは、ECL/PECL入力レベルの高速モノリシックレーザダイオード・ドライバです。出力端子(Q, QBX)はオープンコレクタ出力が供給されます。本ICは、データレート：1.25Gbps、最大50mAp-pのモジュレーション電流を駆動でき、60mAまでを供給できるバイアス電流ジェネレータを搭載しています。バイアス電流は、BiasAdj端子とSBias端子の構成方法に応じて、電圧か電流のいずれでも制御できます。また、バイアス電流は、APC (Automatic Power Control) 回路で制御します。このICには、大電流がレーザダイオードに流れるのを防止するために、レーザを保護するアクティビティディテクタ機能とパワー・オン・リセット機能が用意されています。アクティビティディテクタ回路はデータエッジを検出し、一定期間データに変化がなかった場合は、モジュレーション電流とバイアス電流の両方がシャットダウンします。

パワー・オン・リセット回路は、電源が印加された後、ある設定時間に対してモジュレーション電流とバイアス電流をオフにします。さらにこのICは、デューティサイクル補正回路を内蔵しており、入力パルスの立ち下がりエッジを最大0.2nsまで制御することができます。

特長

- 最大データレート (NRZ) : 1.25Gbps
- パワー・オン・リセット機能
- アラーム機能とシャットダウン機能
- 信号デューティサイクル補正
- バイアス電流用オートパワーコントロール (APC)
- レーザ保護用アクティビティディテクタ機能
- レーザダイオードパワーインジケータ
- 差動PECL入力またはAC結合入力

40 pin QFP (Plastic)



用途

- Gbit-ethernet : 1.25Gb / s
- SONET/SDH : 622Mb / s
- Fibre Channel : 532Mb / s, 1.06Gb / s

絶対最大定格

• 電源電圧	$V_{CC} - V_{EE}$	- 0.3 ~ + 6.0	V
• 入力電圧	V_{IN}	$V_{EE} \sim V_{CC}$	V
• 差動入力電圧	$ V_D - V_{DB} $	0 ~ 2.5	V
• バイアス出力電流		0 ~ 80	mA
• モジュレーション出力電流		0 ~ 70	mA
• SBias入出力電流		0 ~ 5	mA
• バイアス調整電流	$I_{set} (I_{biasadj})$	0 ~ 5	mA
• バイアス調整電圧	$V_{set} (V_{biasadj})$	0 ~ 3	V
• 保存温度	T_{stg}	- 65 ~ + 150	

推奨動作条件

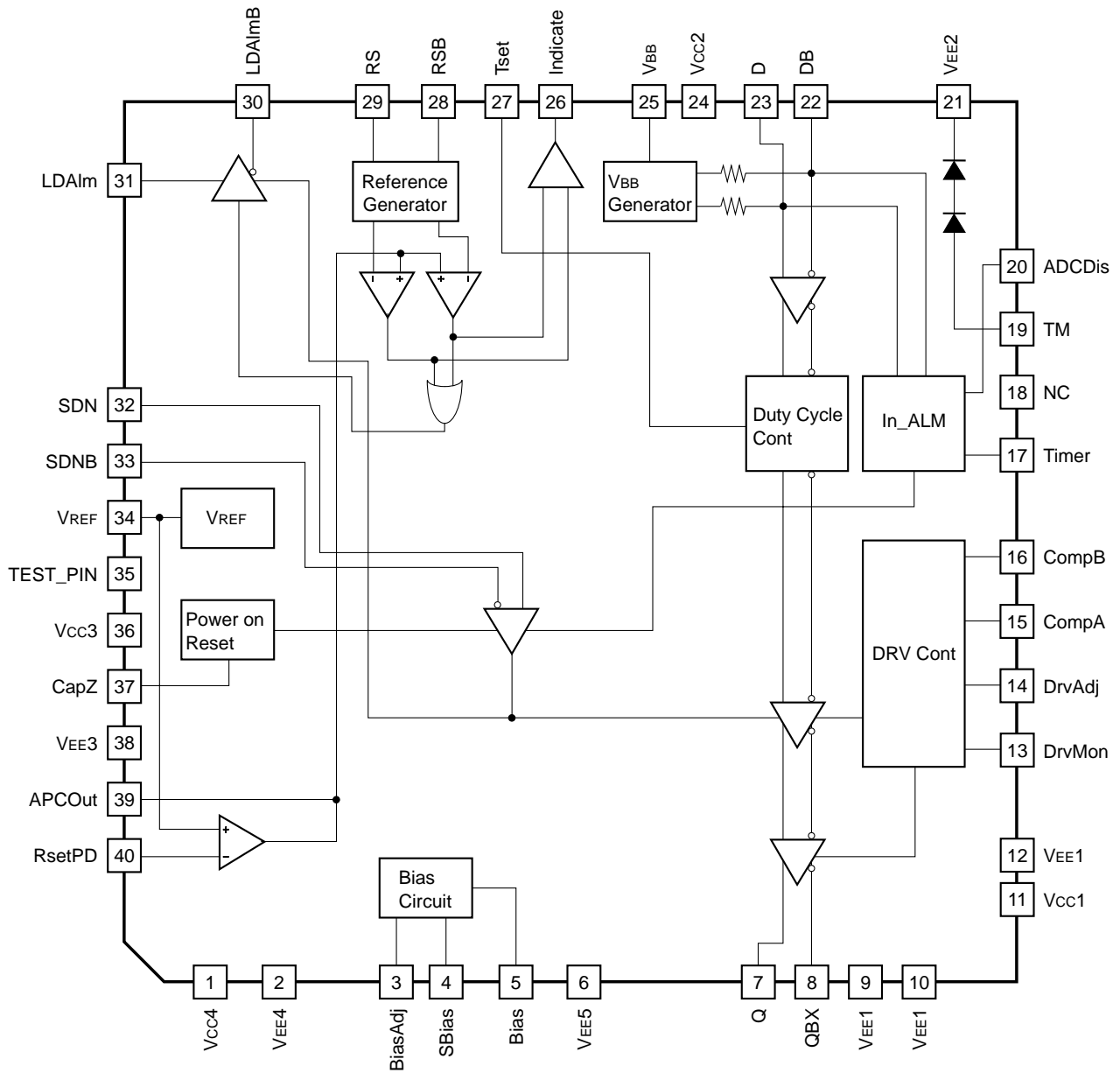
• DC電源電圧	$V_{CC} - V_{EE}$	3.14 ~ 3.46	V
• 動作周囲温度	T_a	- 40 ~ + 85	

構造

バイポーラ シリコン モノリシックIC

本資料に記載されております規格等は、改良のため予告なく変更することがありますので、ご了承ください。また本資料によって、記載内容に関する工業所有権の実施許諾や、その他の権利に対する保証を認めたものではありません。なお資料中に、回路例が記載されている場合、これらは使用上の参考として、代表的な応用例を示したものですので、これら回路の使用に起因する損害について、当社は一切責任を負いません。

ブロック図および端子配列図



端子説明

端子番号	端子記号	端子標準電圧 (V)		等価回路	端子説明
		DC	AC		
1	Vcc4	3.3			APC回路用正電源端子。
2	VEE4	0			APC回路用負電源端子。
3	BiasAdj	1.5 }			バイアス電流設定端子。
4	SBias	0mA }			バイアス電流設定端子 もしくはモニタ端子。
5	Bias	0mA }			バイアス電流出力端子。 オープンコレクタ出力。
6	VEE5	0			バイアス回路用負電源端子。
7	Q	1.3 ~ 3.3	6mA ~ 30mA*1 6mA ~ 50mA*2		モジュレーション電流 出力端子。 オープンコレクタ出力。
8	QBX	1.3 ~ 3.3	6mA ~ 30mA*1 6mA ~ 50mA*2		コンプリメンタリー 電流出力端子。 Q, QBXの電流出力は 完全な対称出力では ないので, Laser Diode はQ出力端子のみに接続 して下さい。
9, 10	VEE1	0			ドライバ回路用負電源端子。
11	Vcc1	3.3			ドライバ回路用正電源端子。
12	VEE1	0			ドライバ回路用負電源端子。
13	DrvMon		0 μA }		モジュレーション電流 (IQ) モニタ端子。 この端子に抵抗 (Rmon) を接続して, IQをモニ タします。
14	DrvAdj		0 μA }		モジュレーション電流 (IQ) 設定端子。 この端子に抵抗 (Rdrv) を接続して, IQを制御 します。図2参照。

*1 Ta = - 40 ~ 0

*2 Ta = 0 ~ + 85

端子番号	端子記号	端子標準電圧 (V)		等価回路	端子説明
		DC	AC		
15	CompA				<p>モジュレーション電流 ドライバ補償端子。 通常、CompA端子と CompB端子の間に180pF の容量を接続します。</p>
16	CompB				
17	Timer				<p>アクティビティディテ クタ (IN_ALM) 用コン デンサ接続端子。 この端子で、アクティ ビティディテクタの Inactive時間の周期を設 定します。 Inactive時間は、この端 子にコンデンサを接続 して制御します。図6参 照。</p>
18	NC				ノーコネクション
19	TM	1.5			チップ温度モニタ端子。
20	ADCDIS		V_{EE} $\}$ V_{CC} (オープン)		<p>アクティビティディテ クタ回路制御端子。 High (Vccに接続するか オープン) : アクティ ビティディテクタディ セーブル。 Low (VEEに接続) : アクティビティディテ クタイネーブル。</p>
21	VEE2	0			データ入力回路用負電源端子。

端子番号	端子記号	端子標準電圧 (V)		等価回路	端子説明	
		DC	AC			
22	DB		1.6 } 2.4		<p>差動PECLデータ入力端子。 これらの入力は、内部的に10k でV_{BB}にバイアスされます。</p>	
23	D		1.6 } 2.4			<p>データ入力回路用正電源端子。</p>
24	V _{CC2}	3.3			<p>基準バイアス電圧。 (オプション)</p>	
25	V _{BB}	2				
26	Indicate		0.7 } 1.7			<p>レーザダイオードの光パワーがノーマルかどうかを示す、アナログ電圧ハイインピーダンス出力端子。 パワーと出力範囲の関係は次の通りです。 Highパワー : V_o 1.7V ノーマルパワー : V_o = 1.2V Lowパワー : V_o 0.7V</p>
27	Tset				<p>出力デューティサイクル制御選択端子。 この端子で、入力のHighレベルパルスの立ち下がりがエッジを制御します。 この遅延限界は、0から0.2nsの間を変動します。 V_{CC}とこの端子間に抵抗を接続して、デューティサイクルを制御します。 図1参照。</p>	
28	RSB	0.5			<p>LD_ALARM用ウィンドウ・コンパレータ上/下しきい値電圧端子。 外付け抵抗で、アラーム(異常)アサート電圧が設定できる端子です。 デフォルト電圧は2.5V (RS) と、0.5V (RSB) です。 (オプション)</p>	
29	RS	2.5				

端子番号	端子記号	端子標準電圧 (V)		等価回路	端子説明
		DC	AC		
30	LDAImB		0.2 } 3		<p>オープンコレクタコンプリメンタリTTL出力端子。 アクティビティディテクタ回路イネーブル時、レーザモニタダイオード回路に異常が検出された時に動作します。</p>
31	LDAIm		0.2 } 3		
32	SDN		0 } 3.3		<p>出力電流ディセーブル用コンプリメンタリTTL入力端子。(シャットダウン入力端子) オープン時, High。</p>
33	SDNB		0 } 3.3		
34	VREF	1.7			<p>APC用温度補償基準電圧端子。 1.7V (V_{EE}基準にて一定)</p>
35	TEST-PIN	オープン			ノーコネクション。
36	Vcc3	3.3			信号検出回路用正電源端子。

端子番号	端子記号	端子標準電圧 (V)		等価回路	端子説明
		DC	AC		
37	CapZ				<p>パワーオンリセット用のコンデンサと抵抗接続端子。 この端子で、ICの初期ターンオン時間（バイアス電流とモジュレーション電流のリリース時間）を制御します。この機能の時間は外付けRCネットワークで設定します。図7参照。</p>
38	V _{EE3}	0			信号検出回路用負電源端子。
39	APCOut				<p>APCオペアンプの出力端子。 この信号でバイアス調整端子（BiasAdjとSBias）を制御します。</p>
40	RsetPD				モニタPD接続端子。

電気的特性

DC特性

($V_{CC} = 3.14 \sim 3.46V$, $V_{EE} = 0V$, $T_a = -40 \sim +85$)

項目	記号	条件	最小値	標準値	最大値	単位
DC電源電圧	Vdc	$V_{CC} - V_{EE}$	3.14	3.3	3.46	V
電源電流	I _{EE}	$I_Q = 0mA$, $I_{BIAS} = 0mA$	- 76	- 59	-	mA
変調出力電流範囲	I _{Q1}	$T_a = -40 \sim 0$	6	-	30	
	I _{Q2}	$T_a = 0 \sim +85$	6	-	50	
変調出力電圧範囲	V _Q		$V_{CC} - 2$	-	V_{CC}	V
バイアス出力電流範囲	I _B		0	-	60	mA
バイアス出力電圧範囲	V _B		$V_{CC} - 2$	-	V_{CC}	V
I _B 対I _{set} 比	I _B vsI _{set}		14	22	27	-
ECL入力High電圧	V _{EIH}		$V_{CC} - 1.17$	-	$V_{CC} - 0.81$	V
ECL入力Low電圧	V _{EIL}		$V_{CC} - 1.84$	-	$V_{CC} - 1.48$	
SDN, SDNB, リセット入力High電圧	V _{TIH}		2	-	V_{CC}	
SDN, SDNB, リセット入力Low電圧	V _{TIL}		0	-	0.8	
LDA, LDAB出力High電圧	V _{TOH}	$I_{OH} = -10 \mu A$, $R_L = 4.7k$	$V_{CC} - 0.1$	-	$V_{CC} + 0.2$	
LDA, LDAB出力Low電圧	V _{TOL}	$I_{OL} = 1mA$, $R_L = 4.7k$	0	-	0.4	
オペアンプ用基準バイアス電圧	V _{REF}		1.5	1.7	1.9	
V _{REF} 動作電流範囲	V _{REF} drv		- 500	-	+ 500	

AC特性

($V_{CC} = 3.14 \sim 3.46V$, $V_{EE} = 0V$, $T_a = -40 \sim +85$)

項目	記号	条件	最小値	標準値	最大値	単位
最大データレート	fdmax		1.25	-	-	Gbps
立ち上がり時間 (20~80%)	tr	$I_Q = 20mA$, $R_L = 25$	-	100	-	ps
立ち下がり時間 (20~80%)	tf	$I_Q = 20mA$, $R_L = 25$	-	200	-	
デューティサイクル制御による最大可変Highレベルパルス幅	tdelay	データレート = 1.25Gbps	0.2	-	-	ns
IN_Alarm最大設定時間範囲	ts_alm		20	-	-	μs
POR最大設定時間範囲	ts_por		150	-	-	
シャットダウン時間	tsut_off		-	-	10	
シャットダウン・リカバリ時間	tsut_on		-	-	100	

APC回路・オペアンプのDCおよびAC電気的特性

($V_{CC} = 3.14 \sim 3.46V$, $V_{EE} = 0V$, $T_a = -40 \sim +85$)

項目	記号	条件	最小値	標準値	最大値	単位
入力電圧範囲	V_{IN}		1.2	-	2.8	V
出力電圧範囲	V_O		0.6	-	2	V
入力バイアス電流	I_B		-	7	-	μA
入力オフセット電圧	V_{OFF}		-	2.5	-	mV
入力オフセット電流	I_{OFF}		-	0.7	-	μA
入力インピーダンス	Z_{IN}		-	12	-	k
出力ドライブ電流	I_O		-5.0	-	1.0	mA
スルーレート	SR		-	1.9	-	V/ μs
オープンループゲイン	A_v		-	55	-	dB
ユニティゲイン帯域	funit		-	20	-	MHz

機能ブロック説明

1. Data Buffer

Data Bufferは、データバッファとディレイジェネレータで構成されます。ECL / PECLデータは、最大データレート1.25Gbpsでデータバッファに入力され、このデータは、ディレイ回路に入力されます。ディレイ回路は、最大0.2nsまでのディレイ時間を、パルスの立ち下がりエッジに追加します。ディレイ時間は、ディレイ時間設定端子 (Tset 27番端子) とVcc間に接続された外付け抵抗で設定されます。Highレベルパルス幅と設定抵抗 (Rset) との関係のグラフを図1に示します。

2. V_{BB}ジェネレータ

この回路はAC結合入力用に、基準バイアス電圧をデータバッファへ供給します。

3. モジュレーション電流ジェネレータ

この回路は、レーザダイオードを変調するのに50mAまでの電流を供給します。モジュレーション電流は、モジュレーション電流設定端子 (DrvAdj 14番端子) とVcc間に接続された外付け抵抗 (Rdrv) で設定されます。このICのユーザがモジュレーション電流をモニタできるように、モジュレーション電流モニタ端子 (DrvMon 13番端子) もあります。Vcc端子とDrvMon端子間に外付けの固定抵抗を取り付けることで、DrvMon端子の電圧を測定すればモジュレーション電流をモニタすることができます。変調電流とモニタ電流の比は約50対1です (図8, 9参照)。モジュレーション電流と設定抵抗 (Rdrv) の関係のグラフを図2に示します。

4. バイアス電流ジェネレータ

この回路は、60mAまでのバイアス電流をレーザダイオードに供給できる、非常に大きな電流源です。回路は約22対1 (電流 - 電流設定時) のカレントミラーで、外部から次の2つの方法で制御できます。

第一の方法ではBiasAdj (3番端子) とSBias (4番端子) をショートし、この2つの端子に制御電流 (Iset) を流します。Bias端子 (5番端子) はレーザダイオードに接続されます。レーザダイオード・バイアス電流と制御電流 (Iset) の特性を図3に示します。

第二の方法ではSBias端子 (4番端子) をVccに結合し、電圧源を使用してBiasAdj (3番端子) を調整します。BiasAdj端子で電圧を可変すると、レーザダイオードを流れる電流が可変します。レーザダイオードバイアス電流と制御電圧の特性を、図4に示します。

5. APC (Auto Power Control) 回路

APC回路は、ウインドウコンパレータ、APCオペアンプ、レーザダイオード・アラーム回路、レーザダイオードパワーインジケータで構成されます。

APCオペアンプは通常、反転積分器として構成されます。反転入力は、レーザダイオードからの光出力をモニタするフォトダイオードに接続されます。フォトダイオードは、レーザダイオードから受信した光を電流に変換します。そして、オペアンプの出力でBiasAdj端子を駆動し、SBias端子は抵抗を介してVccにショートします。オペアンプを反転積分器として構成すると、オペアンプはフォトダイオードの電流と反転させて、レーザダイオードのバイアス電流を調整できます。すなわちフォトダイオードが低電流を検出すると積分器出力が上昇して、より大きなバイアス電流がレーザダイオードを流れます。フォトダイオード電流が大電流の場合、オペアンプの出力が下降し、レーザダイオードを流れるバイアス電流がより小さくなります。

一方、APCオペアンプの出力がウインドウコンパレータに接続されています。ウインドウコンパレータの機能で、APCオペアンプ出力がコンパレータごとの基準電圧 (RS, RSB) を上回るか下回る電圧を検出します。これが発生するとコンパレータ出力によって、レーザダイオード・アラーム出力 (LDAIm) がHighレベルになり、レーザダイオード電流が過大か過小のいずれかであることがシステムに通報されます。

また、ウインドウコンパレータは、レーザダイオードパワーインジケータ回路 (Indicate) の駆動も行ないます。APCオペアンプ出力 (V_{APC}) が、バイアス電流のノーマル設定ポイント (V_{RSB} < V_{APC} < V_{RS}) にあるように出力された時は、パワーインジケータ電圧は約1.2Vで出力されます。APCオペアンプ出力がLowレベル (V_{RSB} > V_{APC}) になるとパワーインジケータ出力が約1.7Vに上昇し、レーザダイオード電流が過大であることが示されます。APCオペアンプ出力がHighレベル (V_{APC} > V_{RS}) になると、パワーインジケータ出力は約0.7Vに降下します。

自分自身によりシャットダウンを行った時は必ず、レーザダイオード・アラーム出力はディセーブル (Fault としない) されます。

6. シャットダウン, 入力アラーム回路

これらの回路で、モジュレーション電流とバイアス電流の両方が、各種の条件下でシャットダウンされます。この回路のすべてのシャットダウンメカニズムについて、機能ブロック図を図5に示します。リセット機能を主とした信号の優先度を、以下に示します。

- 1) パワー・オン・リセット
- 2) シャットダウン, 入力アラーム

シャットダウン回路には、出力電流をディセーブルするコンプリメンタリTTL入力があります。シャットダウン機能の真理値表を次に示します。

SDN	SDNB	出力電流
Low	Low	Off
Low	High	On
High	Low	Off
High	High	Off

アクティビティディテクタ (In_ALM) 回路は、入力データのエッジを検出するように設計されています。ユーザが定義した一定期間 (T_{ACT}) を超えても入力データの変化がない場合、シャットダウン回路がイネーブルとなりモジュレーション電流とレーザバイアス電流がシャットダウンされます。入力検出 (T_{ACT}) 時間は、Timer 端子 (17番端子) と V_{CC} の間に外付けされるコンデンサの値で設定されます。入力検出時間と C_{timer} との関係を図6に示します。

パワー・オン・リセット回路は反転コンパレータで、これには V_{CC} と V_{EE} 間に接続された $CapZ$ 端子 (37番端子) に外付けされたRCネットワークがあります。電源投入時には、コンパレータの基準電圧に向かってRCが充電を開始します。これは反転コンパレータなので、コンデンサが基準電圧を超えて充電されるまで、出力はHighレベルのままになります。コンパレータ出力がHighレベルである限り、レーザダイオードはディセーブルされます。コンデンサが基準電圧を超えて充電されると同時にこの回路の出力がLowレベルになり、レーザダイオードがイネーブルされて、通常の動作の準備ができます。10k 抵抗 (R_{series}) の場合のパワー・オン・リセット時間対コンデンサのグラフを、図7に示します。

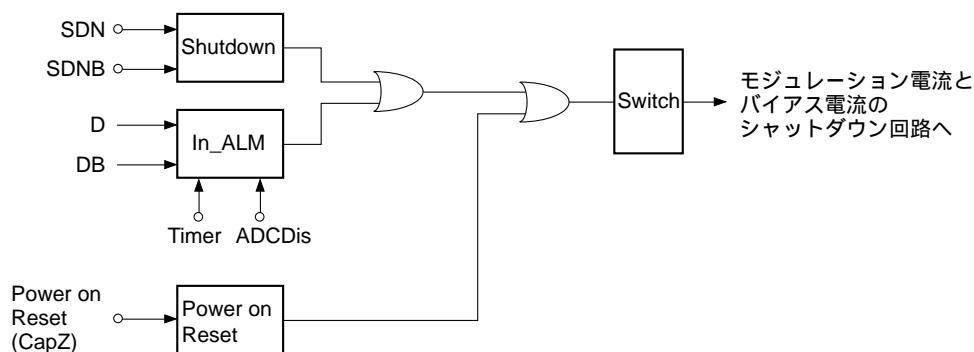


図5. シャットダウン, In_ALM機能ブロック図

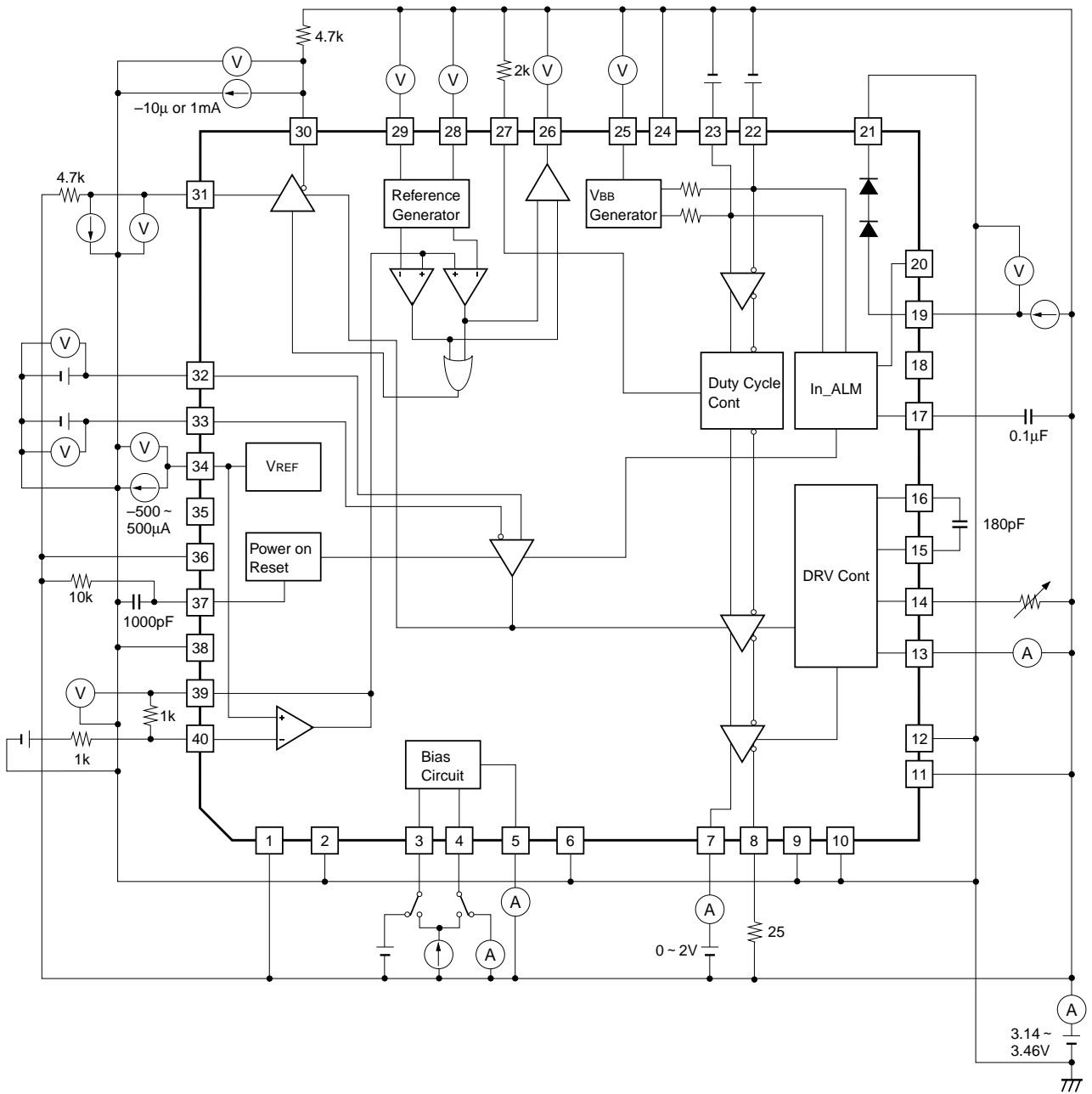
7. その他

静電強度が弱いので、ICの取り扱いには注意して下さい。

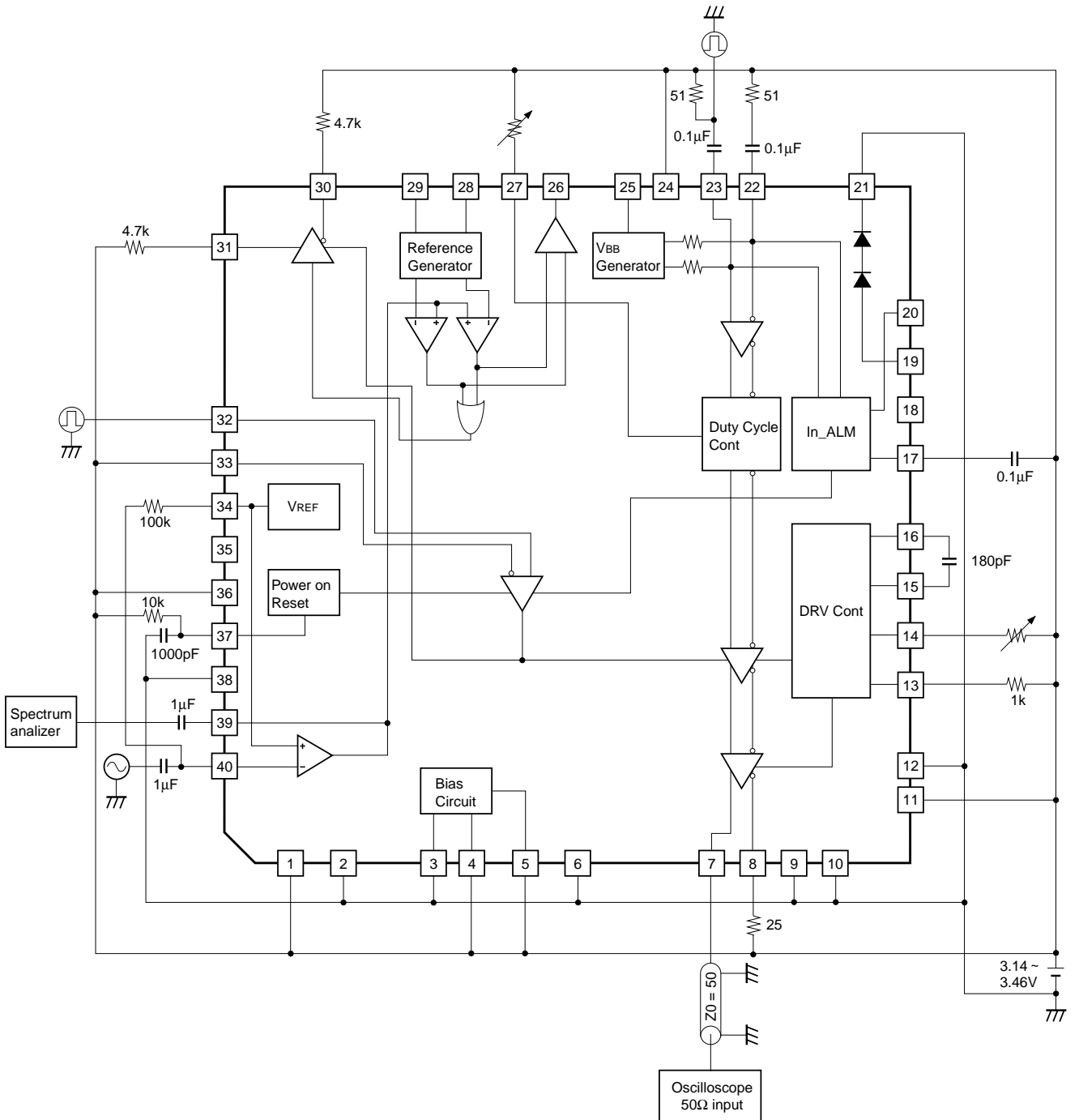
T_{set} 端子 (27ピン) には必ず抵抗をかいして V_{CC} に接続して下さい。

オープンまたは V_{CC} に直接接続するのはおやめ下さい。

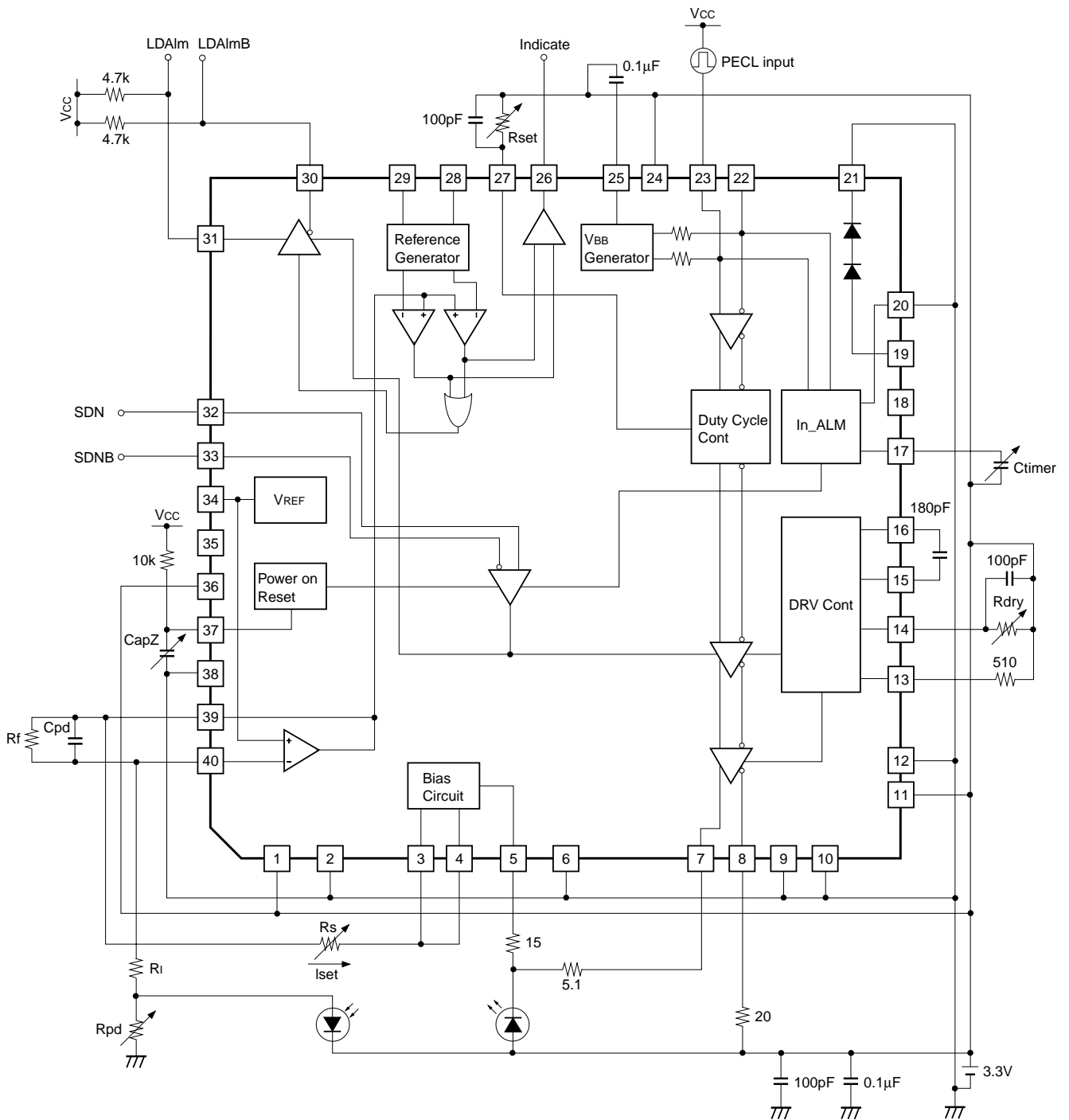
DC電氣的特性測定回路図



AC電氣の特性測定回路図



応用回路例 ($V_{CC} = 3.3V$, $V_{EE} = 0V$)



この資料の応用回路例は、使用上の参考として、代表的な応用例を示したもので、これらの回路の使用に起因する損害あるいは第三者の工業所有権の侵害の問題について、当社は一切の責任を負いません。

代表的特性例

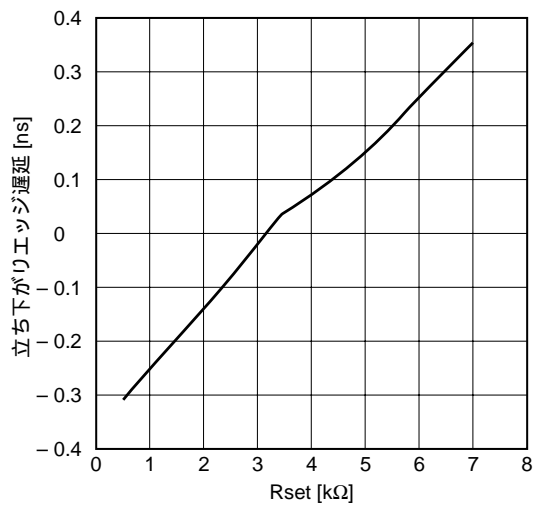


図1 . 1ns入力データパルス印加時の遅延時間 対 リセット特性

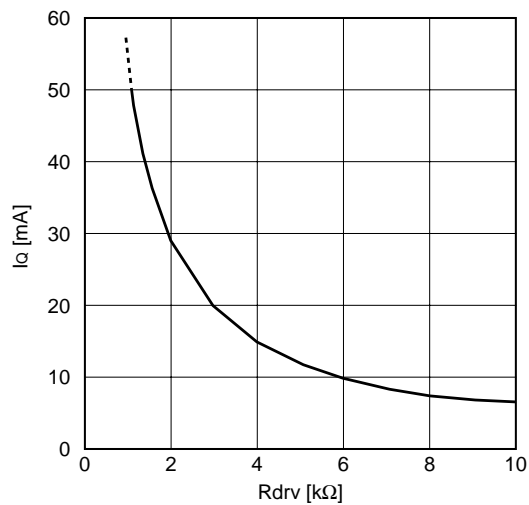


図2 . 変調電流 (Iq) 対 Rdrv特性

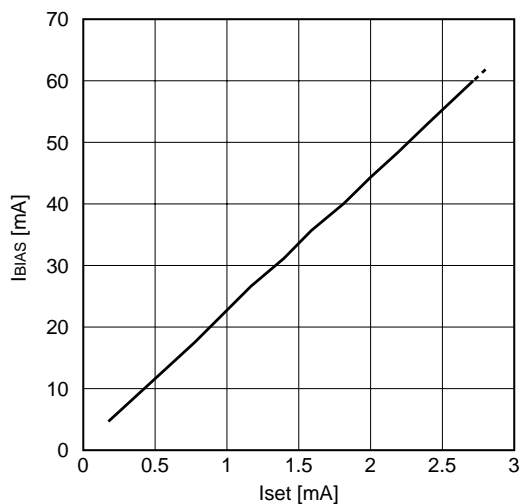


図3 . バイアス電流 (I_{BIAS}) 対 バイアス調整電流 (Iset) 特性

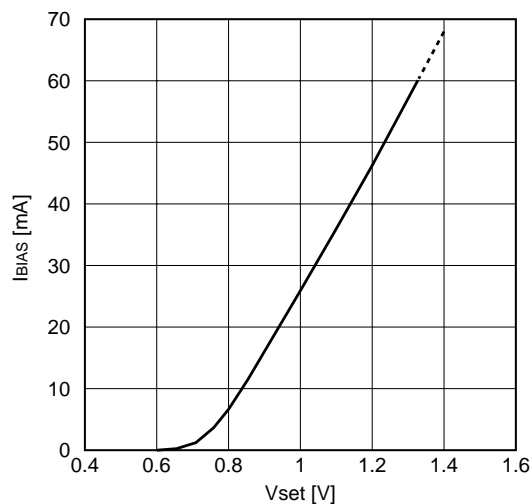


図4 . バイアス電流 (I_{BIAS}) 対 バイアス調整電圧 (Vset) 特性

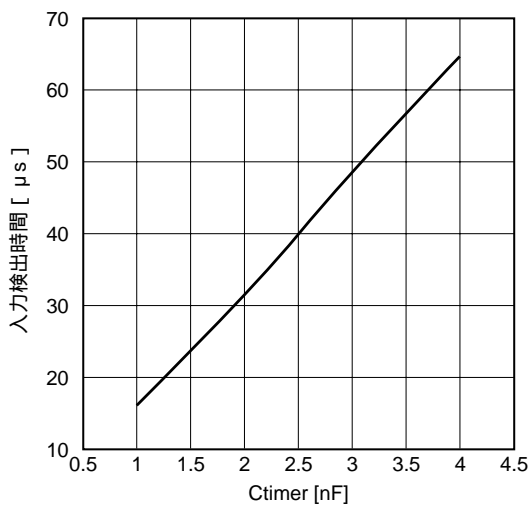


図6 . 入力検出時間 対 Ctimer特性

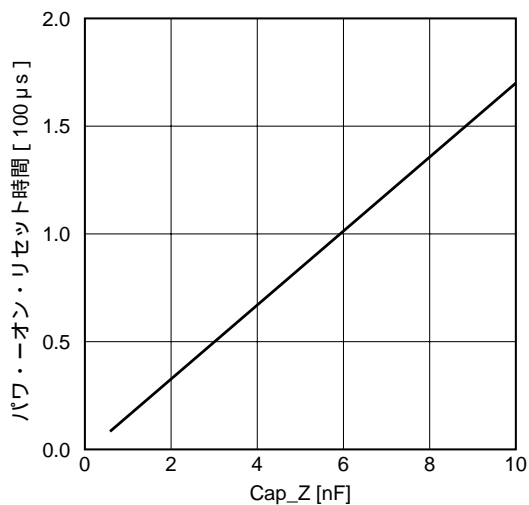


図7 . パワー・オン・リセット時間 対 Cap_Z特性 (Rseries = 10k)

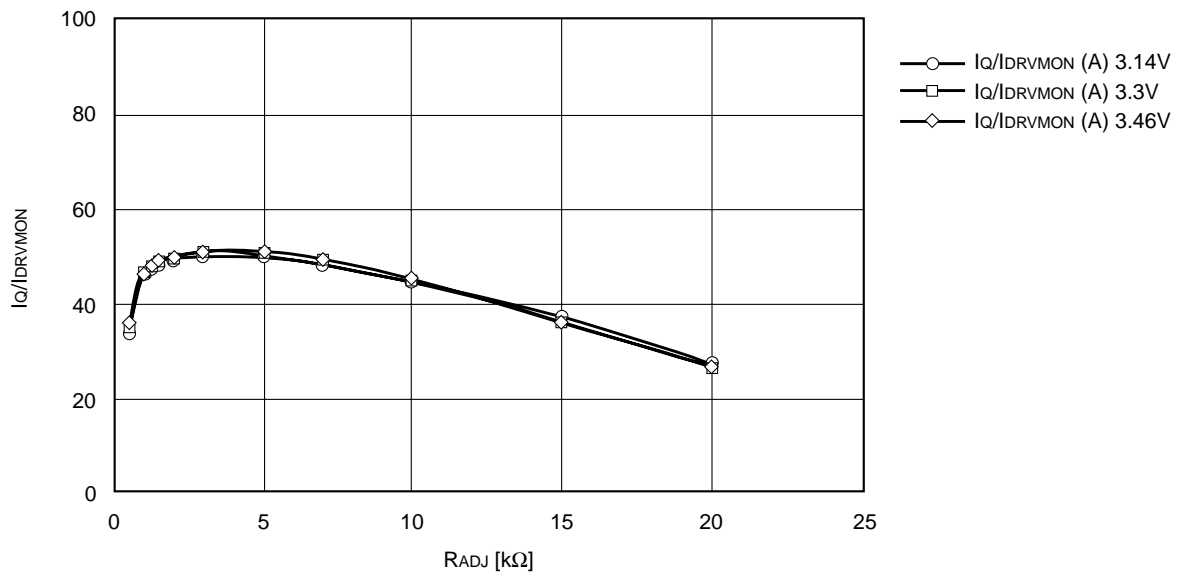


図8 . 変調電流 (I_q) / 変調モ二夕電流 (I_{DRVMON}) 比 対 Rdrv特性 (電特)

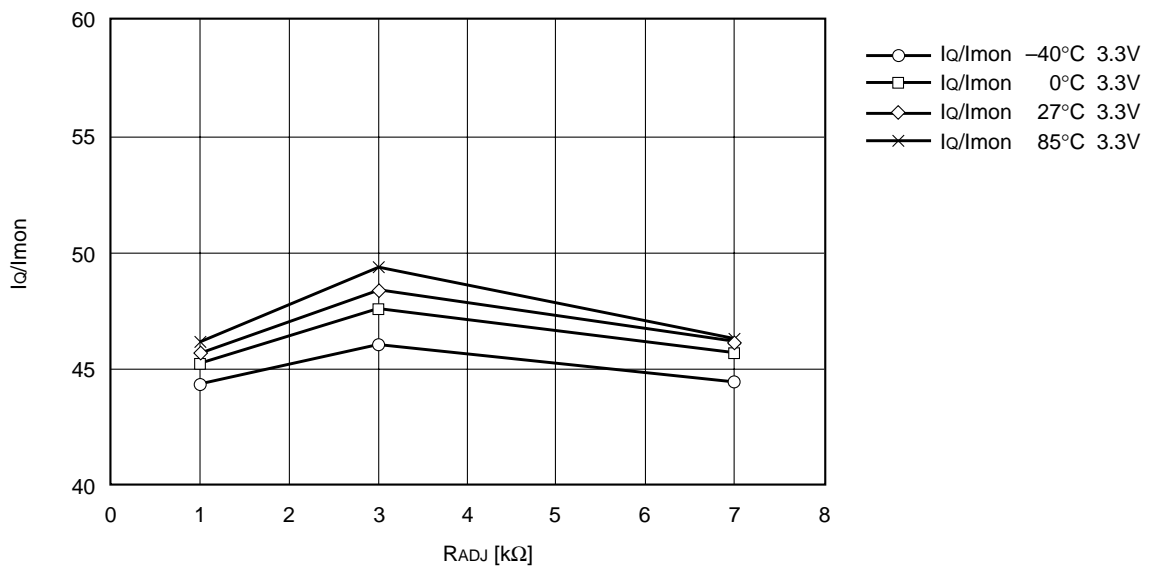
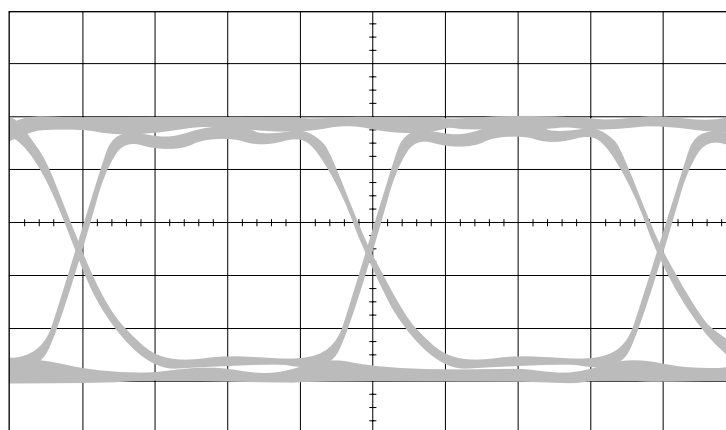


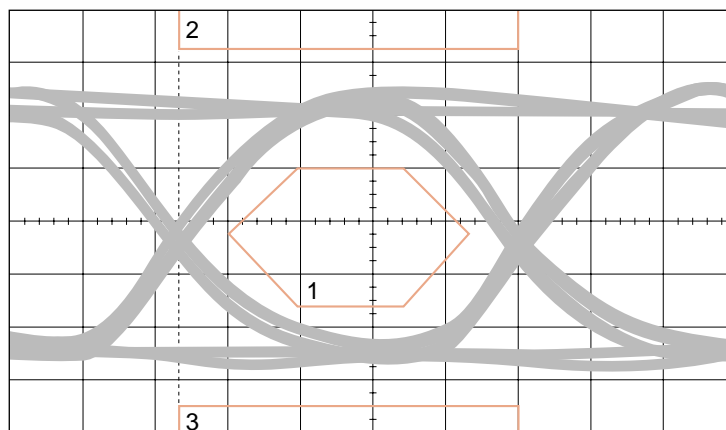
図9 . 変調電流 (I_q) / 変調モ二夕電流 (I_{DRVMON}) 比 対 Rdrv特性 (温特)



Vcc = 0V
 VEE = -3.3V
 RL = 25
 Ta = 27°C
 IQ = 30mA
 単相入力
 パターン = PRBS2²³ - 1
 データレート 1.25Gbps

Ch.1 : 150mV/div, オフセット : -300mV
 帯域幅 : 20.0GHz
 タイムベース : 200ps/div

図10 . 電氣的出力波形



Vcc = 0V
 VEE = -3.3V
 FP-LD ($\lambda = 1330\text{nm}$)
 Ta = 27°C
 単相入力
 パターン = PRBS2²³ - 1
 データレート 1.06Gbps
 フィルタ (Cut Off 700Mbps)
 マスク : FC1063

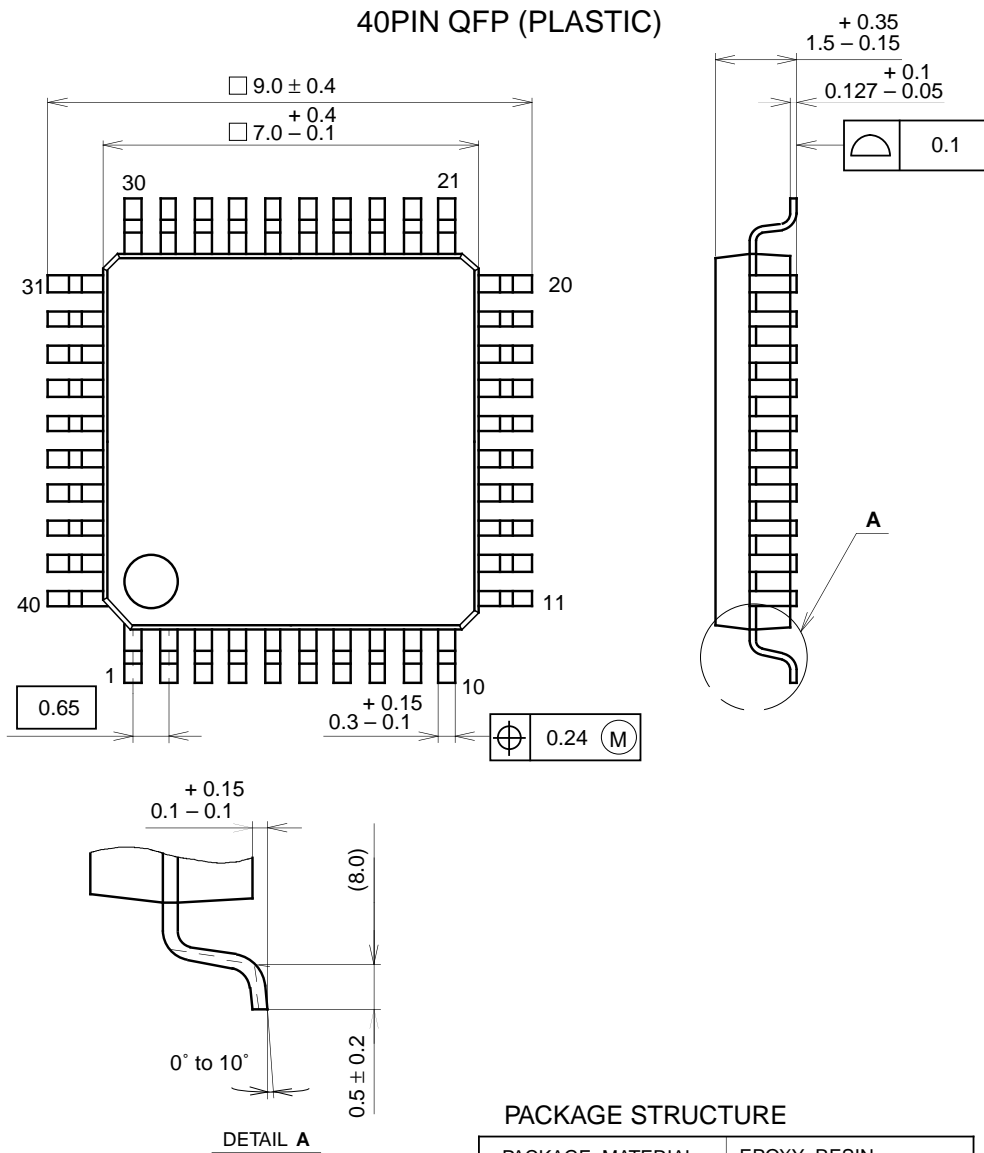
Ch.2 : 5.0mV/div, オフセット : 12.8mV
 帯域幅 : 12.4GHz
 タイムベース : 200ps/div

図11 . 光出力波形

CXB1549Q

端子番号	端子名	端子番号	端子名
1	Vcc4	21	VEE2
2	VEE4	22	DB
3	BiasAdj	23	D
4	SBias	24	Vcc2
5	Bias	25	VBB
6	VEE5	26	Indicate
7	Q	27	Tset
8	QBX	28	RSB
9	VEE1	29	RS
10	VEE1	30	LDAImB
11	Vcc1	31	LDAIm
12	VEE1	32	SDN
13	DrvMon	33	SDNB
14	DrvAdj	34	VREF
15	CompA	35	TEST-PIN
16	CompB	36	Vcc3
17	Timer	37	CapZ
18	NC	38	VEE3
19	TM	39	APCOut
20	ADCDIs	40	RsetPD

外形寸法図 单位：mm

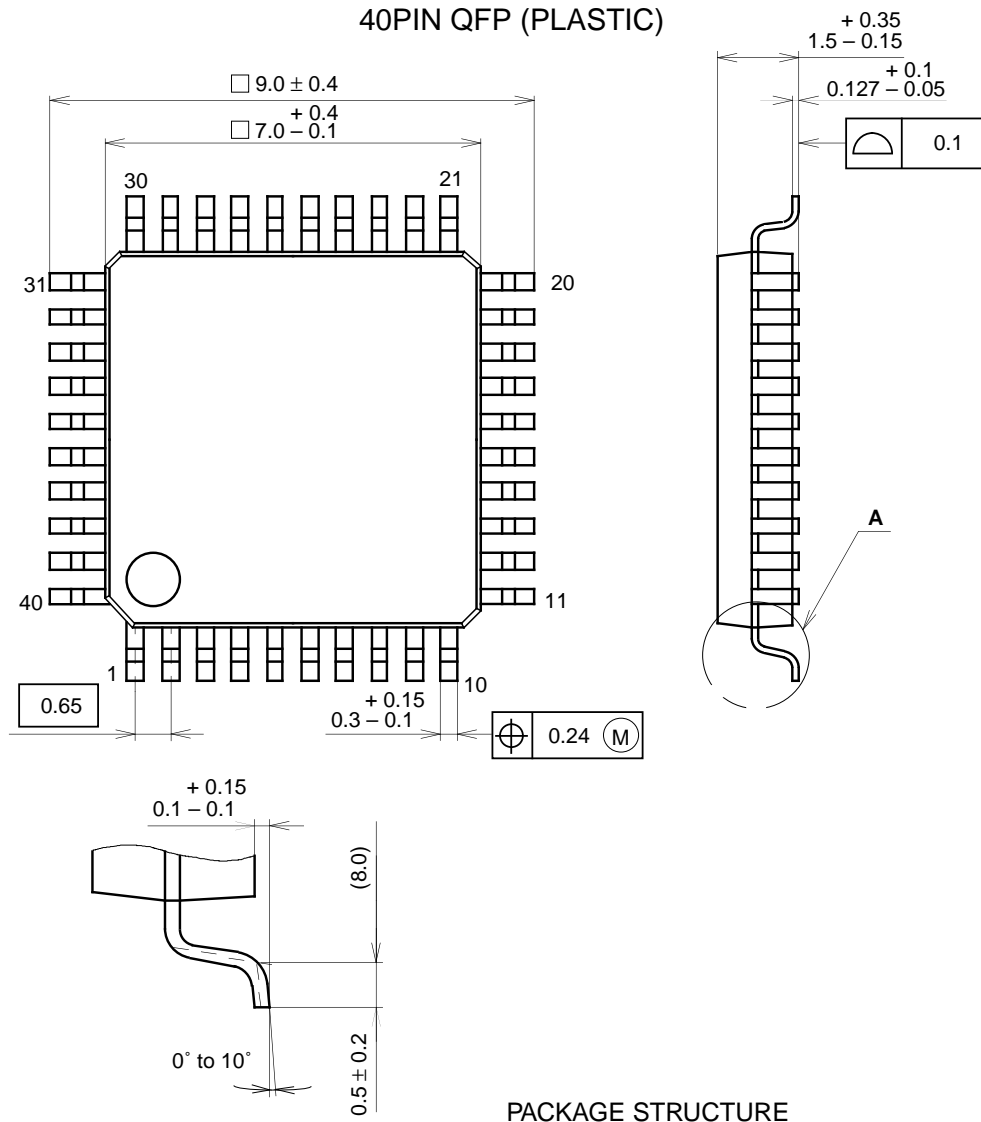


SONY CODE	QFP-40P-L01
EIAJ CODE	P-QFP40-7x7-0.65
JEDEC CODE	_____

PACKAGE STRUCTURE

PACKAGE MATERIAL	EPOXY RESIN
LEAD TREATMENT	SOLDER PLATING
LEAD MATERIAL	42/COPPER ALLOY
PACKAGE MASS	0.2g

外形寸法図 単位：mm



DETAIL A

SONY CODE	QFP-40P-L01
EIAJ CODE	P-QFP40-7x7-0.65
JEDEC CODE	_____

PACKAGE STRUCTURE

PACKAGE MATERIAL	EPOXY RESIN
LEAD TREATMENT	PALLADIUM PLATING
LEAD MATERIAL	COPPER ALLOY
PACKAGE MASS	0.2g