

## 光通信受信用ポストアンプ

## 概要

CXB1810FNは光通信受信用2R機能（Reshaping, Regenerating）を1チップにて実現しています。

本ICにはSignal Detect機能が搭載されており、TTLレベルで出力されています。

## 特長

- オートオフセットキャンセル回路
- 信号断アラーム出力
- 3.3Vまたは5.0V単一電源

## 用途

SONET / SDH

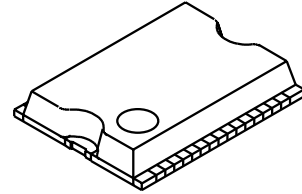
## 絶対最大定格

• 電源電圧	$V_{CC} - V_{EE}$	- 0.3 ~ + 6.0	V
• 入力電圧差	$ V_D - V_{DN} $	2.5	V
• ECL / TTL出力電流	(連続)	50	mA
	(サージ)	70	mA
• 保存温度	$T_j$	- 65 ~ + 150	

## 推奨動作条件

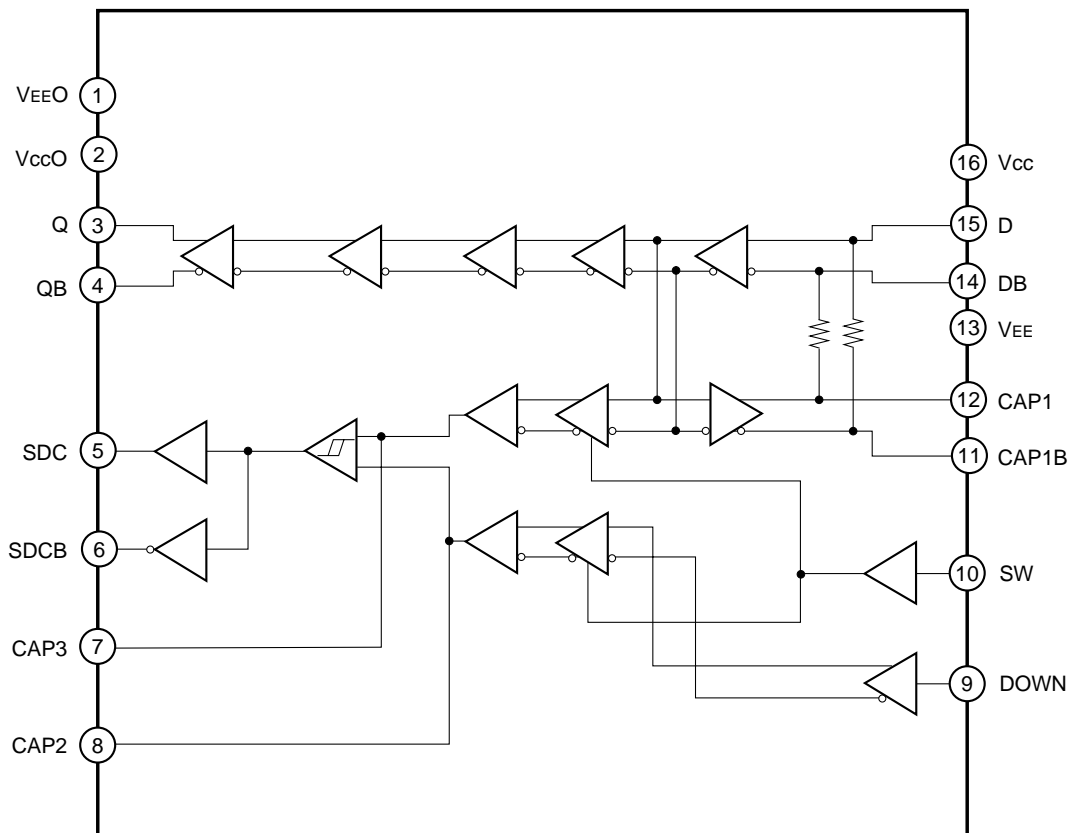
• 電源電圧	$V_{CC} - V_{EE}$	3.14 ~ 5.25	V
• 終端電圧 (Q / QB用)	$V_{t1}$	$V_{CC} - 1.8 \sim V_{CC} - 2.2$	V
• 終端抵抗 (Q / QB用)	$R_t$	46 ~ 56	
• 動作温度	$T_a$	- 40 ~ + 85	

16 pin HSOF (plastic)

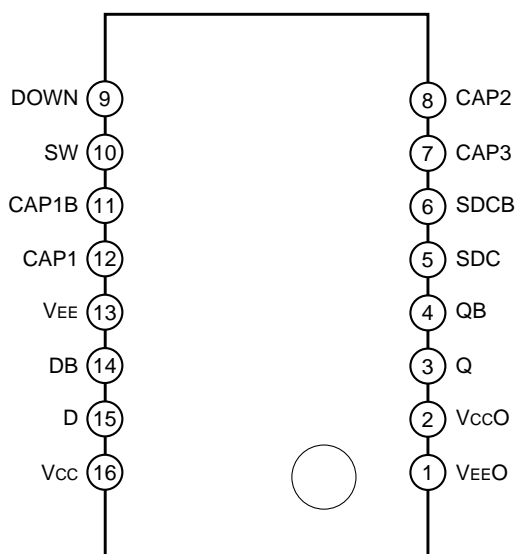


本資料に記載されております規格等は、改良のため予告なく変更することがありますので、ご了承ください。  
また本資料によって、記載内容に関する工業所有権の実施許諾や、その他の権利に対する保証を認めたものではありません。  
なお資料中に、回路例が記載されている場合、これらは使用上の参考として、代表的な応用例を示したものですので、これら回路の使用に起因する損害について、当社は一切責任を負いません。

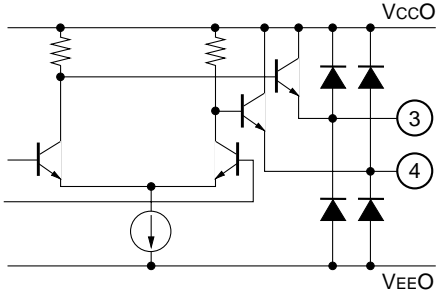
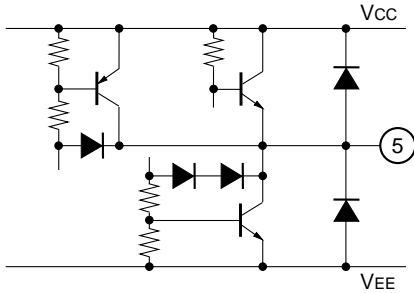
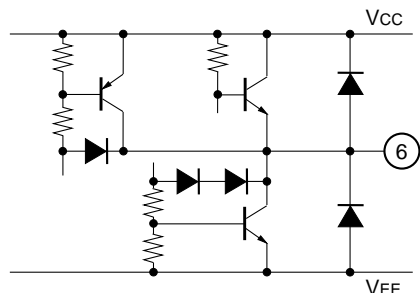
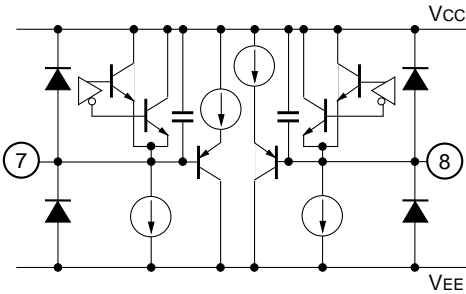
ブロック図



端子配列図



端子説明

端子番号	端子記号	端子標準電圧 (V)		等価回路	端子説明
		DC	AC		
1	VEEO	0			データ出力回路用GND。
2	VccO	3.3 or 5.0			データ出力回路用正電源。
3 4	Q QB		1.7 } 2.4 or 3.4 } 4.1		データ出力端子。
5	SDC		0.2 } 2.9 or 0.2 } 4.7		信号検出出力 (TTL)。信号断が検出されている間、SDC出力はLowレベルになります。
6	SDCB		0.2 } 2.9 or 0.2 } 4.7		信号検出出力 (TTL)。信号断が検出されている間、SDCB出力はHighレベルになります。
7	CAP3		1.3 } 1.8 or 3.0 } 3.5		信号検出回路用ピークホールド容量接続端子です。標準値470pF。
8	CAP2	1.6 or 3.3			

端子番号	端子記号	端子標準電圧 (V)		等価回路	端子説明
		DC	AC		
9	DOWN	2.4 or 4.1			<p>信号検出レベルをデフォルト値から下げる場合Vcc - DOWN端子間に抵抗を接続します。</p>
10	SW				<p>最大識別電圧振幅の切り換えを行う端子です。 オープンまたはHighレベル時は50mVp-p (単相) となり, Lowレベル時は15mVp-p (単相) に設定されます。 Vcc - DOWN端子間に510 Ω以下の抵抗を使用する場合Lowレベルにすることを推奨します。</p>
11 12	CAP1B CAP1	2.2 or 3.9			<p>CAP1 - CAP1B端子間に外付け容量を接続します。 標準値0.022 μF。</p>
14 15	DB D				<p>データ入力端子。</p>
13	V <sub>EE</sub>	0			<p>GND。</p>
16	V <sub>CC</sub>	3.3 or 5.0			<p>正電源端子。</p>

## 電気的特性

## DC特性

(特に指定のない場合,  $V_{CC} = 3.14 \sim 5.25V$ ,  $T_a = -40 \sim +85$ )

項目	記号	条件	最小値	標準値	最大値	単位
Q / QB High出力電圧	VOH1	$V_{CC} - 2V$ に対し, 51 で終端	$V_{CC} - 1100$		$V_{CC} - 650$	mV
Q / QB Low出力電圧	VOL1	$V_{CC} - 2V$ に対し, 51 で終端	$V_{CC} - 1800$		$V_{CC} - 1300$	mV
Q / QB出力振幅	Vp	$V_{CC} - 2V$ に対し, 51 で終端	500		1000	mVp-p
SDC / SDCB High出力電圧	VOHT	$I_{OH} = -0.2mA$	2.4			V
SDC / SDCB Low出力電圧	VOLT	$I_{OL} = 2.1mA$			0.5	V
SW High入力電圧	VIHT		$V_{CC} - 0.3$		$V_{CC}$	V
SW Low入力電圧	VILT		$V_{EE}$		$V_{EE} + 0.3$	V
最大入力電圧振幅	Vmax	単相入力時	1000			mVp-p
D / DB入力抵抗	Rin		33	50	69	
電源電流	ICC	出力全てオープン		40	55	mA

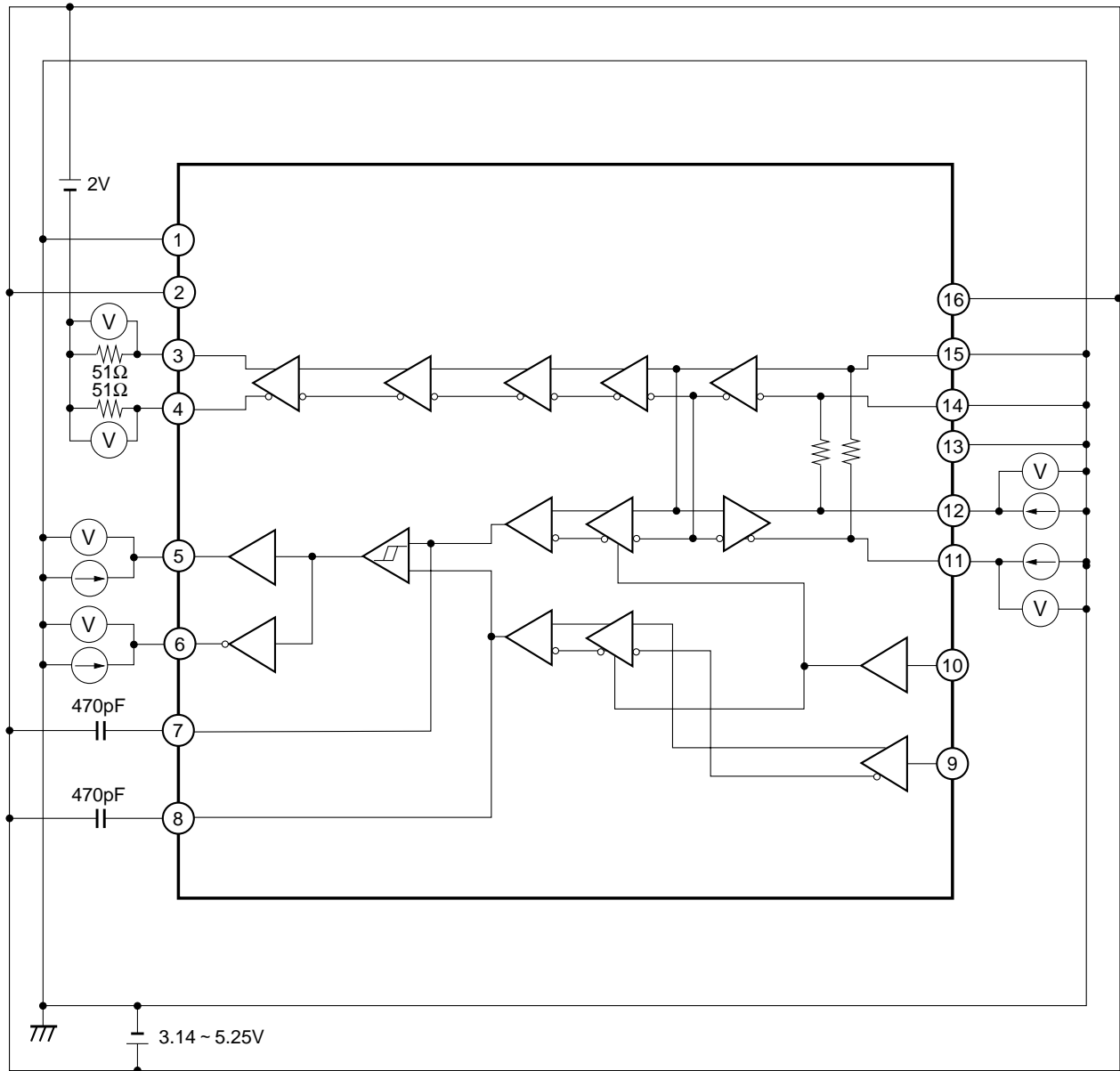
## AC特性

(特に指定のない場合,  $V_{CC} = 3.14 \sim 5.25V$ ,  $T_a = -40 \sim +85$ )

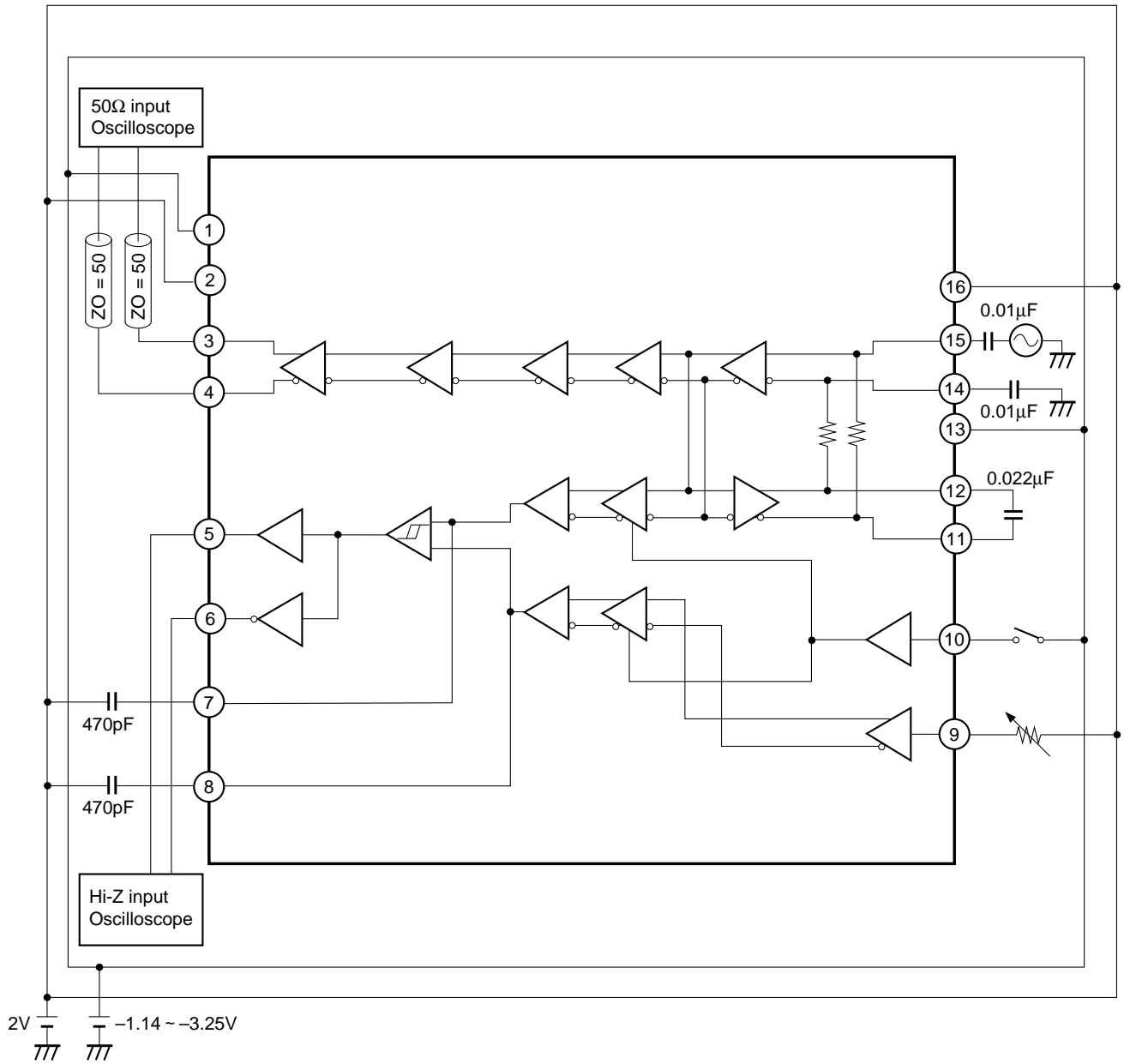
項目	記号	条件	最小値	標準値	最大値	単位
リミッティングアンプゲイン	GL		45			dB
信号検出スレッシュホールド電圧	Vth	単相入力時		34		mVp-p
信号検出ヒステリシス幅	P		3	6	8	dB
信号検出応答アサート時間*1	Tas		0		100	$\mu s$
信号検出応答デアサート時間*1	Tdas		2.3		100	$\mu s$
Q / QB立ち上がり時間 (20 ~ 80%)	TR	$V_{CC} - 2V$ に対し, 51 で終端		130		ps
Q / QB立ち下がり時間 (20 ~ 80%)	TF	$V_{CC} - 2V$ に対し, 51 で終端		110		ps

\*1 データ = PN23 - 1パターン, 100mVp-p単相,  $R_d =$  オープン,  $CAP2 / CAP3 = 470pF$

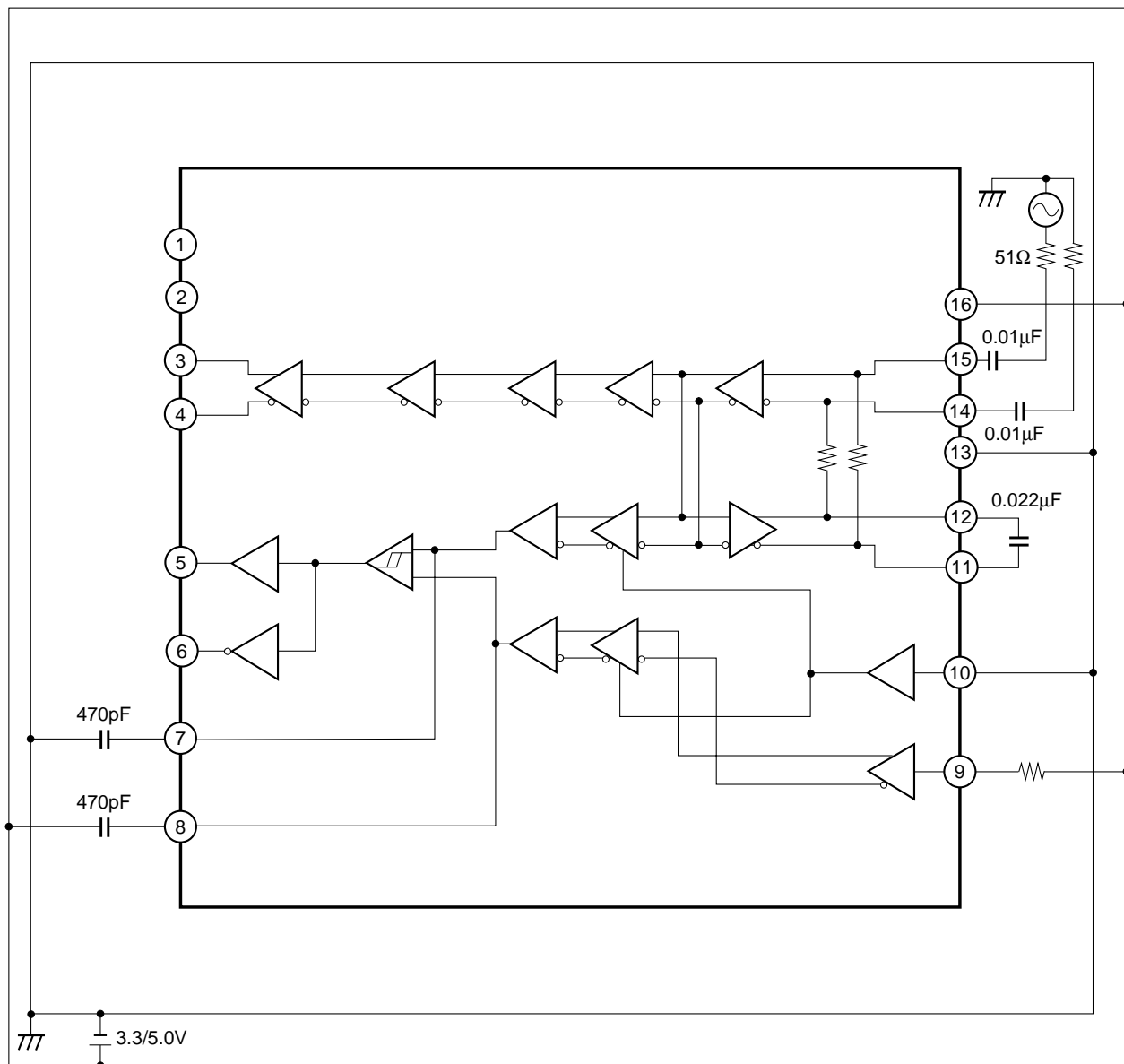
DC電氣的特性測定回路図



AC電氣の特性測定回路図



応用回路例



この資料の応用回路例は、使用上の参考として、代表的な応用例を示したもので、これらの回路の使用に起因する損害あるいは第三者の工業所有権の侵害の問題について、当社は一切の責任を負いません。

使用上の注意

1. リミッティングアンプ部

リミッティングアンプ部には、オートオフセットキャンセル回路が搭載されており、図1に示すように外付け容量C1, C2を接続することによりDCバイアスが自動的に設定されます。

この外付け容量C1と内部抵抗R1とによって図2に示すように入力低域カットオフ周波数f2が決まり、また、外付け容量C2とIC内部抵抗R2とによってDCフィードバックの高域カットオフ周波数が決まります。なお、f1とf2の組み合わせによってゲイン特性の低域にピークが発生しますので、出ないようにC1とC2の値を設定して下さい。R1, R2およびC1, C2の標準値は次の値となっています。

また、単相入力時は、14番端子にC1と同容量のコンデンサを付けて交流接地して下さい。

R1 (内部): 50	} f2 : 318kHz	R2 (内部): 10k	} f1 : 723Hz
C1 (外部): 0.01 $\mu$ F		C2 (外部): 0.022 $\mu$ F	

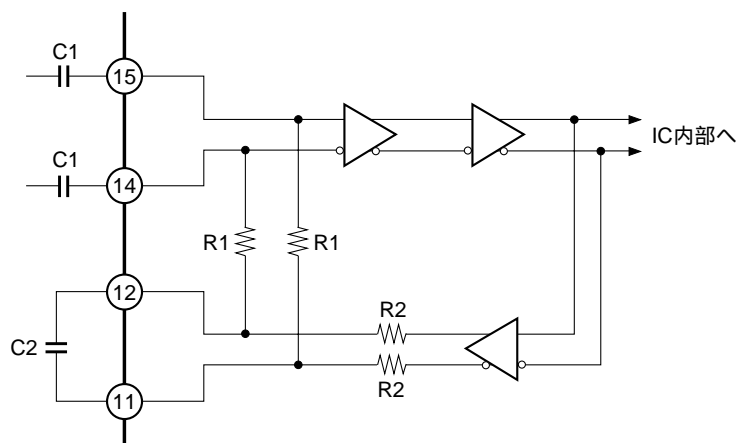


図1

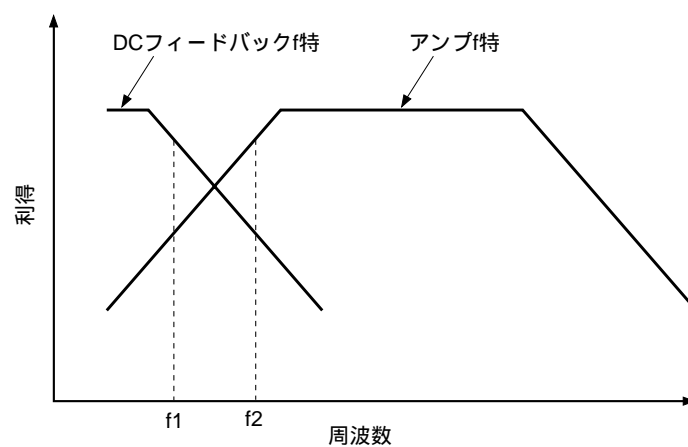


図2

2. アラーム部について

アラーム部は入力信号の振幅を検出し、設定されたアラームレベルより振幅が下がると信号断アラームを発生します。アラームレベルの設定はDOWN端子とVcc端子間に外部抵抗Rdを接続することにより調整可能です。

また、本ICは最大識別電圧振幅を2段階に設定することができます。SW端子がオープンまたはHighレベルの時は最大識別電圧振幅は50mVp-p（単相）に設定され、SW端子がLowレベルの時は15mVp-p（単相）になります。

図15, 16にRd対アラーム発出・解除電圧の関係を示します。Rdを510Ω以下にする場合、SW端子はLowレベルにすることを推奨します。

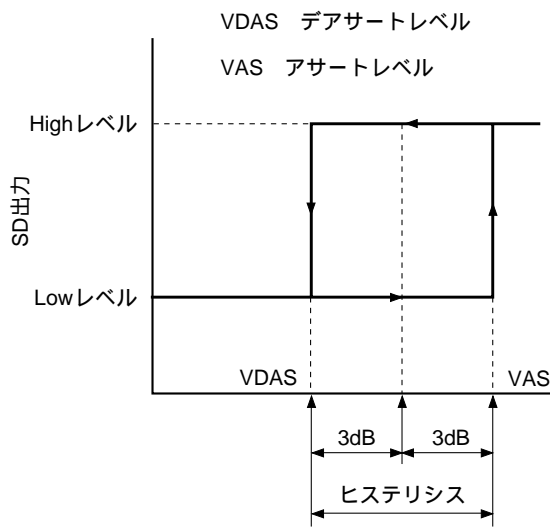


図3

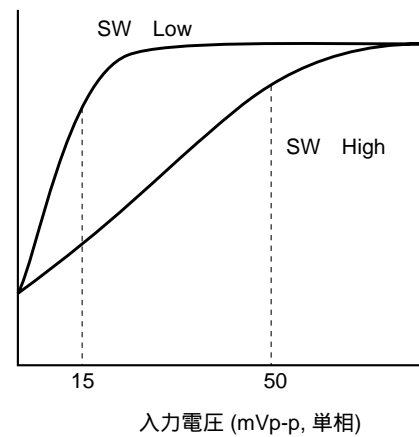


図4

また、SD応答デアサート時間はAC電気的特性の項に記した条件下でのみ保証していますが、入力信号の振幅が大きくなるにしたがって応答が遅くなってきます。これは図1に示す入力抵抗R1が50Ωと小さいためC2に充電される電荷が比較的大きく、この電荷を放電する時間がSD応答デアサート時間の多くを占めているためです。図5に示す外付け回路、あるいはCAP1, CAP1B端子を短絡することによりSD応答デアサート時間を速くすることが可能ですが、この場合オートオフセットキャンセル回路が効かなくなり、受信感度が劣化しますのでご注意ください。図5の接続にした場合のSD応答デアサート時間と電気入力振幅の関係を図14に示します。

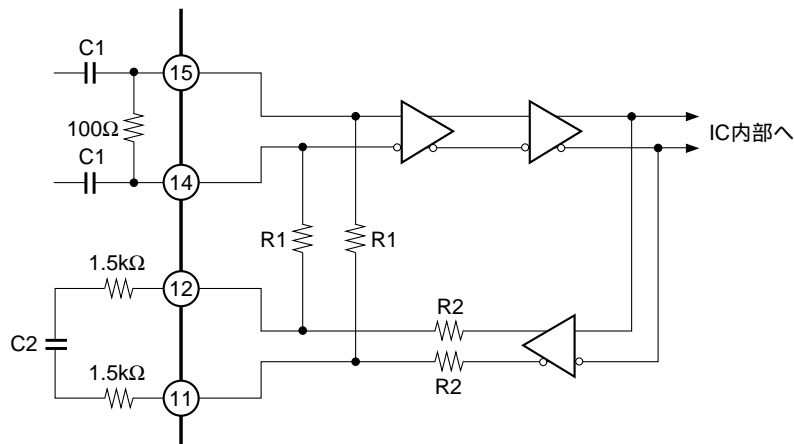


図5



代表的特性例

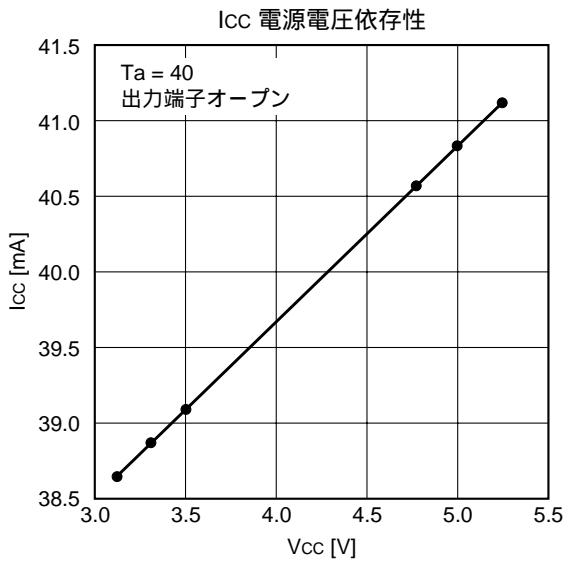


図6

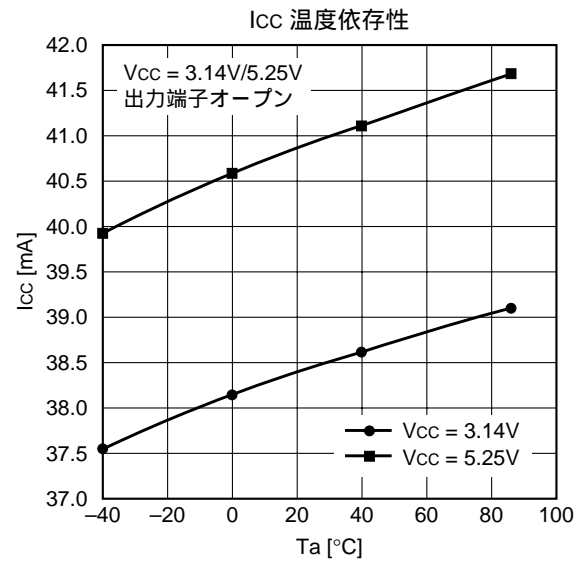


図7

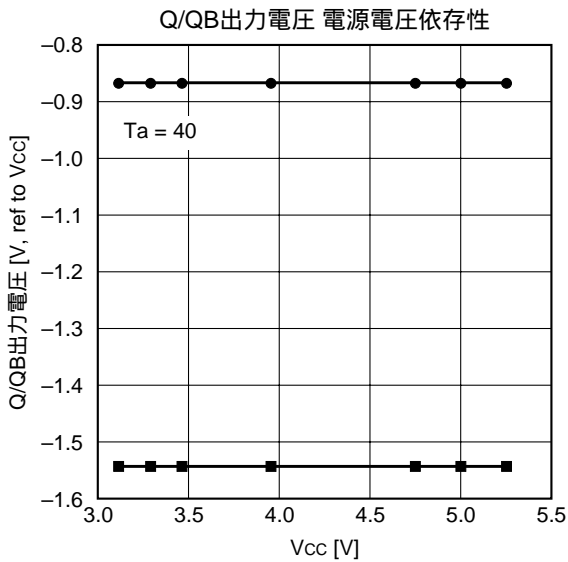


図8

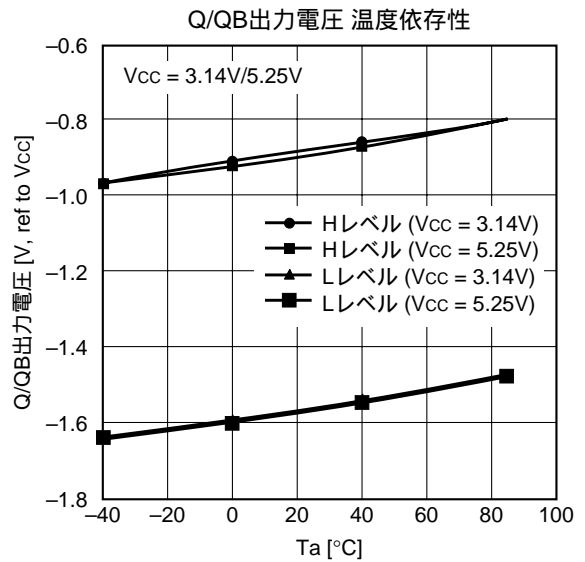


図9

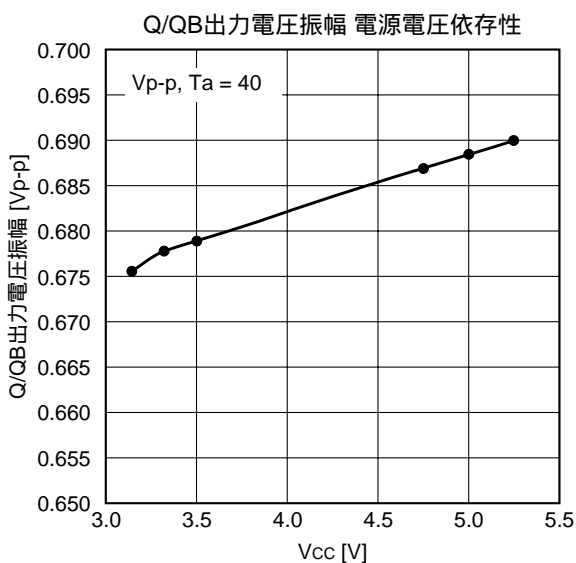


図10

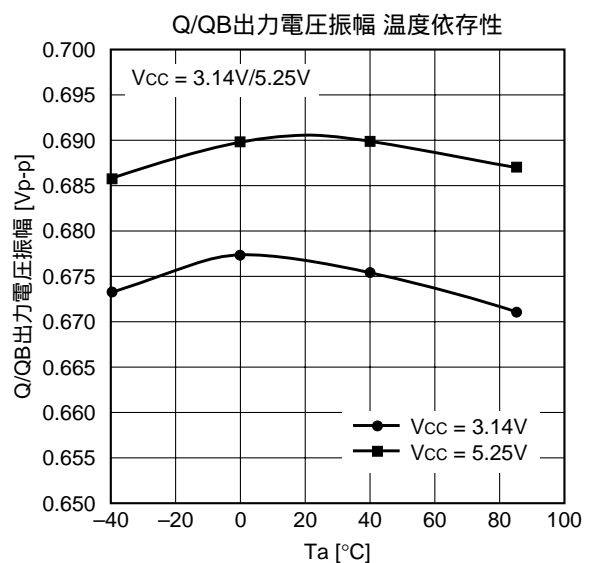


図11

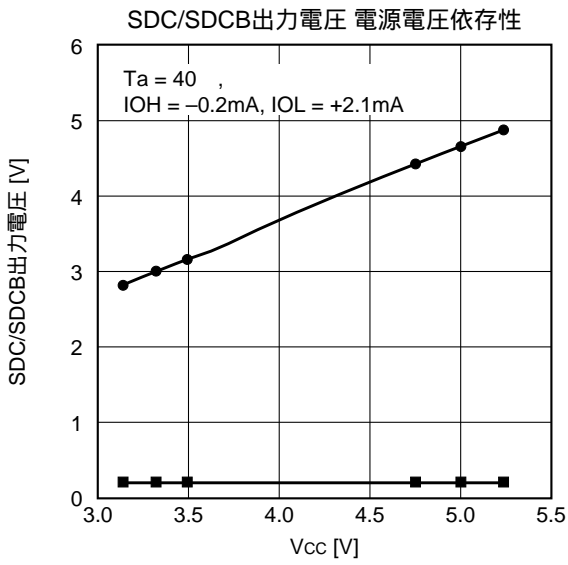


図12

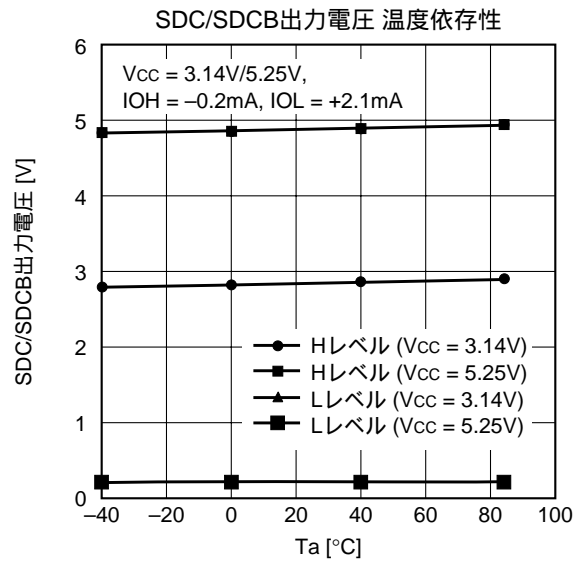


図13

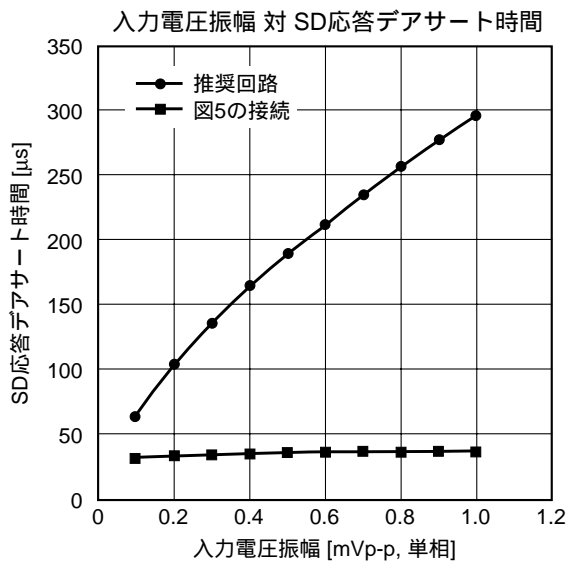
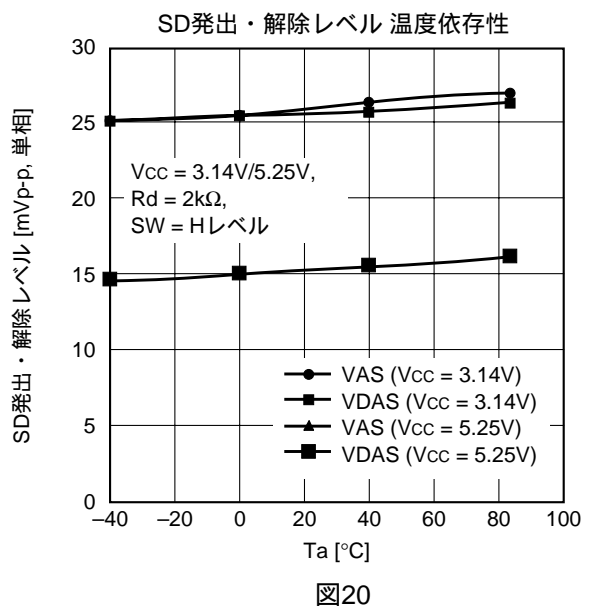
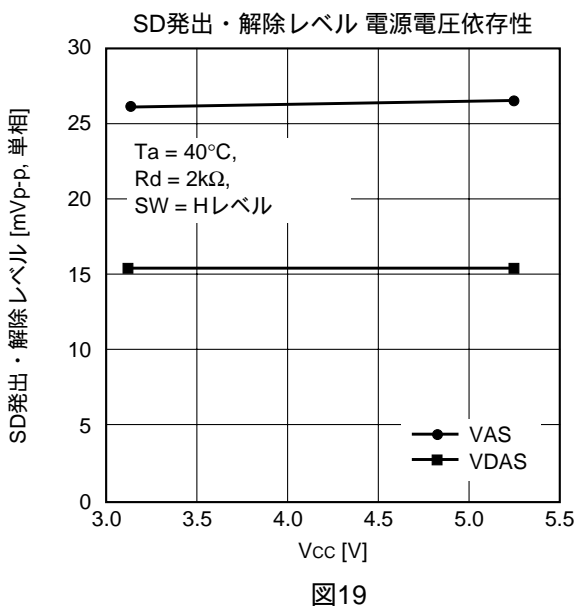
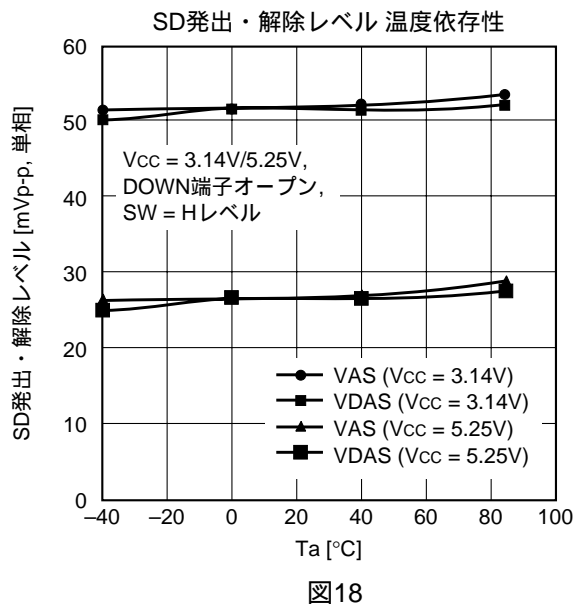
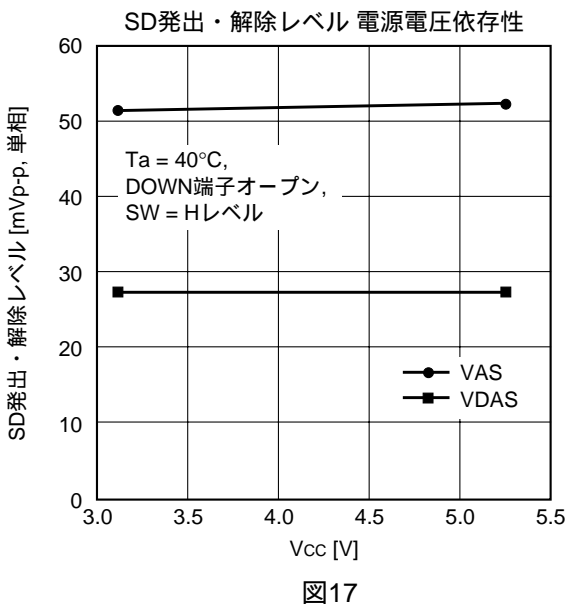
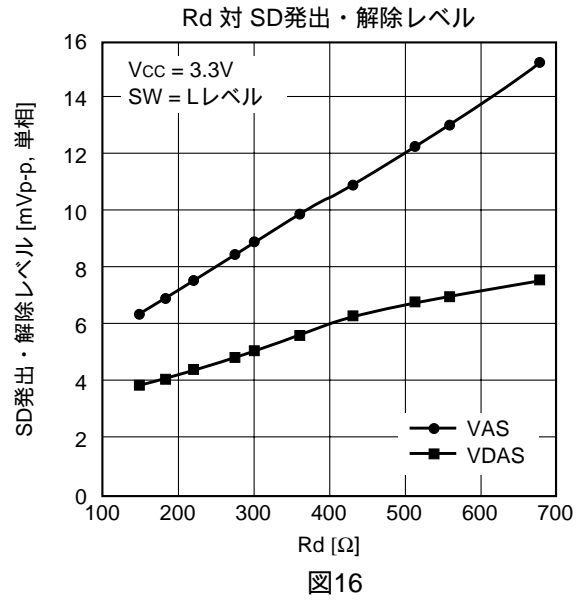
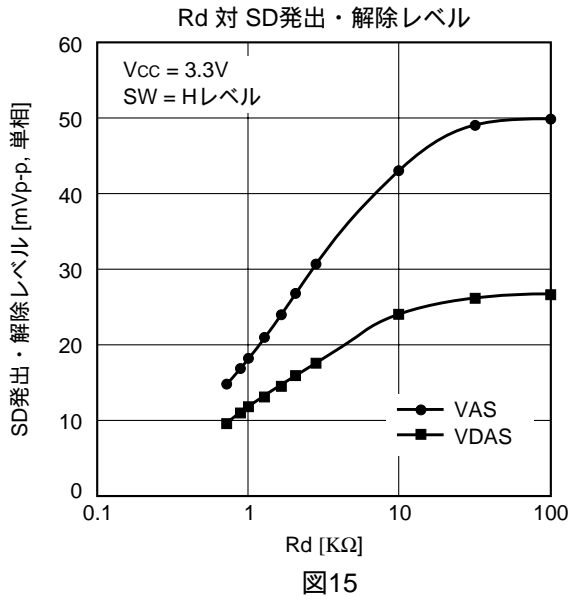


図14



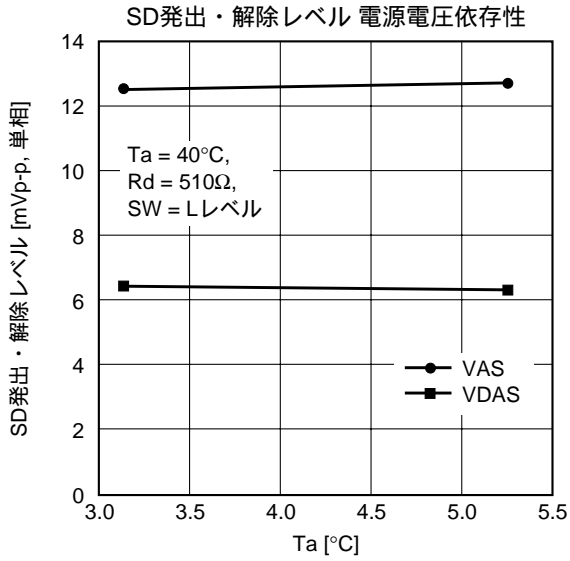


図21

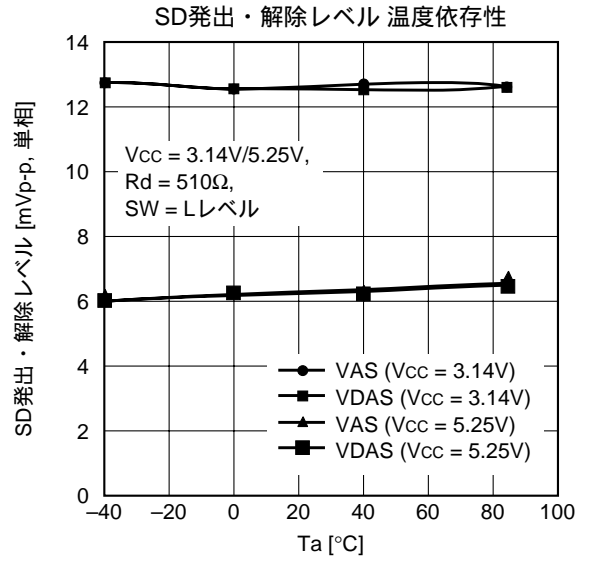


図22

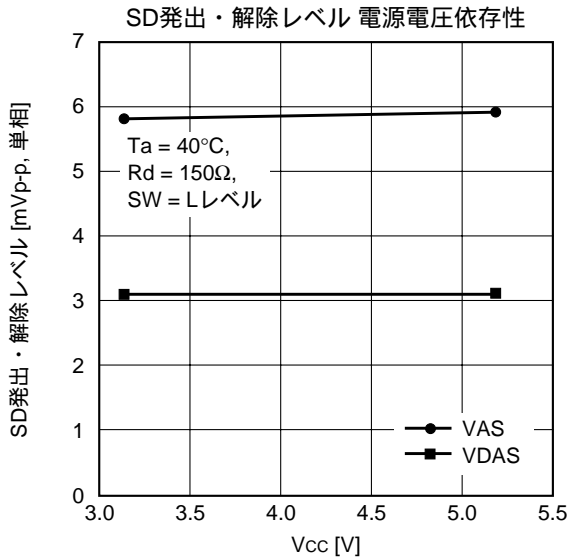


図23

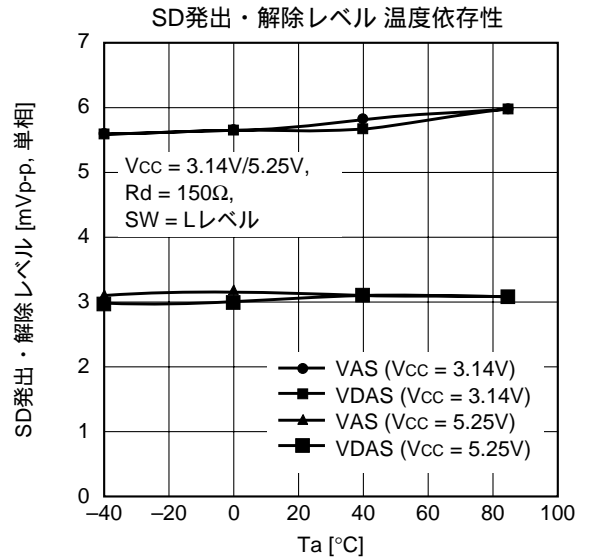


図24

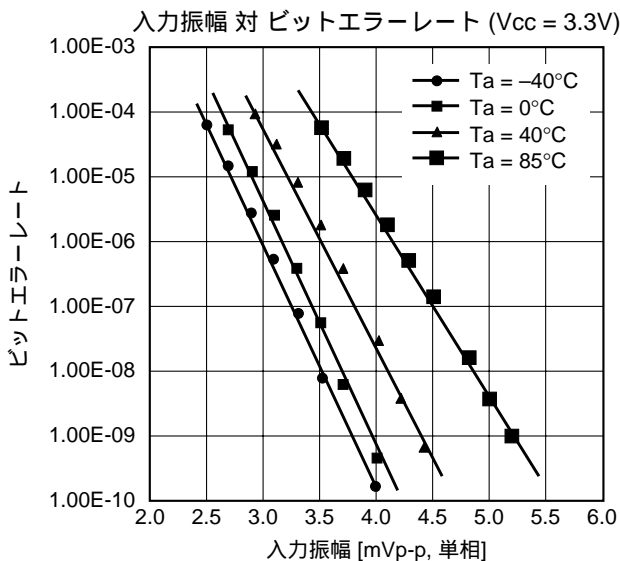


図25

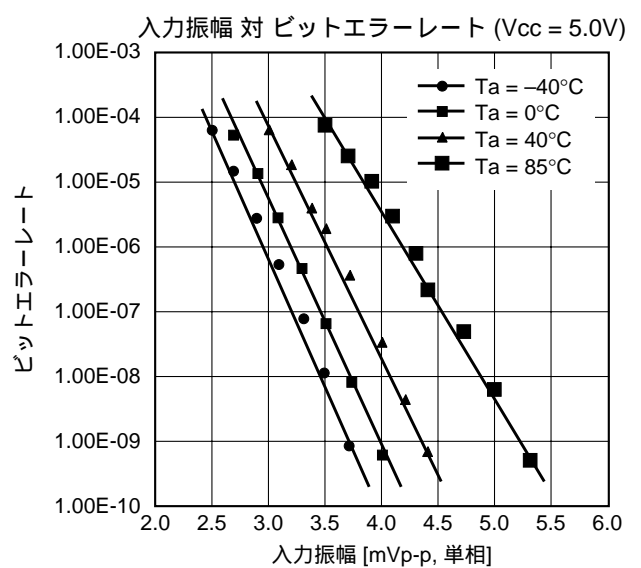
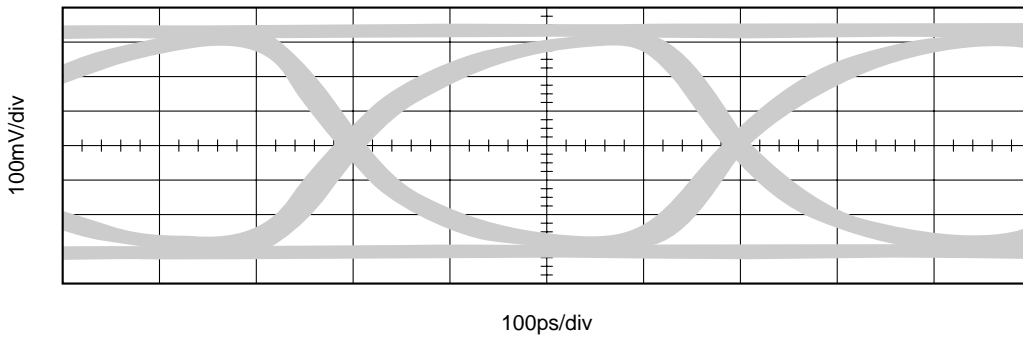
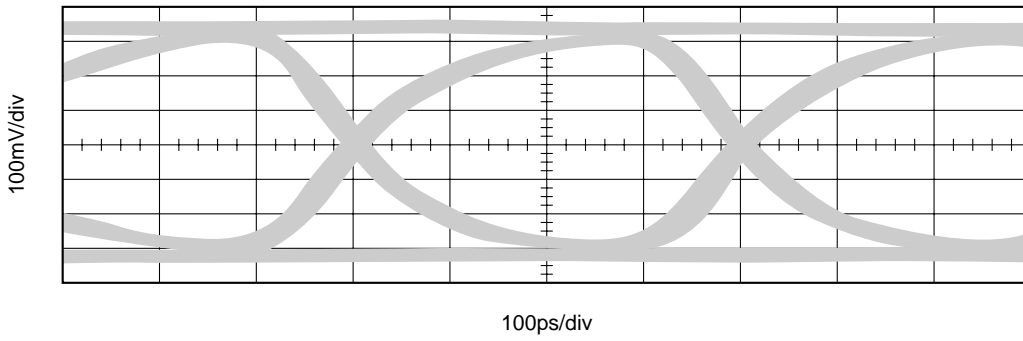


図26



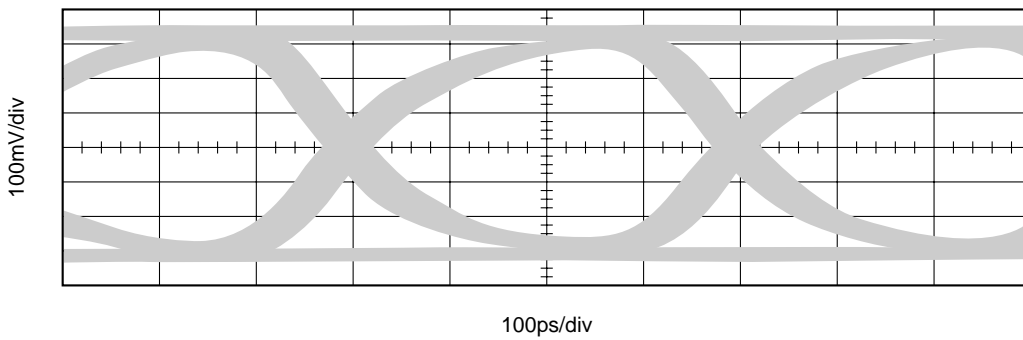
Q出力波形  
 $V_{CC} = 3.3V$ ,  $T_a = 40$   
 $D = 100mVp-p$  (单相)  
 PN23段

図27



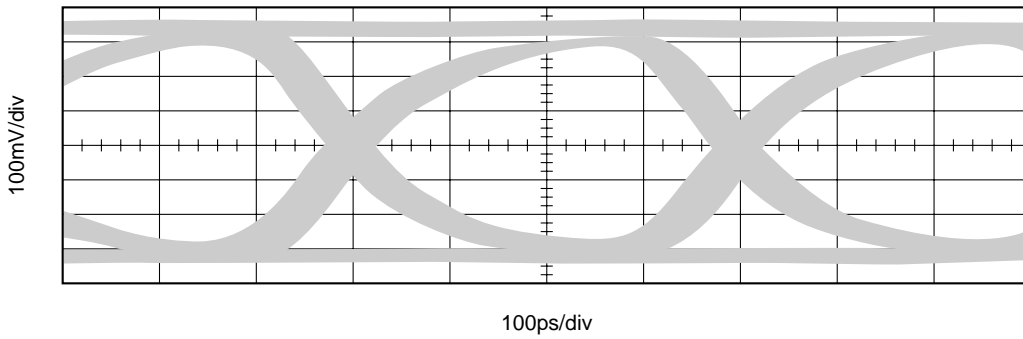
Q出力波形  
 $V_{CC} = 5.0V$ ,  $T_a = 40$   
 $D = 100mVp-p$  (单相)  
 PN23段

図28



Q出力波形  
 $V_{CC} = 3.3V$ ,  $T_a = 40$   
 $D = 10mVp-p$  (单相)  
 PN23段

図29

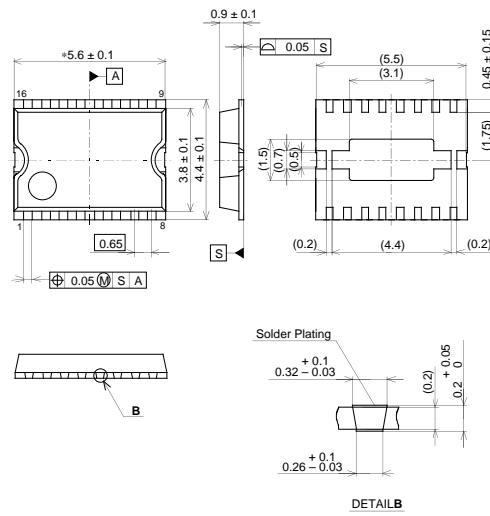


Q出力波形  
 $V_{CC} = 5.0V$ ,  $T_a = 40$   
 $D = 10mVp-p$  (单相)  
 PN23段

図30

外形寸法図 単位：mm

HSOF 16PIN(PLASTIC)



NOTE: Dimension "\*" does not include mold protrusion.

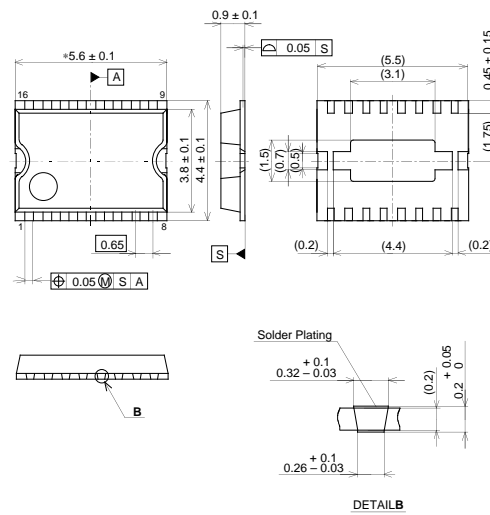
PACKAGE STRUCTURE

SONY CODE	HSOF-16P-02
EIAJ CODE	
JEDEC CODE	

PACKAGE MATERIAL	EPOXY RESIN
LEAD TREATMENT	SOLDER PLATING
LEAD MATERIAL	COPPER ALLOY
PACKAGE MASS	0.06g

国分 & SCT組立品

HSOF 16PIN(PLASTIC)



NOTE: Dimension "\*" does not include mold protrusion.

PACKAGE STRUCTURE

SONY CODE	HSOF-16P-02
EIAJ CODE	
JEDEC CODE	

PACKAGE MATERIAL	EPOXY RESIN
LEAD TREATMENT	SOLDER PLATING
LEAD MATERIAL	COPPER ALLOY
PACKAGE MASS	0.06g

LEAD PLATING SPECIFICATIONS

ITEM	SPEC.
LEAD MATERIAL	COPPER ALLOY
SOLDER COMPOSITION	Sn-Bi Bi:1-4wt%
PLATING THICKNESS	5-18 $\mu$ m