

レーザダイオード・ドライバ

概要

CXB1818Qは、ECL/PECL入力レベルの高速モノリシックレーザダイオード・ドライバです。出力端子(Q, QBX)はオープンコレクタ出力が供給されます。本ICは、データレート：622Mbps、最大50mA-p-pのモジュレーション電流を駆動でき、60mAまでを供給できるバイアス電流ジェネレータを搭載しています。バイアス電流は、BiasAdj端子とSBias端子の構成方法に応じて、電圧か電流のいずれでも制御できます。また、バイアス電流は、APC (Automatic Power Control) 回路で制御します。このICには、大電流がレーザダイオードに流れるのを防止するために、レーザを保護するアクティビティディテクタ機能が用意されています。アクティビティディテクタ回路はデータエッジを検出し、一定期間データに変化がなかった場合は、モジュレーション電流とバイアス電流の両方がシャットダウンします。

オートシャットダウンをする場合、レーザダイオードアラーム出力を動作させるか、させないかの選択が可能です。さらにこのICは、入力信号補正用としてDFFと、デューティサイクル補正回路を内蔵しており、入力パルスの立ち上がりエッジを最大1.0nsまで制御することができます。

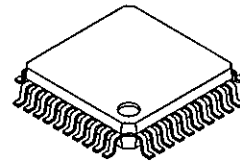
特長

- 最大データレート (NRZ) : 622Mbps
- アラーム機能とシャットダウン機能
- 入力信号補正用DFF内蔵
- 入力信号デューティサイクル補正用回路内蔵
- バイアス電流用オートパワーコントロール (APC)
- レーザ保護用アクティビティディテクタ機能
- シャットダウン時アラーム信号マスク機能
- 差動PECL入力またはAC結合入力

用途

- SONET/SDH : 622Mb/s
- Fibre Channel : 531Mb/s

40 pin QFP (Plastic)



絶対最大定格

• 電源電圧	VCC-V _{EE}	-0.3~+6.0 V
• 入力電圧	V _{IN}	V _{EE} ~V _{CC} V
• 差動入力電圧	V _D -V _{DB}	0~2.5 V
• バイアス出力電流		0~80 mA
• SBias入出力電流		0~5 mA
• バイアス調整電流	I _{Bset} (I _{biasadj})	0~5 mA
• バイアス調整電圧	V _{Bset} (V _{biasadj})	0~3 V
• モジュレーション調整電流	I _{Qset} (I _{drvadj})	0~15 mA
• 保存温度	T _{stg}	-65~+150 °C

推奨動作条件

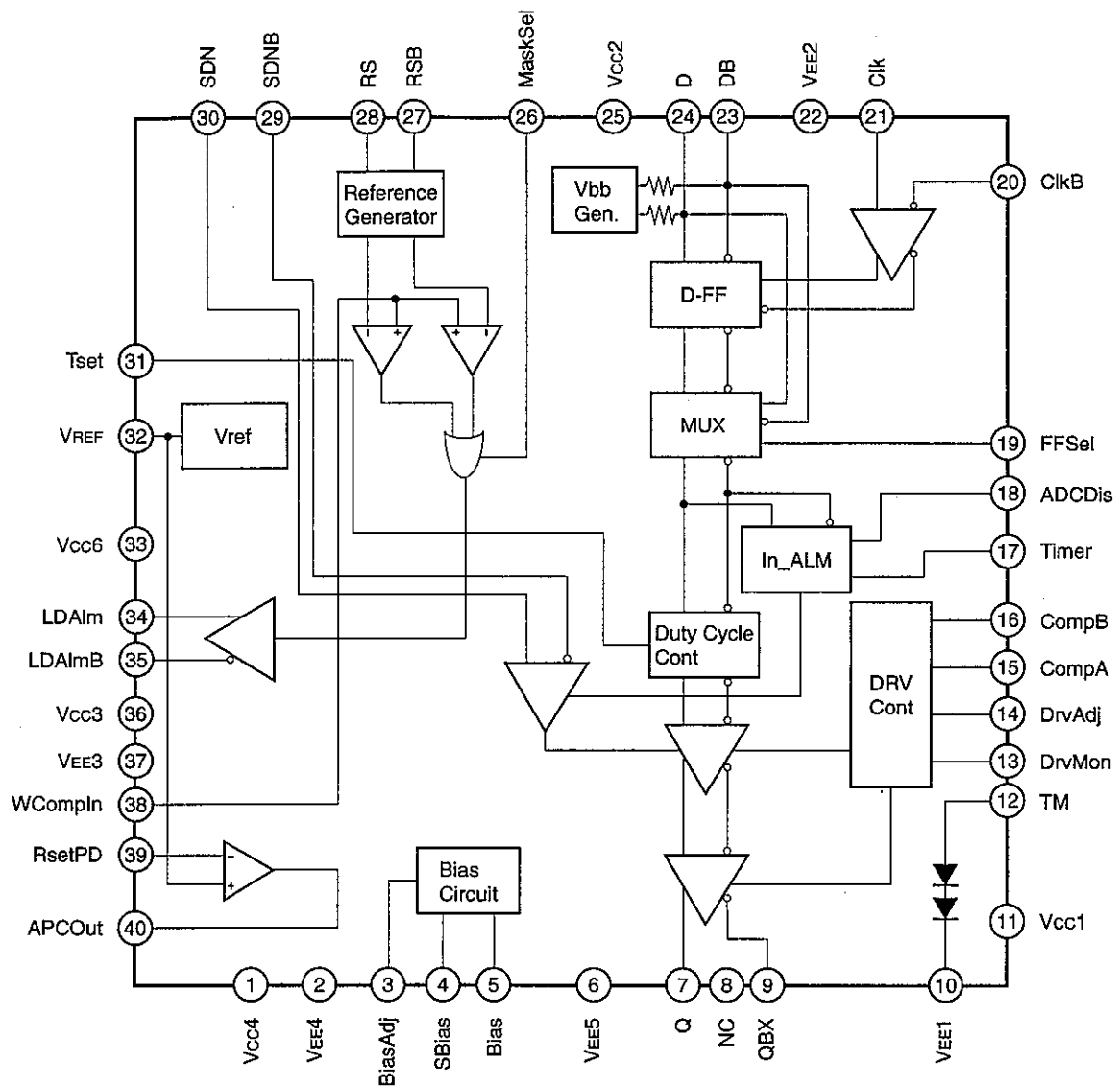
• DC電源電圧	VCC-V _{EE}	3.14~3.46 V
• 動作周囲温度	T _a	-40~+85 °C

構造

バイポーラ シリコン モノリシック IC

本資料に記載されております規格等は、改良のため予告なく変更することがありますので、ご了承ください。また本資料によって、記載内容に関する工業所有権の実施許諾や、その他の権利に対する保証を認めたものではありません。なお資料中に、回路例が記載されている場合、これらは使用上の参考として、代表的な応用例を示したものですので、これら回路の使用に起因する損害について、当社は一切責任を負いません。

ブロック図および端子配列図



端子説明

端子番号	端子記号	端子標準電圧 (V)		等価回路	端子説明
		DC	AC		
1	Vcc4	3.3			APC回路用正電源端子。
2	VEE4	0			APC回路用負電源端子。
3	BiasAdj	1.5 }			バイアス電流設定端子。
4	SBias	0mA }			バイアス電流設定端子もしくはモニタ端子。
5	Bias	0mA }	60mA		バイアス電流出力端子。オープンコレクタ出力。
6	VEE5	0			バイアス回路用負電源端子。
7	Q	1.3~3.3	6mA ~30mA*1 6mA ~50mA*2		モジュレーション電流出力端子。オープンコレクタ出力端子。
9	QBX	1.3~3.3	6mA ~30mA*1 6mA ~50mA*2		コンプリメンタリー電流出力端子。 Q, QBXの電流出力は完全な対称出力ではないので, Laser DiodeはQ出力端子のみに接続して下さい。
8	NC	-	-		ノーコネクション
10	VEE1	0			ドライバ回路用負電源端子。
11	Vcc1	3.3			ドライバ回路用正電源端子。
12	TM	1.5			チップ温度モニタ端子。
13	DrvMon		0mA }		モジュレーション電流 (IQ) モニタ端子。この端子に抵抗 (Rmon) を接続して, IQをモニタします。
14	DrvAdj	0mA }	9mA		モジュレーション電流 (IQ) 設定端子。

*1 Ta = -40~0°C

*2 Ta = 0~+85°C

端子番号	端子記号	端子標準電圧 (V)		等価回路	端子説明
		DC	AC		
15	CompA				<p>モジュレーション電流 ドライバ補償端子。 通常、CompA端子と CompB端子の間に180pF の容量を接続します。</p>
16	CompB				
17	Timer				<p>アクティビティディテ クタ (IN_ALM) 用コン デンサ接続端子。 この端子で、アクティ ビティディテクタの Inactive時間の周期を設 定します。 Inactive時間は、この端 子にコンデンサを接続 して制御します。</p>
18	ADCDIS	V _{EE} } V _{CC} (オープン)			<p>アクティビティディテ クタ回路制御端子。 High (V_{CC}に接続するか オープン) ：アクティビティディ テクタディセーブル。 Low (V_{EE}に接続) ：アクティビティディ テクタイネーブル。</p>
19	FFSel	V _{EE} または オープン			<p>入力データD-FF選択制 御端子。 High (オープン) ：FF未使用 (スルーモード) Low (V_{EE}に接続) ：FF使用 (FFモード)</p>

端子番号	端子記号	端子標準電圧 (V)		等価回路	端子説明
		DC	AC		
20	ClkB		1.6 ┆ 2.4		差動PECLクロック入力端子。
21	Clk		1.6 ┆ 2.4		
22	VEE2	0			データ入力回路用負電源端子。
23	DB		1.6 ┆ 2.4		作動PECLデータ入力端子。
24	D		1.6 ┆ 2.4		
25	Vcc2	3.3			データ入力回路用正電源端子。
26	MaskSel	VEE または オープン			光出力強制断 (シャットダウン) 時アラーム信号制御端子。 High (open) : シャットダウン時アラーム信号はHighになります。 Low (VEEに接続) : シャットダウン時アラーム信号はLowのままです。
27	RSB	0.5			LD_ALARM用ウィンドウ・コンパレータ上/下しきい値電圧端子外付け抵抗により、アラーム (異常) アサート電圧が設定できる端子です。 デフォルト電圧は、2.0V (RS) と、0.5V (RSB) です。 (オプション)
28	RS	2.0			

端子番号	端子記号	端子標準電圧 (V)		等価回路	端子説明
		DC	AC		
29	SDNB		0 } 3.3		<p>出力電流ディセーブル用コンプリメンタリTTL入力端子。(シャットダウン入力端子)オープン時, High。</p>
30	SDN		0 } 3.3		
31	Tset				<p>出力デューティサイクル制御端子。 この端子で, 入力のHighレベルパルスの立ち下がりエッジを制御します。 この遅延限界は, 0から1.0nsの間を変動します。Vccとこの端子に抵抗を接続して, デューティサイクルを制御します。</p>
32	VREF	1.7			<p>APC用温度補償基準電圧端子。 約1.7V (V_{EE}基準にて一定)。</p>
33	Vcc6	3.3			アラーム出力回路用正電源端子
34	LDAIm		0.2 } 3.0		<p>アクティビティディテクタ回路イネーブル時, レーザモニタダイオード回路に異常が検出された時に動作します。(疑似LVTTTL出力)</p>
35	LDAImB		0.2 } 3.0		
36	Vcc3	3.3			信号検出回路用正電源端子。
37	VEE3	0			信号検出回路用負電源端子。

端子番号	端子記号	端子標準電圧 (V)		等価回路	端子説明
		DC	AC		
38	WCompIn				APC用アラーム信号制御端子。
39	RsetPD				モニタPD接続端子。
40	APCOut				APCオペアンプ出力端子。 この信号でバイアス調整端子 (BiasAdjとSBias) を制御します。

電気的特性

DC特性

(V_{CC}=3.14~3.46V, V_{EE}=0V, T_a=-40~+85°C)

項目	記号	条件	最小値	標準値	最大値	単位	
DC電源電圧	V _{dc}	V _{CC} -V _{EE}	3.14	3.3	3.46	V	
電源電流	I _{EE}	I _Q =0mA, I _{BIAS} =0mA	-80	-57	-	mA	
変調出力電流範囲	I _{Q1}	T _a =-40~0°C	6	-	30	mA	
	I _{Q2}	T _a =0~+85°C	6	-	50		
変調出力電圧範囲	V _Q		V _{CC} -2	-	V _{CC}	V	
IQ対IQset比	I _Q vs IQset		4	6	9	-	
バイアス出力電流範囲	I _B		0	-	60	mA	
バイアス出力電圧範囲	V _B		V _{CC} -2	-	V _{CC}	V	
IB対IBset比	I _B vs IBset		14	22	28	-	
ECL入力High電圧	V _{EIH}		V _{CC} -1.17	-	V _{CC} -0.81	V	
ECL入力Low電圧	V _{EIL}		V _{CC} -1.84	-	V _{CC} -1.48		
SDN, SDNB入力High電圧	V _{TIH}		2	-	V _{CC}		
SDN, SDNB入力Low電圧	V _{TIL}		0	-	0.8		
LDA, LDAB出力High電圧	V _{TOH}	I _{in} =-0.4mA	2.4	-	-		
LDA, LDAB出力Low電圧	V _{TOL}	I _{in} =2.0mA	-	-	0.5		
オペアンプ用基準バイアス電圧	V _{REF}		1.5	1.7	1.9		
V _{REF} 動作電流範囲	V _{REFdrv}		-500	-	+500		μA

AC特性

(V_{CC}=3.14~3.46V, V_{EE}=0V, T_a=-40~+85°C)

項目	記号	条件	最小値	標準値	最大値	単位
最大データレート	fd _{max}		622			Mbps
立ち上がり時間 (20~80%)	t _r	I _Q =20mA, R _L =25Ω		200		ps
立ち下がり時間 (20~80%)	t _f	I _Q =20mA, R _L =25Ω		200		
デューティサイクル制御による最大可変Highレベルパルス幅	t _{delay}	データレート 622Mbps	1.0			ns
IN_Alarm最大設定時間	t _{s_alm}		20			μs
シャットダウン時間	t _{sut_off}				10	
シャットダウン・リカバリ時間	t _{sut_on}				100	

APC回路・オペアンプのDCおよびAC電気的特性

(V_{CC}=3.14~3.46V, V_{EE}=0V, T_a=-40~+85°C)

項目	記号	条件	最小値	標準値	最大値	単位
入力電圧範囲	V _{IN}		1.2	—	2.8	V
出力電圧範囲	V _O		0.6	—	2	V
入力バイアス電流	I _B		—	7	—	μA
入力オフセット電圧	V _{OFF}		—	2.5	—	mV
入力オフセット電流	I _{OFF}		—	0.7	—	μA
入力インピーダンス	Z _{IN}		—	12	—	kΩ
出力ドライブ電流	I _O		-5.0	—	1.0	mA
スルーレート	SR		—	1.9	—	V/μs
オープンループゲイン	A _v		—	55	—	dB
ユニティーゲイン帯域	f _{unit}		—	20	—	MHz

機能ブロック説明

1. Data Buffer, Clock Buffer

Data Buffer, Clock Bufferは、データバッファ、クロックバッファ、DFF、MUX、ディレイジェネレータで構成されます。ECL/PECLデータは、最大データレート622Mbpsでデータバッファに入力され、入力データDFF選択端子 (FFSel 19番端子) により入力データをスルーで使うか、DFFでクロック信号により入力信号を補正されたものを使うかを選択できます。FFSelがオープン時は、データは、スルーモードでFFSelをV_{EE}に接続するとDFFモードとなります。

その後データは、ディレイ回路に入力されます。ディレイ回路は、D入力信号のHigh pulse (Q出力の電流Pulse) において最大1.0nsまでのディレイ時間をパルスの立ち下がりエッジに追加します。ディレイ時間は、ディレイ時間設定端子 (Tset 31番端子) とV_{CC}間に接続された外付け抵抗で設定することができます。Highレベルパルス幅と設定抵抗 (Rset) との関係のグラフを図1に示します。

データバッファへは、V_{bb}ジェネレータによりAC結合入力用に基準バイアス電流が供給されています。

2. モジュレーション電流ジェネレータ

この回路は、レーザダイオードを変調するための回路で、モジュレーション電流は、モジュレーション電流設定端子 (DrvAdj 14番端子) に電流を流すことで設定できます。モジュレーション電流 (I_Q) とモジュレーション設定電流 (I_{Qset}) の関係のグラフを図2に示します。また、ユーザがモジュレーション電流をモニタするためのモジュレーション電流モニタ端子 (DrvMon 13番端子) があります。V_{CC}端子とDrvMon端子間に外付けの固定抵抗を取り付け、DrvMon端子の電圧を測定することによりモジュレーション電流をモニタすることができます。モジュレーション電流 (I_Q) とDrvmon電流 (I_{drvmon}) の関係のグラフを図7に示します。

3. バイアス電流ジェネレータ

この回路は、60mAまでのバイアス電流をレーザダイオードに供給できる、非常に大きな電流源です。回路は約22対1(電流-電流設定値) のカレントミラーで、外部から次の2つの方法で制御できます。

第一の方法はBiasAdj (3番端子) とSBias (4番端子) をショートし、この2つの端子に制御電流 (I_{Bset}) を流します。Bias端子 (5番端子) はレーザダイオードに接続されます。レーザダイオード・バイアス電流と制御電流 (I_{Bset}) の特性を図3に示します。

第二の方法はSBias端子 (4番端子) をV_{CC}に結合し、電圧源を使用してBiasAdj (3番端子) を調整します。BiasAdj端子で電圧を可変すると、レーザダイオードを流れる電流が可変します。レーザダイオードバイアス電流と制御電圧の特性を、図4に示します。

4. APC (Auto Power Control) 回路

APC回路は、ウィンドウコンパレータ、APCオペアンプ、レーザダイオード・アラーム回路で構成されます。

APCオペアンプは通常、反転積分器として構成されます。反転入力は、レーザダイオードからの光出力をモニタするフォトダイオードに接続されます。フォトダイオードは、レーザダイオードから受信した光を電流に変換します。そして、オペアンプの出力でBiasAdj端子を駆動し、SBias端子は抵抗を介してV_{CC}にショートします。オペアンプを反転積分器として構成すると、オペアンプはフォトダイオードの電流を反転させて、レーザダイオードのバイアス電流を調整することができます。すなわち、フォトダイオードが低電流を検出すると積分器出力が上昇して、より大きなバイアス電流がレーザダイオードを流れます。フォトダイオード電流が大電流の場合、オペアンプの出力が下降し、レーザダイオードを流れるバイアス電流がより小さくなります。

一方、APCオペアンプの出力端子 (APCOut 40番端子) をウィンドウコンパレータ入力端子 (WCompIn 38番端子) に接続すると、ウィンドウコンパレータの機能で、APCオペアンプ出力がコンパレータごとの基準電圧 (RS, RSB) 範囲外電圧を検出します。これが発生するとコンパレータ出力によって、レーザダイオード・アラーム出力 (LDAIm) がHighレベルになり、レーザダイオード電流が範囲外であることがシステムに通報されます。

また、光出力強制断（シャットダウン）時、アラーム信号制御端子（MaskSel 26番端子）より、レーザダイオード・アラーム出力の状態を制御できます。オートシャットダウンを行った場合、MaskSel端子がオープン時は、レーザダイオード・アラーム出力は、Highレベルになります。MaskSel端子をV_{EE}に接続するとレーザダイオード・アラーム出力は、Lowレベル（ディセーブル）のままです。

5. シャットダウン、入力アラーム回路

これらの回路で、モジュレーション電流とバイアス電流の両方が、各種の条件下でシャットダウンされます。この回路の全てのシャットダウンメカニズムについて、機能ブロック図を図5に示します。

シャットダウン回路には、出力電流をディセーブルするコンプリメンタリTTL入力があります。シャットダウン機能の真理値表を次に示します。

SDN	SDNB	出力電流
Low	Low	Off
Low	High	On
High	Low	Off
High	High	Off

アクティビティディテクタ（In_ALM）回路は、入力データのエッジを検出するように設計されています。ユーザが定義した一定期間（T_{ACT}）を超えても入力データの変化がない場合、シャットダウン回路がイネーブルとなり、モジュレーション電流とレーザバイアス電流がシャットダウンされます。入力検出（T_{ACT}）時間は、Timer端子（17番端子）とV_{CC}の間に外付けされるコンデンサの値で設定されます。入力検出時間とC_{timer}との関係を図6に示します。

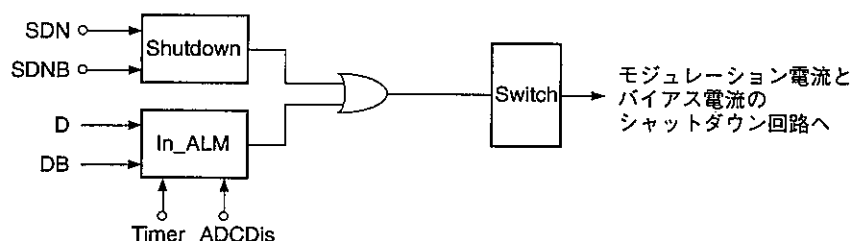


図5. シャットダウン、In_ALM機能ブロック図

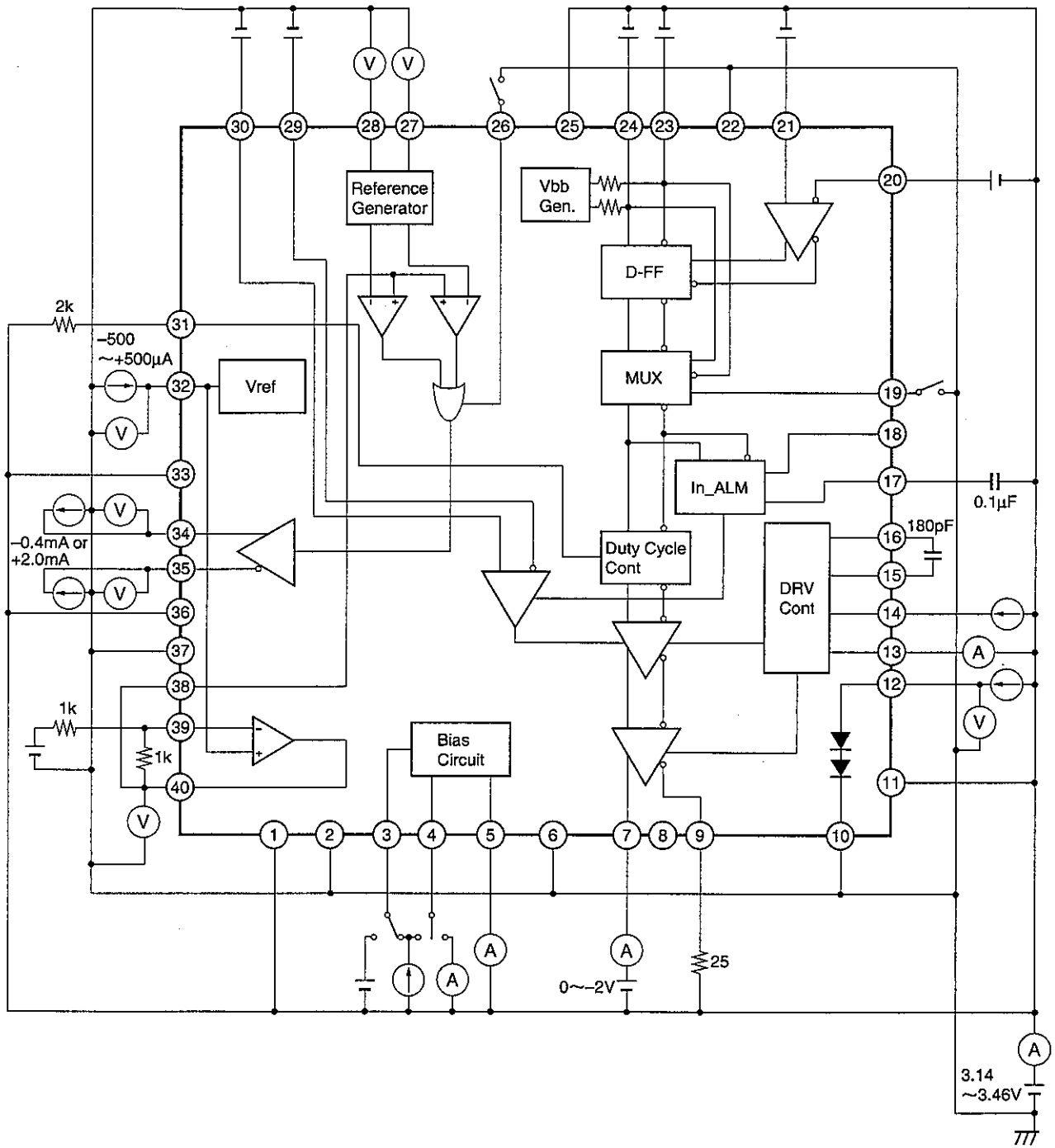
6. その他

静電強度が弱いので、ICの取り扱いには注意して下さい。

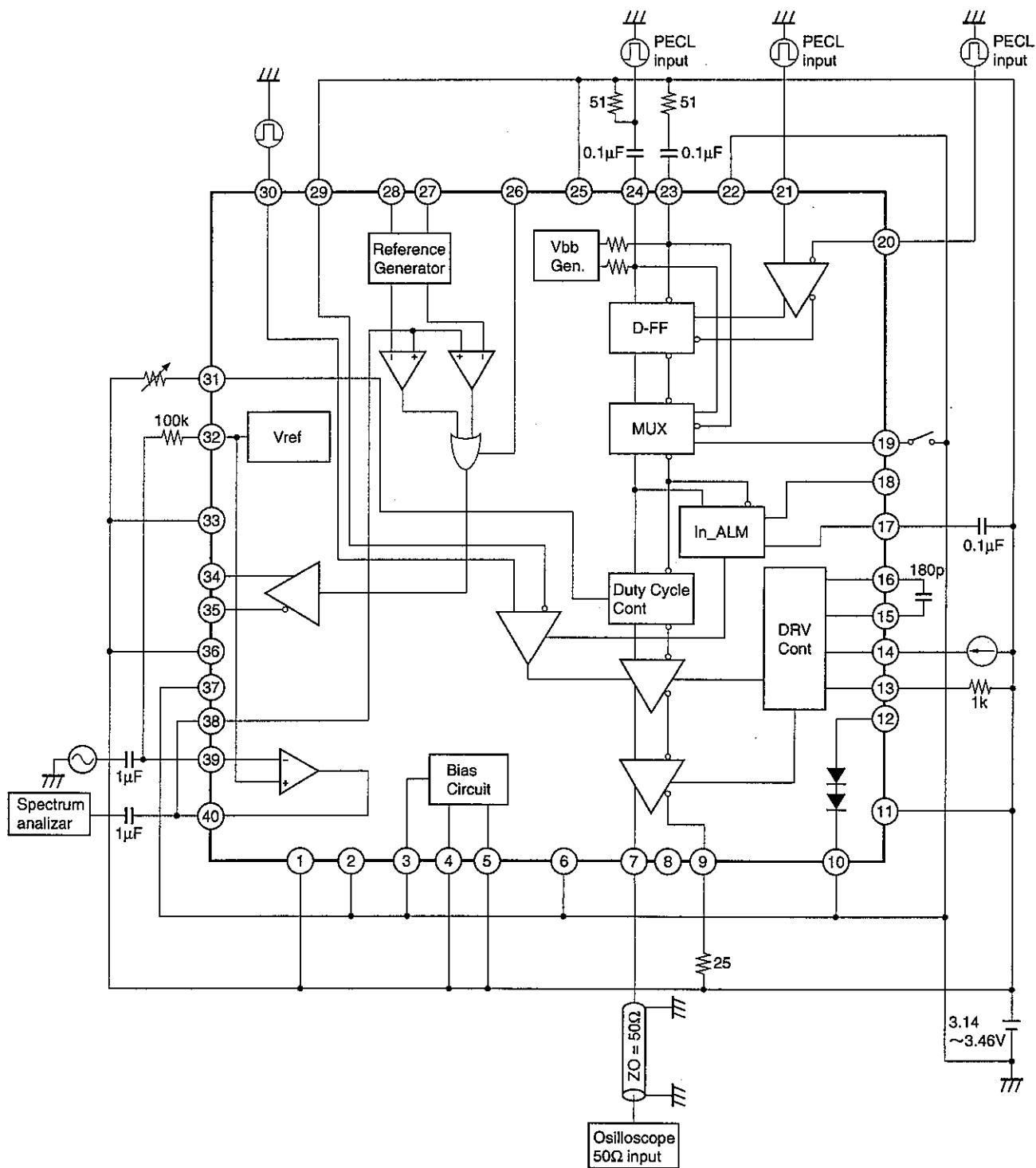
Tset端子（31番端子）には必ず抵抗を介してV_{CC}に接続して下さい。

オープンまたはV_{CC}に直接接続するのはおやめ下さい。

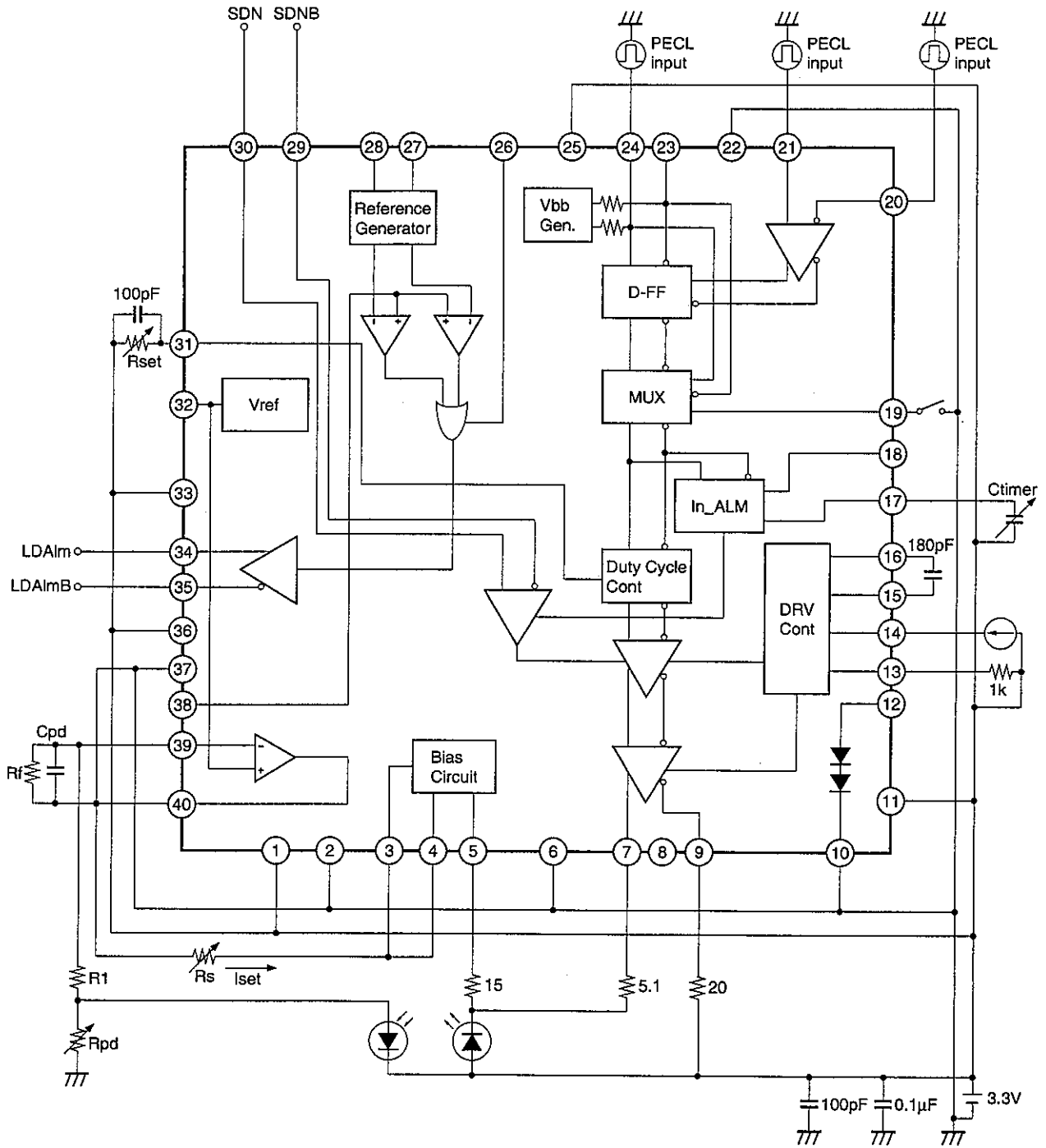
DC電氣的特性測定回路図



AC電氣の特性測定回路図



応用回路例 (V_{CC}=3.3V, V_{EE}=0V)



この資料の応用回路例は、使用上の参考として、代表的な応用例を示したもので、これらの回路の使用に起因する損害あるいは第三者の工業所有権の侵害の問題について、当社は一切の責任を負いません。

代表的特性例

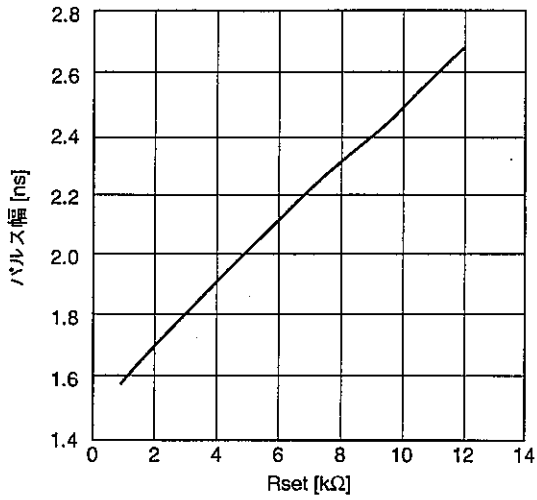


図1. 1.6ns入力データパルス (622Mbps) 印加時のパルス幅対 Rset特性

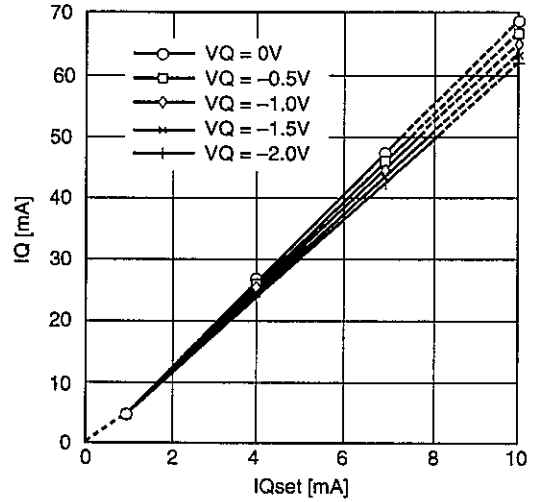


図2. 変調電流 (IQ) 対 IQset特性

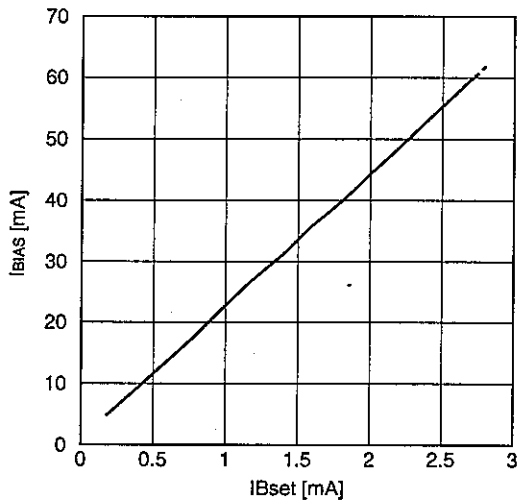


図3. バイアス電流 (IBIAS) 対 バイアス調整電流 (IBset) 特性

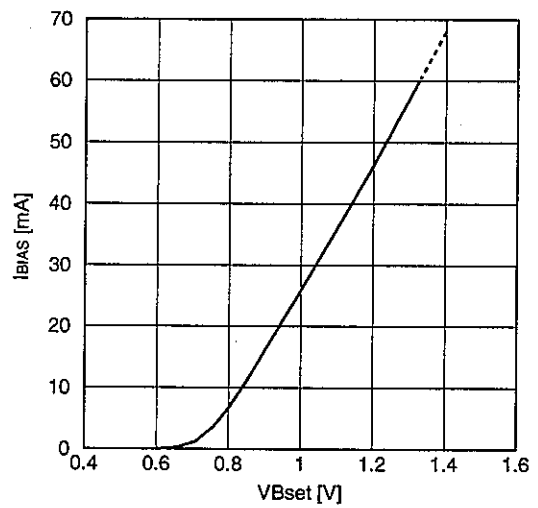


図4. バイアス電流 (IBIAS) 対 バイアス調整電圧 (VBset) 特性

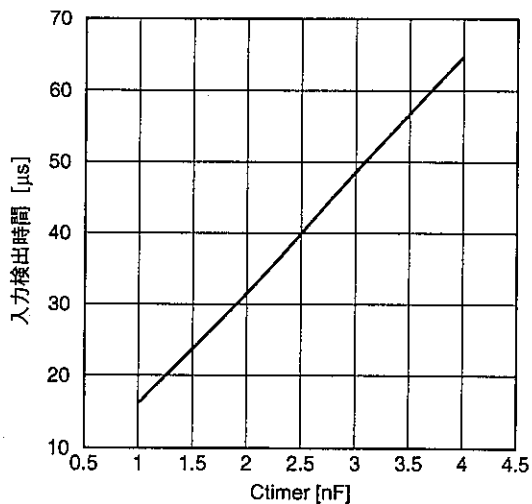


図6. 入力検出時間対 Ctimer特性

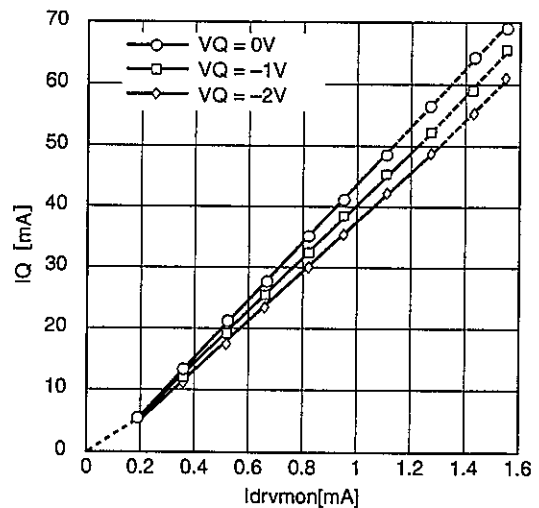
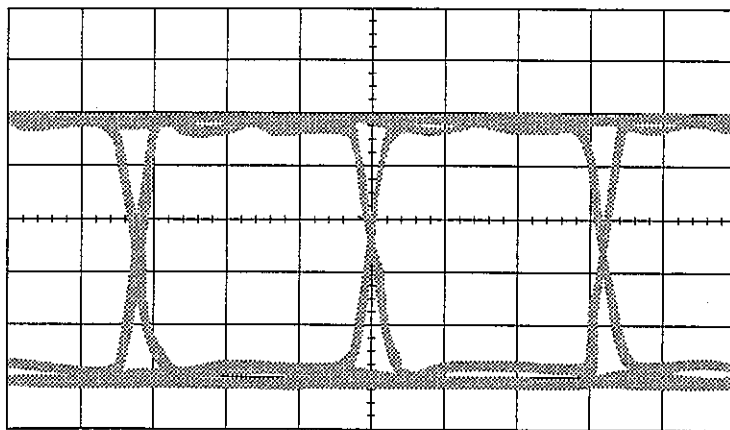


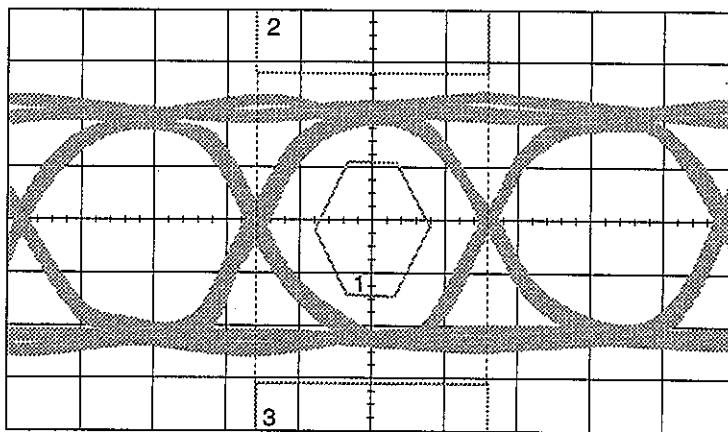
図7. 変調電流 (IQ) 対 Drvmon電流特性



VCC = 0V
 VEE = -3.3V
 RL = 25 Ω
 Ta = 27°C
 IQ = 30mA
 単相入力
 パターン = PRBS2²³ - 1
 データレート 622Mbps

Ch.1 : 150mV/div
 タイムベース : 500ps/div

図8. 電氣的出力波形

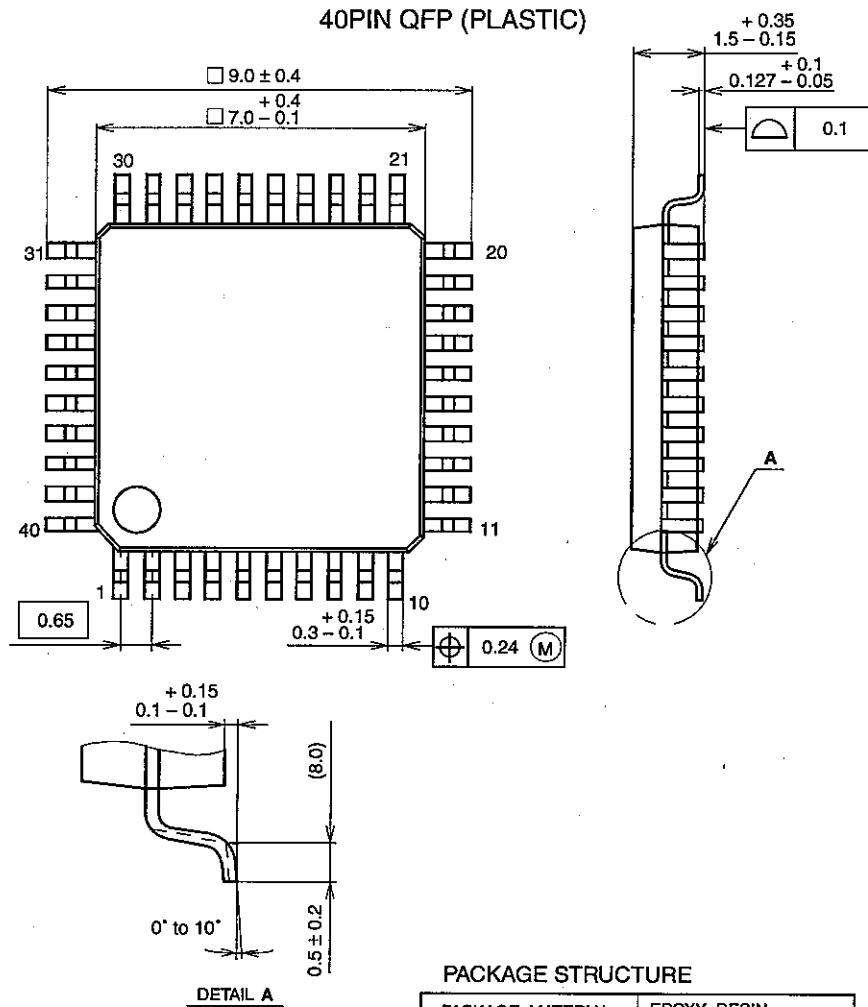


VCC = 0V
 VEE = -3.3V
 FP-LD ($\lambda = 1330\text{nm}$)
 Ta = 27°C
 単相入力
 パターン = PRBS2²³ - 1
 データレート 622Mbps
 フィルタ (Cut Off 450MHz)
 マスク : STM4/OC12

Ch.2 : 5.0mV/div
 タイムベース : 500ps/div

図9. 光出力波形

外形寸法図 単位：mm



SONY CODE	QFP-40P-L01
EIAJ CODE	P-QFP40-7x7-0.65
JEDEC CODE	—

PACKAGE STRUCTURE

PACKAGE MATERIAL	EPOXY RESIN
LEAD TREATMENT	PALLADIUM PLATING
LEAD MATERIAL	COPPER ALLOY
PACKAGE MASS	0.2g